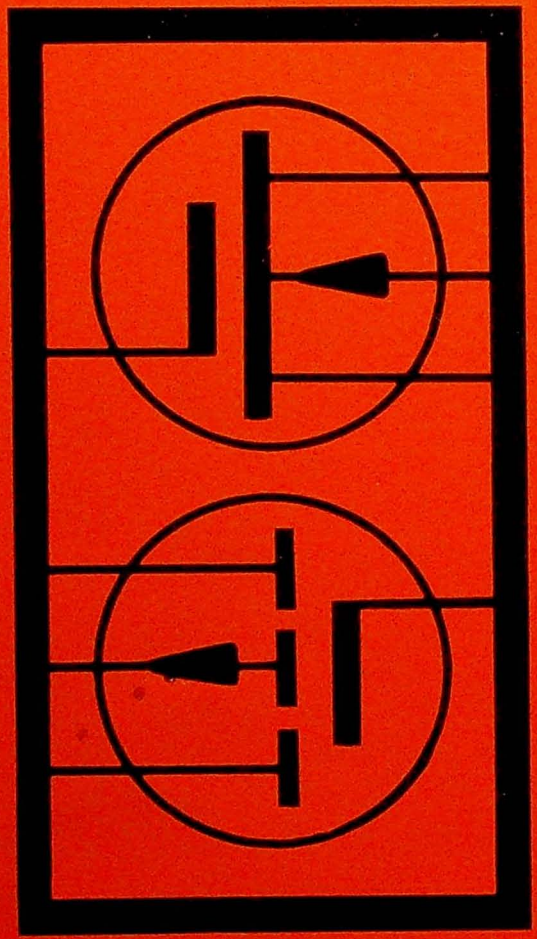


TOPP 133-134

Markus Böhm

MOS-Schaltungen

TOPP

-Buchreihe Elektronik 133-134

Markus Böhm

MOS-Schaltungen

Verlag Frech Stuttgart-Botnang

Der Verlag bittet zu beachten:
Unsere Veröffentlichungen von Schaltungen und Verfahren erfolgen ohne Rücksicht auf bestehende Patente, da sie nur für Amateur- und Lehrzwecke bestimmt sind. Eine gewerbliche Nutzung ist ausdrücklich untersagt.
Trotz sorgfältiger Überprüfung aller Schaltungen und Angaben durch Verfasser und Verlag lassen sich Fehler nie ganz vermeiden. Der Verlag kann deshalb weder eine Garantie für Fehlerlosigkeit noch die juristische Verantwortung oder irgendeine Haftung übernehmen.
Verfasser und Verlag sind für Hinweise auf Fehler sowie für Verbesserungs- oder Ergänzungsvorschläge dankbar.

ISBN 3-7724-0234-8
© 1977
Verlag und Druckerei M. Frech
7000 Stuttgart 1
Druck: Frech, Stuttgart
Wissenschaftliche Assistenz:
Prof. O. Kilgenstein

Kurzinformation über den Inhalt des Buches „MOS-Schaltungen"

Die moderne Elektronik ist heute in der Lage, das Rechenwerk eines mittelgroßen Computers auf einem Halbleiterkristall von der Größenordnung eines 5-Mark-Stückes zu integrieren; Raumsonden stoßen bis zu den äußeren Planeten unseres Sonnensystems vor und senden uns Fernsehbilder, ein Telefongespräch von Kontinent zu Kontinent via Satellit ist längst kein technisches Abenteuer mehr. All diese faszinierenden technischen Fortschritte verdanken wir nicht zuletzt der Entwicklung der MOS-Technik, einer neuen Halbleitertechnologie, welche in weiten Bereichen der Elektronik die herkömmlichen bipolaren integrierten Schaltkreise abgelöst hat. Mit den Mitteln der MOS-Technik ist es möglich geworden, elektronische Schaltungen zu bauen, die fast keinen Strom verbrauchen und deren Integrationsgrad gegenüber herkömmlichen ICs verzehn- bis verhundertfacht werden konnte.

Der vorliegende Band „MOS-Schaltungen" umfaßt einen kurzen theoretischen und einen umfangreichen praktischen Teil.

Der theoretische Teil stellt eine Einführung in die MOS-Technik dar, wobei ausgehend von einfachen physikalischen Grundlagen wichtige Halbleitermechanismen, Aufbau und Funktionsweise von MOS-Transistoren und die Realisation digitaler Schaltkreise mit den Mitteln der MOS-Technik besprochen werden. Dieser theoretische Teil setzt keine Vorkenntnisse voraus, auf Formeln und Rechnungen wurde verzichtet und statt dessen wurden die zum Verständnis von MOS-Schaltungen unentbehrlichen Grundlagen anhand zahlreicher Zeichnungen und ausführlicher Beschreibungen plausibel gemacht.

Der praktische Teil umfaßt vollständige Bauanleitungen für fünf hochinteressante Schaltungen, die mit modernen MOS-LSI-Schaltkreisen aufgebaut werden. Es wird ein mit einem MOS-Analogschalter aufgebauter Chopper beschrieben, der als Kanal-Umschalter für Oszilloskope eingesetzt werden kann und Signale bis zu 12 MHz überträgt, weiterhin eine mit einem MOS-LSI-IC aufgebaute Digitaluhr mit 6stelliger Anzeige und eine Quarzzeitbasisschaltung, ein digitaler Frequenzzähler für Frequenzmessungen bis 5 MHz, als Clou ein komplettes MOS-Digitalvoltmeter, welches mit nur 4 ICs aufgebaut wird.

Alle Bauanleitungen sind sehr ausführlich gehalten; neben den Schaltplänen werden Druckvorlagen für Printplatten angegeben, weiterhin Bestückungspläne, Aufbaufotos, Funktionsdiagramme, Sockelanschlußbilder usw., so daß der Nachbau auch dem weniger geübten Amateur keine Schwierigkeiten bereiten wird.

Inhaltsverzeichnis

I. **Einführung in die MOS-Technik**

I. 1. Was ist MOS? 8
I. 2. Halbleitermechanismen 9
I. 2. 1. P-Leitung — N-Leitung 10
I. 2. 2. Der PN-Übergang 11
I. 2. 3. Der Kondensator 12
I. 2. 4. Feldsteuerung der Ladungsträgerkonzentration eines Halbleiters 12
I. 2. 5. Der N-Kanal-MOSFET (Anreicherungstyp) 14
I. 2. 6. Der P-Kanal-MOSFET (Anreicherungstyp) 17
I. 2. 7. Der N-Kanal-MOSFET (Anreicherungstyp) als Lasttransistor 18
I. 2. 8. Der N/P-Kanal-MOSFET (Verarmungstyp) 19
I. 2. 9. Der JGFET 19
I. 3. Logik-Elemente 20
I. 3. 1. Logik-Elemente in MOS-Technik 20
I. 3. 1. 1. Der Inverter 21
I. 3. 1. 2. Das NAND/AND-Gatter 21
I. 3. 1. 3. Das NOR/OR-Gatter 22
I. 3. 1. 4. 1-BIT-Verzögerung (2-Phasen-Steuerung) 22
I. 3. 2. Logik-Elemente in CMOS-Technik 23
I. 3. 2. 1. Der Inverter 23
I. 3. 2. 2. Das NAND/AND-Gatter 24
I. 3. 2. 3. Das NOR/OR-Gatter 25
I. 3. 2. 4. Das Transmissionsgatter 25
I. 3. 2. 5. 1-BIT-Verzögerung (1-Phasen-Steuerung) 26
I. 3. 2. 6. Flip-Flops 26
I. 4. Feldeffekt-Halbleiterspeicher 28
I. 4. 1. ROM- und (Re)PROM-Speicher 29
I. 4. 1. 1. Funktion und Anwendung von ROM- und (Re)PROM-Speichern 29
I. 4. 1. 2. Maskenprogrammierte ROM-Speicher 36
I. 4. 1. 3. FAMOS-(Re)PROM-Speicher 36
I. 4. 1. 4. MNOS-(Re)PROM-Speicher 38
I. 4. 2. RAM-Speicher 41
I. 4. 2. 1. Funktion und Anwendung von RAM-Speichern 41
I. 4. 2. 2. Statische RAM-Speicher 43
I. 4. 2. 3. Dynamische RAM-Speicher 45

I. 5. Weiterentwicklungen der MOS-Technik 46
I. 5. 1. NMOS-, PMOS-, CMOS-Technik 46
I. 5. 2. Ionenimplantationstechnik 47
I. 5. 3. Silicon-Gate-Technik 47
I. 5. 4. SOS-Technik 47
I. 5. 5. CCD-Technik 48
I. 6. Überleitung 48

II. **Elektronik-Selbstbaugeräte mit MOS- und CMOS-Bausteinen** 48

II. 1. Chopper (Zweikanalumschalter für Oszilloskope) 50
II. 1. 1. Das Analog-Transmissionsgatter DG 175 51
II. 1. 2. Schaltung des Choppers 53
II. 1. 3. Praktischer Aufbau des Choppers 62
II. 1. 4. Netzteil zum Chopper 68
II. 2. MOS-Digitaluhr 73
II. 2. 1. PMOS-LSI-Uhrenbaustein MM 5313 73
II. 2. 2. Schaltung der MOS-Digitaluhr 79
II. 2. 3. Praktischer Aufbau der MOS-Digitaluhr 81
II. 3. Quarzzeitbasis 89
II. 3. 1. Schaltung der Quarzzeitbasis 89
II. 3. 2. Praktischer Aufbau der Quarzzeitbasis 94
II. 4. MOS-Digitalvoltmeter 97
II. 4. 1. Die Delta-Modulation als Verfahren zur Analog-Digital-Wandlung 98
II. 4. 2. Schaltung des MOS-Digitalvoltmeters 106
II. 4. 3. Praktischer Aufbau des MOS-Digitalvoltmeters 111
II. 4. 4. Netzteil zum MOS-Digitalvoltmeter 119
II. 4. 5. Taktgenerator zum MOS-Digitalvoltmeter 122
II. 5. CMOS-Universal-Frequenzzähler 124
II. 5. 1. CMOS-7-Dekaden-Zähler ICM 7208 124
II. 5. 2. Schaltung des CMOS-Universal-Frequenzzählers 126
II. 5. 3. Praktischer Aufbau des CMOS-Universal-Frequenzzählers 133
II. 5. 4. Netzteil zum CMOS-Universal-Frequenzzähler 139

I. Einführung in die MOS-Technik

I. 1. Was ist MOS?

Die Abkürzung MOS (= **M**etal **O**xide **S**emiconductor = Metall-Oxid-Halbleiter) bezeichnet integrierte Schaltkreise, die im Gegensatz zu TTL-Schaltkreisen mit Feld-Effekt-Transistoren aufgebaut sind. Die physikalischen Grundlagen sind bereits in den zwanziger Jahren bekannt gewesen; der entscheidende Durchbruch dieser Technologie gelang aber erst in den letzten Jahren.

Nachdem der herkömmliche bipolare Transistor weitgehende Verbreitung gefunden hatte, beherrschte man bald auch Technologien, die es ermöglichten, viele Transistoren auf nur einem Baustein zu integrieren. So kam es zur Entwicklung großer Logik-Baustein-Familien, z. B. der TTL-Serie SN 7400. Diese Bausteine, die heute noch weit verbreitet sind, haben allerdings den Nachteil, daß sie sehr viel Leistung verbrauchen und in größeren Systemen durchaus störanfällig sind. Zudem ist es nicht möglich, beliebig viele bipolare Transistoren in einem IC unterzubringen; die Komplexität der Schaltkreise ist also beschränkt.

MOS-Bausteine verbrauchen hingegen eine um Zehnerpotenzen geringere Leistung; die Fläche, die ein MOS-Transistor benötigt, beträgt ca. nur $^1/_{10}$ der Fläche, die ein herkömmlicher Transistor einnimmt. Der Integrationsgrad von MOS-Schaltungen kann gegenüber TTL-Schaltungen praktisch verzehnfacht werden. Auch die Störanfälligkeit ist geringer.

Die Herstellung von MOS-Schaltkreisen bereitete zunächst große Schwierigkeiten; mit der Entwicklung der sogenannten Planartechnik bekam man aber auch bald die Herstellung von MOS-Bausteinen in den Griff. Heute ist es so, daß MOS-Bausteine sehr viel einfacher herzustellen sind als TTL-Bausteine. Zur Herstellung eines normalen TTL-Bausteins sind etwa 130 Prozeßschritte erforderlich, für einen MOS-Baustein braucht man hingegen nur ca. 40 Prozeßschritte. Mit Ausnahme einiger in riesigen Mengen produzierten Bausteine, z. B. Rechner-ICs, Uhren-ICs usw., sind MOS-Bausteine heute noch teurer als TTL-Bausteine. Dies ist mit der weiten Verbreitung von TTL und der entsprechend großen Massenproduktion zu begründen. Es gilt aber in Fachkreisen als sicher, daß die MOS-Technik aufgrund ihrer gewaltigen Vorteile gegenüber anderen Halbleitertechnologien die TTL-Bausteine in den nächsten Jahren ablösen wird.

Bild 1 stellt eine Übersicht der z. Zt. verfügbaren Transistoren dar. Die verschiedenen Transistortypen werden in dieser Tabelle klar unterschieden, da zumeist der Begriff des Feld-Effekt-Transistors schlechthin etwas zu allgemein gebraucht wird und oftmals zu Unklarheiten Anlaß gibt.

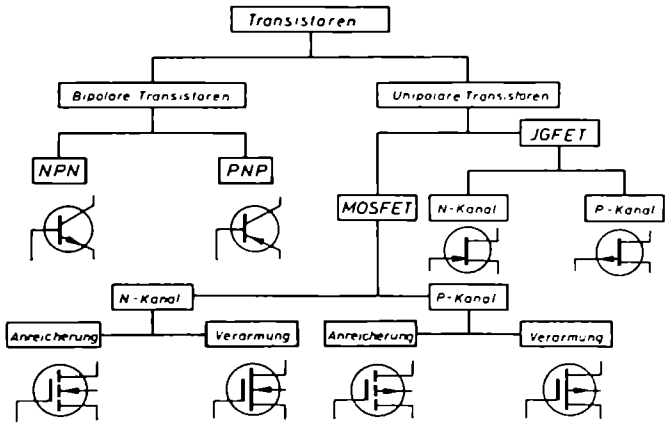


Bild 1 Übersicht über die zur Zeit verfügbaren Transistortypen

Man unterscheidet zunächst sogenannte bipolare Transistoren und unipolare Transistoren. Die herkömmlichen NPN- und PNP-Transistoren werden als bipolare Transistoren bezeichnet, da am Ladungstransport positive und negative Ladungsträger gleichzeitig beteiligt sind. Beim unipolaren Transistor erfolgt der Ladungsträgertransport entweder durch positive oder durch negative Ladungen. Den unipolaren Transistor kann man wiederum in den MOSFET (= **M**etal **O**xide **S**emiconductor **F**ield **E**ffect **T**ransistor), der uns im folgenden hauptsächlich beschäftigen wird und in den JGFET (= **J**unction **G**ate **F**ield **E**ffect **T**ransistor) unterteilen. Je nachdem, ob positive oder negative Ladungsträger den Stromfluß ermöglichen, spricht man von einem P-Kanal-, bzw. N-Kanal-MOSFET und einem P-Kanal- oder N-Kanal-JGFET. Beim P-Kanal-, bzw. N-Kanal-MOSFET unterscheidet man zudem noch zwischen einem Anreicherungstyp (= Enhancement Type) und einem Verarmungstyp (= Depletion Type).
Diese Stichworte seien hier nur zur Deutung der Graphik kurz angesprochen. Die genauen Halbleitermechanismen des unipolaren Transistors und die Unterschiede zwischen den einzelnen Typen werden in den folgenden Abschnitten (I. 2. 1. bis I. 2. 9.) beschrieben.

I. 2. Halbleitermechanismen

Selbstverständlich kann man mit MOS-Bausteinen auch ohne Kenntnis der MOS-Technik experimentieren. Die im Teil II. 1. - II. 5. angegebenen Schaltungen werden dann ebenso gut funktionieren. Da es aber doch etwas unbefriedigend ist, mit einem „schwarzen Kasten" zu experimentieren, sollen im Rahmen dieses zweiteiligen Bandes die wichtigsten Grundlagen der MOS-Technik dargestellt werden.

Dieses Einführungskapitel kommt gänzlich ohne Mathematik aus; auf Formeln wurde verzichtet. Es wurde Wert darauf gelegt, die einzelnen Vorgänge plausibel und so anschaulich wie möglich darzustellen.

I. 2. 1. P-Leitung — N-Leitung

Die heute am häufigsten verwendete Halbleitersubstanz ist das Silizium. Ein Siliziumatom besitzt im Atomkern 14 positiv geladene Protonen und 14 ungeladene Neutronen. Um den Kern kreisen, verteilt auf drei Schalen, 14 negativ geladene Elektronen, die die positive Ladung des Kerns kompensieren. Die 4 auf der äußeren Schale befindlichen Elektronen werden Valenzelektronen genannt. Sie bestimmen das chemische und elektrische Verhalten des Siliziums. Der Atomkern und die restlichen auf den mit $n = 1$ und $n = 2$ bezeichneten Schalen (vgl. Bild 2) befindlichen Elektronen sollen im weiteren als Atomrumpf bezeichnet werden. Der Atomrumpf ist wegen des Überschusses der positiven Kernladung 4fach positiv geladen.

Die Siliziumatome bilden ein Kristallgitter, wobei, wie Bild 3 zeigt, jedes Atom 4 Nachbaratome anlagert. Die Valenzelektronen, die gesondert mit eingezeichnet wurden, halten sich bevorzugt zwischen den Atomrümpfen auf, so daß Nachbaratome 2 Valenzelektronen gemeinsam haben. Insgesamt ist jeder Atomrumpf von 8 Valenzelektronen umgeben, die er aber mit den Nachbaratomrümpfen teilt. Diese Anordnung ist bei niedrigen Temperaturen stabil, da sich die Elektronen von ihren Gitterplätzen nicht lösen können. Der Halbleiter verhält sich wie ein Isolator. Bei Temperaturerhöhung beginnen die Bindungen aufzureißen, da die Valenzelektronen thermische Energie aufnehmen. Sie springen von Gitterplatz zu Gitterplatz und ermöglichen so einen Ladungstransport. Man sagt, der Kristall ist eigenleitend.

Eine gezielte Beeinflussung der Leitfähigkeit kann man durch den Einbau von Fremdatomen, dem sogenannten „Dotieren" erreichen. Baut man z. B. Atome mit 5 Valenzelektronen ein, z. B. Phosphor, Arsen, so gehen 4 der Elektronen die übliche Bindung mit dem Nachbaratom ein, 1 Elektron ist jedoch überschüssig. Es ist nur sehr leicht an den

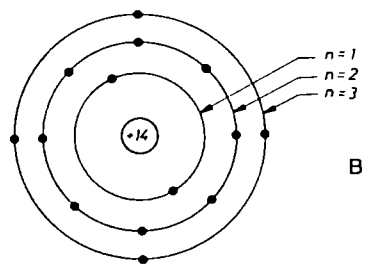


Bild 2 Das Siliziumatom

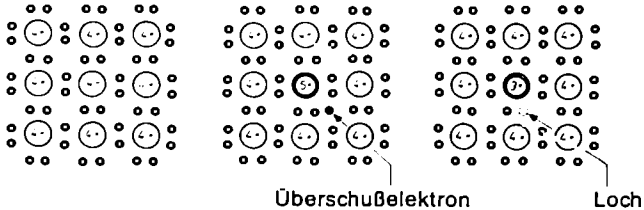


Bild 3 Kristallaufbau eines Eigenhalbleiters (links), P-Halbleiters (Mitte), N-Halbleiters (rechts)

Atomrumpf des Störatoms, das man als Donator bezeichnet, gebunden und kann als quasi freies Elektron von Gitterplatz zu Gitterplatz springen und somit Ladung transportieren. Man bezeichnet den Ladungstransport dann als N-Leitung.
Wenn ein solches Überschußatom seinen ursprünglichen Platz am Donator-Atomrumpf verläßt, so ist der verbleibende Donator-Atomrumpf nicht mehr neutral, sondern trägt eine 1fach positive Ladung. Es fehlt nämlich genau das eine Überschußelektron zur vollständigen Kompensation der positiven Kernladung.
Dotiert man einen Siliziumkristall hingegen mit Atomen, die nur 3 Valenzelektronen besitzen, den Akzeptoren, z. B. Gallium, Indium, so entsteht wegen des einen fehlenden Bindungselektrons ein Loch; deshalb ist es möglich, daß Elektronen in diese Löcher nachrutschen, dabei aber zwangsläufig anderenorts neue Löcher aufreißen. Man kann demzufolge auch davon sprechen daß das Loch — wir wollen es im weiteren als positiven Ladungsträger bezeichnen — durch den Kristall wandert. Der so ermöglichte Ladungstransport wird als P-Leitung bezeichnet.
Auch ein Akzeptoratom verliert, sowie in das Loch ein Elektron nachrutscht, seine elektrische Neutralität und nimmt eine 1fache negative Ladung an.

I. 2. 2. Der PN-Übergang

Wenn man einen P-Halbleiter und einen N-Halbleiter zusammenfügt, so entsteht ein PN-Übergang, bekannt als Diode. Ein PN-Übergang verhält sich wie ein Ventil. Wenn die P-Seite positiver als die N-Seite ist, so ist die Anordnung leitend, und es fließt ein Strom durch den PN-Übergang. Ist hingegen die N-Seite positiver als die P-Seite, so sperrt die Anodnung.

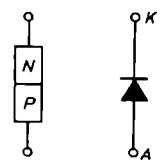


Bild 4 Der PN-Übergang

Auf eine physikalische Erklärung dieses Verhaltens sei im Rahmen dieses Buches verzichtet, da dies zum Verständnis des MOSFET nicht unbedingt erforderlich ist und in jeder Abhandlung über den bipolaren Transistor nachgelesen werden kann.

I. 2. 3. Der Kondensator

Im einfachsten Fall kann man sich einen Kondensator aus zwei Metallplatten aufgebaut denken, zwischen die ein Isolator gebracht wird, in diesem Fall als Dielektrikum bezeichnet. Wenn man an die Platten eine Spannung der in Bild 5 angegebenen Polarität anlegt, so sammeln sich auf der oberen Platte positive Ladungsträger an, auf der unteren Platte

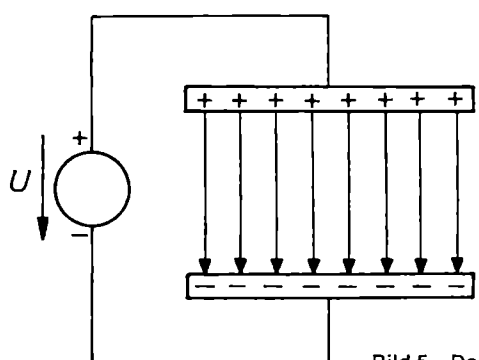


Bild 5 Der Kondensator

negative Ladungsträger. Zwischen beiden Platten bildet sich ein elektrisches Feld aus. Wichtig dabei ist — und das ist zum Verständnis des MOSFET von sehr großer Bedeutung —, daß eine positive Ladung auf einer Kondensatorplatte zwangsläufig eine negative, sogenannte Influenzladung auf der gegenüberliegenden Kondensatorplatte zur Folge hat. Umgekehrt influenziert natürlich eine negative Ladung auch eine positive Ladung.

I. 2. 4. Feldsteuerung der Ladungsträgerkonzentration eines Halbleiters

Betrachten wir nunmehr die auf Bild 6 gezeichnete Anordnung; im Prinzip handelt es sich hierbei um einen Kondensator. Die obere Metallschicht stellt eine Kondensatorplatte dar, das Metalloxid den Isolator und der N-Halbleiter die zweite Platte. Wie in I. 2. 1. erläutert wurde, befinden sich im N-Halbleiter positiv geladene ortsfeste Donator-Störstellen (⊕) und bewegliche negative Ladungsträger (—).
Der Schalter S sei offen. Legt man eine Spannung U_2 an den N-Halbleiter, so wird ein geringer Strom durch den Halbleiterblock fließen. Es sind ja bewegliche Ladungsträger vorhanden. Wird nun aber S geschlossen, und somit zwischen den aus dem oberen Metallkontakt und dem N-Halbleiter gebildeten Kondensator eine Spannung U_1 gelegt, so wird der Strom I_2

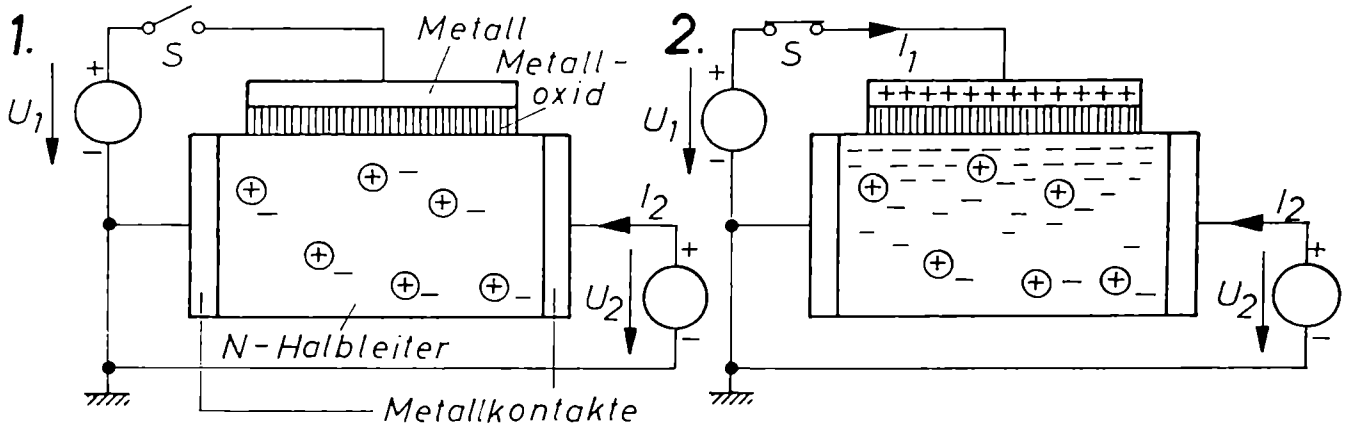


Bild 6 Steuerung der Ladungsträgerkonzentration eines N-Halbleiters mit Hilfe eines elektrischen Feldes

durch den Halbleiterblock sprunghaft ansteigen. Die sich auf der oberen Metallplatte ansammelnden positiven Ladungsträger (+), die natürlich der Spannungsquelle U_1 entstammen, influenzieren im N-Halbleiter wie bei einem Kondensator zusätzliche Ladungen. Diese sammeln sich bevorzugt an der Oberfläche des N-Halbleiters an.

Die Ladungsträgerkonzentration im N-Halbleiter hat sich also durch Anlegen einer Steuerspannung U_1 erhöht. Die Leitfähigkeit ist proportional der Ladungsträgerkonzentration, also wird der Strom I_2 im gleichen Maße zunehmen wie die Elektronenkonzentration im N-Halbleiter. Wie man durch eine einfache Rechnung beweisen könnte, kann auf diese Weise die Ladungsträgerkonzentration um viele Zehnerpotenzen verändert werden. Im Prinzip hat man hier schon einen FET vorliegen. Es fließt fast kein Steuerstrom I_1, da sich ja zwischen der oberen Metallplatte und dem Halbleiter das isolierende Metalloxid befindet. Der Eingangswiderstand einer solchen Anordnung liegt zwischen $10^9\Omega$ (= 1 000 MΩ) und $10^{14}\Omega$ (= 100 Mio MΩ).

Da der Steuerkreis einen, wenn auch sehr kleinen, Kondensator darstellt, kann man schon jetzt folgern, daß die obige Anordnung bei sehr hochfrequenten Steuerspannungen wegen des sich mit zunehmender Frequenz verkleinernden kapazitiven Blindwiderstands nicht mehr funktioniert. In der Tat sind der Anwendung von MOSFETs im hochfrequenten Bereich Grenzen gesetzt. Bislang ist der bipolare Transistor dem MOSFET im HF-Bereich überlegen.
Wenn man anstelle des N-Halbleiters einen P-Halbleiter benutzt und die Polarität der Spannungen ändert, stellt sich natürlich derselbe Effekt ein. Auf der Metallplatte werden sich dann negative Ladungsträger anhäufen, die im P-Halbleiter zusätzliche positive Ladungsträger influenzieren.

I. 2. 5. Der N-Kanal-MOSFET (Anreicherungstyp)

Bild 7 zeigt das Symbol eines N-Kanal-MOSFET. Der Transistor besitzt einen Steueranschluß, das Gate G, das mit der Basis eines bipolaren Transistors vergleichbar ist, Source S und Drain D entsprechen dem Emitter und Collector eines bipolaren Transistors. Gate kann mit „Steuergitter" übersetzt werden, Source bedeutet „Quelle" und Drain „Abzug", „Senke". Die deutschen Ausdrücke haben sich nicht eingebürgert, im folgenden wollen wir die englische Bezeichnung beibehalten. Wie Bild 8 zeigt, wird die Spannung zwischen Gate und Source als U_{GS} bezeichnet, die Spannung zwischen Drain und Source als U_{DS}, der Drainstrom als I_D.

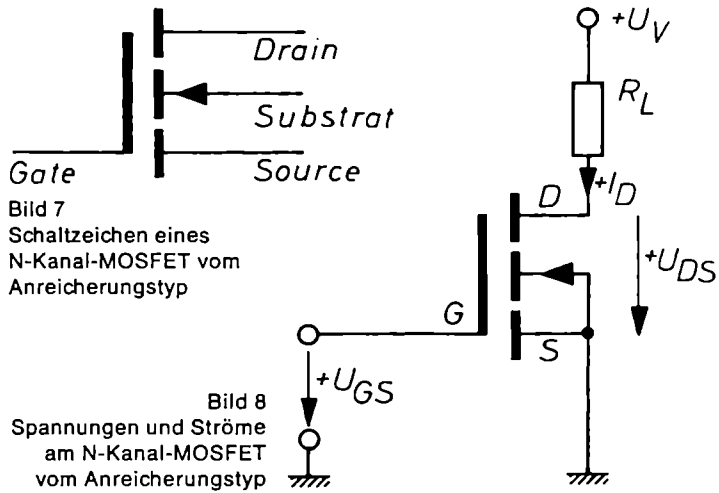
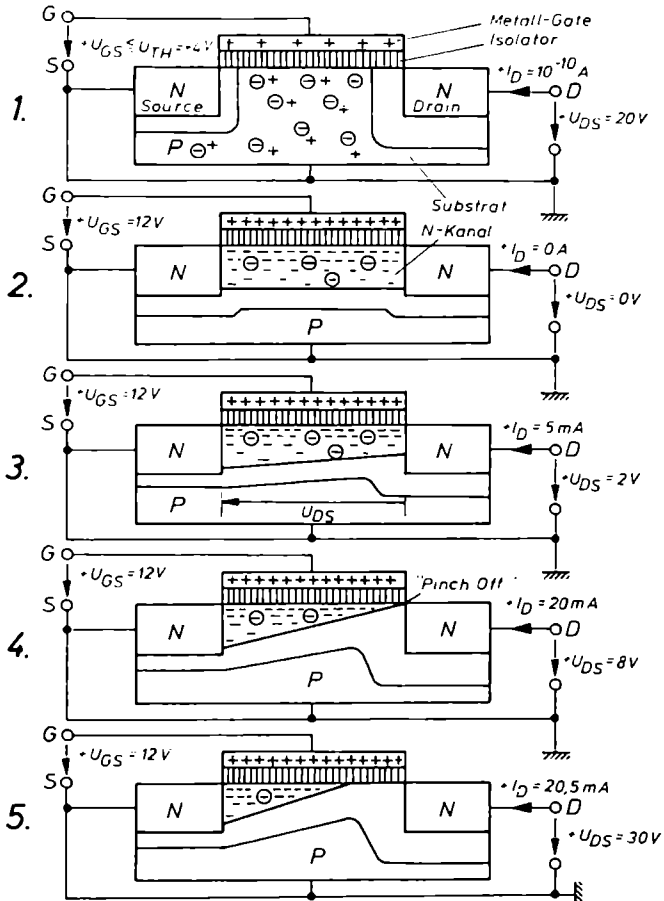


Bild 7
Schaltzeichen eines N-Kanal-MOSFET vom Anreicherungstyp

Bild 8
Spannungen und Ströme am N-Kanal-MOSFET vom Anreicherungstyp

Bild 9. 1. stellt den technischen Aufbau eines N-Kanal-MOSFET dar. In ein P-leitendes Substrat, das ortsfeste negative Akzeptorionen (⊖) und bewegliche positive Ladungsträger (+) enthält, werden zwei N-Zonen, Drain und Source, eindiffundiert. Auf die Oberfläche des Substrates wird zwischen Drain und Source ein Metalloxid als Isolator aufgebracht, darüber eine dünne Metallschicht, das Gate.



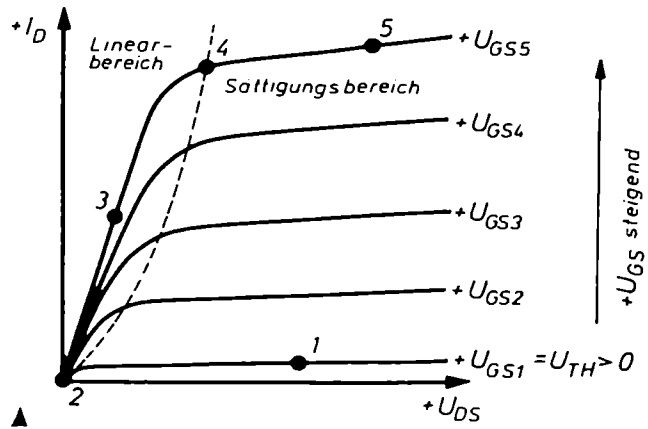


Bild 10 Kennlinie des N-Kanal-MOSFET vom Anreicherungstyp

◄ Bild 9 Aufbau eines N-Kanal-MOSFET

Source und Substrat seien miteinander verbunden, der Drain-Anschluß sei bezüglich des Substrates positiv. Das bedeutet, daß die Drain-Substrat-Strecke gesperrt ist, und somit kein Strom über die Source-Drain-Strecke fließen kann. Die sich zwischen P- und N-Zonen bildenden Sperrschichten wurden grau einkopiert. Ihre Dicke hängt von der Sperrspannung ab, das ist aber für die folgenden Betrachtungen bedeutungslos.

Im Isolator, dem Metalloxid, sind aufgrund des Herstellungsprozesses negative Ionen enthalten. Diese

influenzieren im Substrat zusätzliche positive Ladungsträger. Erhöht man nun langsam die Spannung U_{GS}, so sammeln sich immer mehr positive Ladungsträger auf dem Metall-Gate an und kompensieren zunehmend die negativen Störladungen im Isolator. Das bedeutet, daß sich die Konzentration der im P-Substrat zusätzlich influenzierten positiven Ladungsträger verringert. Wenn man U_{GS} weiter erhöht, gelangt man schließlich zu dem Punkt, an dem die Ladung aller negativen Störionen im Isolator kompensiert ist, und somit keine zusätzlichen positiven Ladungsträger im P-Substrat influenziert werden können. Die Konzentration der positiven Ladungsträger entspricht dann der Dotierungskonzentration. Diesen Wert der Spannung U_{GS} bezeichnet man als Tresholdspannung (= Schwellspannung) U_{TH}. U_{TH} ist durch den Herstellungsprozeß sehr genau festgelegt. Werte zwischen 0,5 V und 5 V sind üblich. Auf der in Bild 10 gezeichneten Kennlinie befinden wir uns im Punkt 1. Betrachten wir nunmehr Bild 9.2. Die Spannung U_{DS} beträgt null Volt, die Spannung U_{GS} wurde weit über den Wert U_{TH} auf $+12$ V erhöht. Auf der Kennlinie entspricht das dem Punkt 2. Die sich nunmehr in großer Zahl auf dem Metall-Gate ansammelnden positiven Ladungsträger influenzieren, wie in den Abschnitten I. 2. 3. und I. 2. 4. erläutert wurde, zwangsläufig negative Ladungsträger im P-Substrat. Der P-Halbleiter wandelt sich also in einem Gebiet unterhalb des Metall-Gates in einen „N-Halbleiter" um, und es entsteht somit ein N-leitender Kanal zwischen Source und Drain. Man spricht von einem Inversionskanal.

Wird nun eine Spannung $U_{DS} = 0$ V zwischen Drain und Source angelegt, so kann, wie Bild 1. 3. zeigt, ein Strom durch den N-Kanal zwischen Drain und Source fließen. Wir befinden uns auf der Kennlinie im Punkt 3.

Da aber der N-Kanal nicht unendlich gut leitet, also einen ohmschen Widerstand darstellt, wird entlang der Kanalstrecke wie an jedem Widerstand eine Spannung abfallen. Der Spannungsabfall bezüglich Masse ist am Sourceende gering und steigt dann zum Drainende hin linear an. Dieser Spannungsabfall entlang des Kanals wirkt der Steuerspannung U_{GS} entgegen. Da der Kanal zum Drainende hin bezüglich Masse ein höheres Potential annimmt, wird die Potentialdifferenz zwischen dem Metall-Gate und dem Kanal zum Drainende hin geringer. Das bedeutet, daß sich die Konzentration der influenzierten Ladungsträger zum Drainende hin verringert und sich somit der Kanalquerschnitt verkleinert. Mit steigender Spannung U_{DS} nimmt der Strom I_D zunächst linear zu, der Kanalquerschnitt am Drainende verringert sich immer weiter, bis es schließlich zum Abquetschen des Kanals, dem sogenannten „Pinch Off" kommt. Das entspricht auf der Kennlinie Bild 10 dem Punkt 4 und im Diagramm Bild 9 der Zeichnung Nr. 4. Wird die Span-

nung U_{DS} weiter erhöht, so kann der Drainstrom I_D aufgrund des zu engen Kanals nicht mehr wesentlich gesteigert werden (vgl. Bild 10 Punkt 5 und Bild 9. 5.). Ganz an der Oberfläche des Substrats bleibt ein sehr enger Kanal trotz „Pinch Off" bestehen, der es ermöglicht, daß überhaupt noch ein Strom fließen kann. Wie es zu diesem schmalen Strompfad kommt, soll hier nicht weiter erläutert werden, da hierzu weitere Vorkenntnisse erforderlich wären. Es sei lediglich gesagt, daß für diesen schmalen Strompfad das Ohmsche Gesetz **nicht** mehr gilt.
Man kann also die Kennlinie des MOSFET in einen Linearbereich und in einen Sättigungsbereich unterteilen. Der Übergang vom Linear- in den Sättigungsbereich erfolgt beim „Pinch off".
Da die im Kanal influenzierte Ladung, somit auch der Kanalquerschnitt und der maximale Drainstrom, von der Spannung U_{GS} abhängen, erhält man für verschiedene Werte von U_{GS} eine Kurvenschar.

Es sei abschließend darauf hingewiesen, daß für die Steuerung der Ladungsträgerkonzentration im Kanal aufgrund der erläuterten physikalischen Gegebenheiten die Spannung zwischen Gate und Substrat entscheidend ist. Da in vielen Anwendungen Source und Substrat verbunden werden, hat es sich eingebürgert, von einer Steuerspannung U_{GS} zwischen Gate und Source zu sprechen.

Zum MOSFET seien noch einige Richtwerte genannt. Im gesperrten Zustand beträgt der Widerstand der Drain-Source-Strecke ca. 1 000 MΩ, im leitenden Zustand ca. 400 Ω. Man hat es also mit einem fast idealen Schalter zu tun. Die Steuerung erfolgt leistungslos, der Eingangswiderstand kann bis zu $10^{15}\Omega$ betragen. Aufgrund des kapazitiven Verhaltens des Eingangs ist der HF-Anwendungsbereich von MOSFETs für die Praxis auf maximal ca. 50 MHz beschränkt, jedoch existieren mittlerweile Labortypen mit Grenzfrequenzen im GHz-Bereich.

I. 2. 6. Der P-Kanal-MOSFET (Anreicherungstyp)

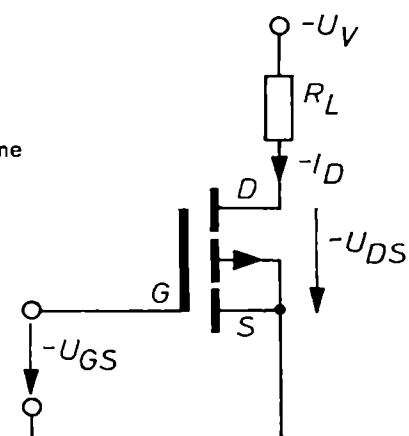


Bild 11
Spannungen und Ströme
am P-Kanal-MOSFET
vom Anreicherungstyp

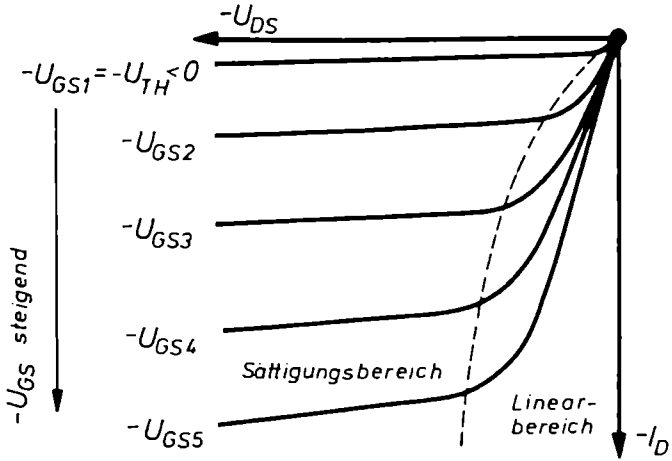


Bild 12
Kennlinie des P-Kanal-MOSFET vom Anreicherungstyp

Bild 11 zeigt das Schaltbild, Bild 12 die Kennlinie eines P-Kanal-MOSFET. Die Funktionsweise unterscheidet sich prinzipiell nicht von der des N-Kanal-MOSFET, es müssen lediglich alle Spannungen umgepolt werden. Beim P-Kanal-MOSFET ist nämlich das Substrat N-leitend und Drain und Source P-leitend. Man kann sagen, der N-Kanal-MOSFET entspricht dem NPN-Transistor und der P-Kanal-MOSFET dem PNP-Transistor. N-Kanal-MOSFET und P-Kanal-MOSFET sind komplementär symmetrische Transistoren.

I. 2. 7. Der N-Kanal-MOSFET (Anreicherungstyp) als Lasttransistor

Bei der Herstellung von integrierten MOS-Schaltkreisen erweist sich das Eindiffundieren von ohmschen Widerständen als sehr umständlich und platzraubend. Man verwendet dann einen MOSFET ersatzweise als ohmschen Widerstand, indem man das Gate auf eine feste Spannung U_{GS} legt. Es wird sich dann z. B. die

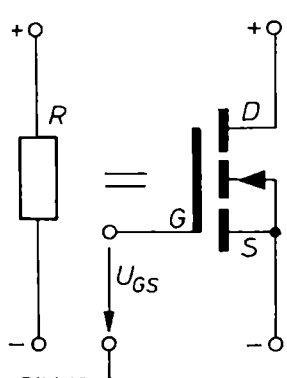


Bild 13
N-Kanal-MOSFET vom Anreicherungstyp als Lasttransistor geschaltet

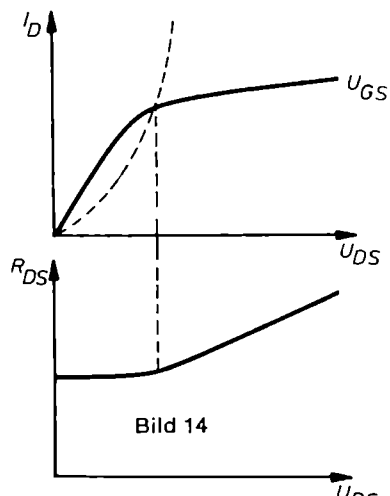


Bild 14

Bild 14 I_D-U_{DS}-Kennlinie eines N-Kanal-MOSFET vom Anreicherungstyp und daraus abgeleitete Widerstandskennlinie $R_{DS} = f(U_{DS})$

in Bild 14 gezeichnete Kennlinie $I_D = f(U_{DS})$ ergeben. Die Source-Drain-Strecke entspricht dann einem Widerstand $R_{DS} = f(U_{DS})$. R_{DS} ergibt sich nach dem ohmschen Gesetz zu $R_{DS} = U_{DS}/I_D$.
Die feste Spannung U_{GS} kann man z. B. durch eine integrierte Zenerdiode festlegen. Zudem kann der Kanalwiderstand R_{DS} natürlich auch durch die geometrischen Abmessungen und die Dotierung des MOSFET fixiert werden.
Im Gegensatz zu einem normalen Widerstand muß natürlich die Polung des Lasttransistors gemäß den unter I. 2. 5. und I. 2. 6. angegebenen Merkregeln beachtet werden. Anstatt eines N-Kanal-Typs kann ebensogut ein P-Kanal-Transistor verwendet werden.

I. 2. 8. Der N/P-Kanal-MOSFET (Verarmungstyp)

Bislang sprachen wir vom MOSFET-Anreicherungstyp. Er wird deshalb Anreicherungstyp genannt, weil durch Anlegen einer Steuerspannung die Ladungsträgerkonzentration erhöht, also angereichert wird.
In gewissen Anwendungsfällen erweist es sich als vorteilhaft, eines Transistors habhaft zu sein, der bereits ohne Steuerspannung einen Kanal besitzt, also leitend ist. Man erreicht dies dadurch, daß man beim N-Kanal-Verarmungstyp positive, beim P-Kanal-Verarmungstyp negative Störionen in den Isolator einbaut. Diese wirken dann wie eine positive bzw. negative Steuerspannung. Um einen solchen Transistor total zu sperren, muß die Störionenladung im Isolator, dem Metalloxid, kompensiert oder überkompensiert werden.

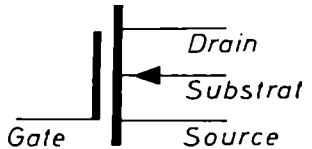


Bild 15
Schaltzeichen eines N-Kanal-MOSFET vom Verarmungstyp

In Digitalschaltungen werden MOSFETs vom Verarmungstyp selten angewandt. Sie sind hauptsächlich als Einzeltransistoren erhältlich und können in analogen Schaltungen vielseitig angewandt werden.

I. 2. 9. Der JGFET

Der JGFET besitzt keinen Substratanschluß. Der Isolator zwischen Gate und Kanal wird nicht wie beim MOSFET von einer Oxydschicht gebildet, sondern durch einen in Sperrichtung gepolten PN-Übergang. Den JGFET gab es vor dem MOSFET, man findet den JGFET heute vor allem als Einzeltransistor in Meßgeräten mit hochohmigen Eingängen. Im allgemeinen integriert man JGFETs nicht, es sei denn in einigen Spezialschaltungen, z. B. Operationsverstärker mit hochohmigen Eingängen. Im Rahmen des Themas MOS soll auf die Erläuterung des JGFET verzichtet

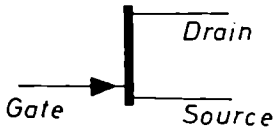


Bild 16
Schaltzeichen eines
N-Kanal-JGFET

werden. (Wer sich näher mit Theorie und Praxis des JGFET beschäftigen möchte, der findet im TOPP-Band 71 „Feldeffekt-Transistoren" ausreichend Material.)

I. 3. Logik-Elemente

In diesem Abschnitt soll kurz die Realisation der wichtigsten Logik-Elemente mit MOS-Transistoren angesprochen werden.
Man unterscheidet zwei Schaltungstechniken, die MOS-Schaltungstechnik und die CMOS-Schaltungstechnik. Bei der MOS-Technik werden in einem IC immer nur N-Kanal- oder nur P-Kanal-Transistoren (Anreicherungstyp) verwendet, Widerstände werden in den meisten Fällen durch Lasttransistoren (vgl. I. 2. 7.) ersetzt. Die CMOS-Technik (= **C**omplementary **MOS**), auch COS/MOS-Technik (**C**omplementary **S**ymmetry **MOS**) genannt, integriert N-Kanal- und P-Kanal-MOSFETs gleichzeitig auf einem Chip, wobei die Vorteile komplementär-symmetrischer Schaltungstechnik ausgenutzt werden können. Bei den Standard-Digital-Bausteinen, z. B. der Serie CD 4000 von RCA oder der Serie MM 74C00 von NS, hat sich die CMOS-Technik durchgesetzt. Sehr komplexe Schaltungen hingegen, sogenannte LSI (= **L**arge **S**cale **I**ntegration = Großintegration) — Bausteine, die viele tausend Transistoren enthalten, werden weitgehend aufgrund des billigeren und einfacheren Herstellungsprozesses in normaler MOS-Technik aufgebaut.
Neben der schaltungstechnischen Realisation der verschiedenen Logik-Elemente wurden jeweils noch das logische Symbol und in vielen Fällen eine Wahrheitstafel angegeben. Die Logik ist positiv, d. h., „L" bedeutet Masse und „H" bedeutet $+U_V$. Grundsätzlich wurde im Text nur die Schaltungstechnik erläutert, auf nähere Ausführungen betreffend Schaltalgebra usw. muß im Rahmen des Themas „MOS" aus Platzgründen verzichtet werden. Man möge hier auf spezielle Bücher zurückgreifen, z. B. TOPP-Band 115 „Schaltalgebra".

I. 3. 1. Logik-Elemente in MOS-Technik

Grundsätzlich können zum Bau von Logik-Elementen in MOS-Schaltungstechnik N-Kanal- oder P-Kanal-Transistoren verwendet werden. Man spricht dann von NMOS, bzw. PMOS. Bei NMOS ist die Versorgungsspannung bezogen auf das Substrat positiv, bei PMOS negativ. Die in den Abschnitten I. 3. 1. 1.

bis I. 3. 1. 4. aufgeführten Logik-Bausteine wurden mit N-Kanal-Transistoren aufgebaut.

I. 3. 1. 1. Der Inverter

Bild 17 zeigt den Aufbau einer Inverterstufe in MOS-Technik, das logische Symbol und die Wahrheitstafel wurden mit eingezeichnet.
Die Source-Drain-Strecke des Transistors wird in Reihe mit dem Widerstand R, der durch einen Lasttransistor realisiert wird, zwischen Masse und die positive Versorgungsspannung $+U_V$ gelegt. Wenn der Eingang A des Inverters auf Masse liegt, sperrt der Transistor, und der Ausgang Q liegt auf „H"-Pegel. Sowie der Eingang „H" wird, die Spannung zwischen Gate und Substrat also die Treshhold-Spannung übersteigt, schaltet der Transistor durch. Der Ausgang Q geht auf Massepotential.

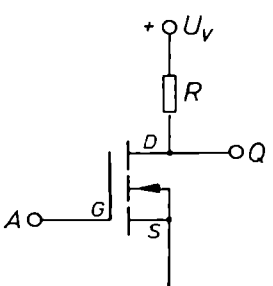
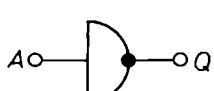


Bild 17 MOS-Inverter

A	Q
L	H
H	L



I. 3. 1. 2. Das NAND/AND-Gatter

Ein NAND-Gatter entsteht durch Reihenschaltung von zwei MOSFETs und einem Lastwiderstand (Lasttransistor). Der Ausgang Q liegt nur dann auf Massepotential, wenn beide Transistoren leitend sind, die Eingänge A und B also auf „H"-Pegel liegen.
Bei T_1 ist in diesem Falle Source und Substrat nicht verbunden; T_1 kann aber dennoch geschaltet werden, da, wie bereits in Abschnitt I. 2. 5. betont wurde, zur Steuerung des Transistors die Spannung zwischen Gate und Substrat entscheidend ist.
Ein AND-Gatter erhält man durch Anhängen eines Inverters an den Ausgang eines NAND-Gatters.

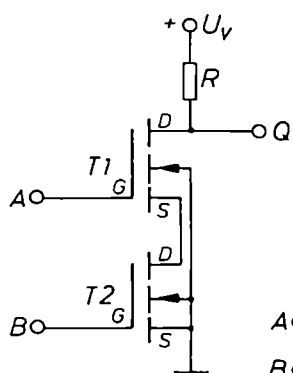


Bild 18
MOS-NAND-Gatter

A	B	Q
L	L	H
L	H	H
H	L	H
H	H	L

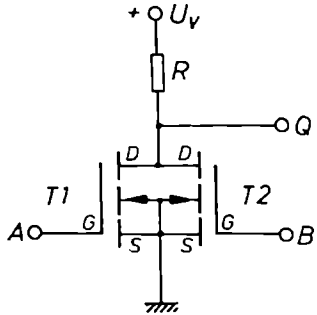
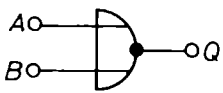


Bild 19 MOS-NOR-Gatter

A	B	Q
L	L	H
L	H	L
H	L	L
H	H	L



I. 3. 1. 3. Das NOR/OR-Gatter

Schaltet man die Source-Drain-Strecken zweier N-Kanal-MOSFETs parallel und dazu in Reihe einen Lastwiderstand (=▷Lasttransistor), so erhält man ein NOR-Gatter. Der Ausgang Q ist nur dann „H", wenn T_1 und T_2 gesperrt sind, die Eingänge A und B also auf Massepotential liegen.
Ein OR-Gatter entsteht aus einem NOR-Gatter mit nachgeschaltetem Inverter.

I. 3. 1. 4. 1-BIT-Verzögerung (2-Phasen-Steuerung)

Ein Schieberegister stellt eine Kette von Speicherzellen dar, wobei eine seriell oder parallel eingegebene Information mit Hilfe eines Taktes Φ von Zelle zu Zelle verschoben wird. In vielen Fällen muß die eingegebene Information nur sehr kurze Zeit in der Speicherzelle gespeichert bleiben, so daß auf eine aufwendige, statische Speicherzelle verzichtet werden kann (z. B. ein Flip-Flop). Stattdessen speichert man die Information, also ein „H" oder ein „L", als Ladung in einen Kondensator. Bis der Kondensator seine Ladung verloren hat, ist die Information schon längst weitergeschoben worden. Eine solche Anordnung nennt man ein dynamisches Schieberegister. Man baut heute Schieberegister mit bis zu mehreren tausend Speicherzellen. In Abschnitt II. 3. wird ein solches Schieberegister als Frequenzteiler in einer Quarzzeitbasis eingesetzt werden.

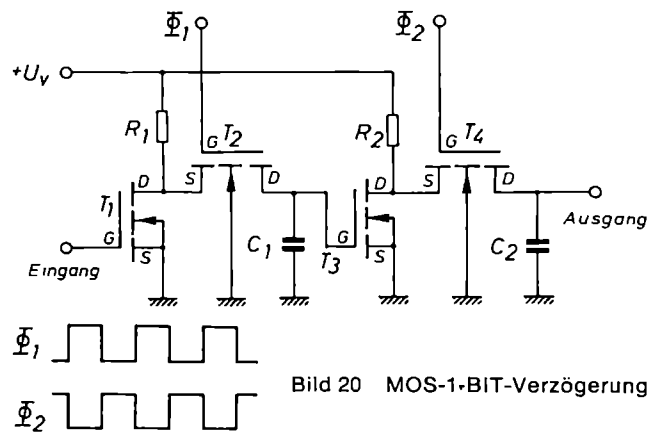


Bild 20 MOS-1-BIT-Verzögerung

Bild 20 zeigt eine Speicherzelle eines solchen Schieberegisters. Es sind bei der angegebenen Schaltung zwei um 180° phasenverschobene Taktimpulse erforderlich. Nehmen wir an, am Eingang liegt ein „H" an. Ziel ist es, dieses „H" mit Hilfe der Taktimpulse $\overline{\Phi}_1$ und $\overline{\Phi}_2$ an den Ausgang zu verschieben.

Da der Eingang auf „H" liegt, ist T_1 leitend, der Drainanschluß D des Transistors T_1 liegt also auf Masse. Wenn nunmehr der Takt $\overline{\Phi}_1$ auf „H" springt, wird auch T_2 geöffnet und C_1 über die Source-Drain-Strecke von T_2 und T_1 entladen. Im Kondensator C ist nun, auch wenn $\overline{\Phi}_1$ wieder auf „L" abfällt, ein „L" gespeichert. Das bewirkt, daß T_3 sperrt und der Drainanschluß von T_3 auf „H" liegt. Wenn nun $\overline{\Phi}_2$ auf „H" springt, wird T_4 leitend und der Kondensator C_2 kann sich über die Source-Drain-Strecke von T_4 und R_2 aufladen. Damit nimmt der Ausgang „H"-Pegel an. Auch wenn $\overline{\Phi}_2$ wieder auf „L" zurückspringt, hält C_2 den „H"-Pegel noch geraume Zeit. Das am Eingang ehemals anliegende „H" wurde also mit Hilfe der Takte $\overline{\Phi}_1$ und $\overline{\Phi}_2$ zum Ausgang übertragen.

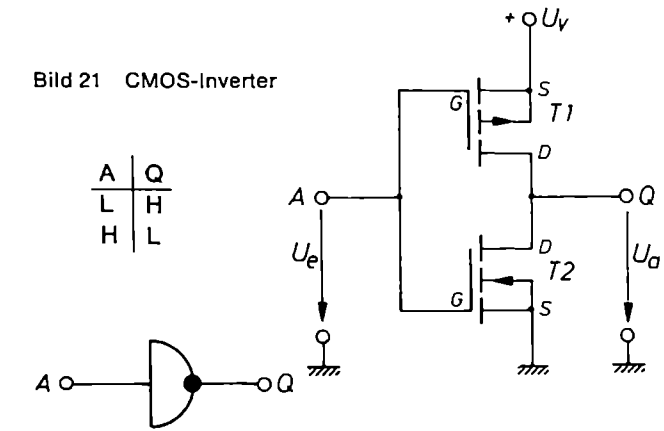
Die Kapazitäten C_1 und C_2 können leicht integriert werden, etwa durch eine Schichtenfolge Metall-Metalloxid-Metall oder Metall-Metalloxid-Halbleiter. Zumeist handelt es sich dabei um die Gate-Metalloxid-Substrat-Kapazitäten von MOSFETs. Die Werte von C_1 und C_2 sind sehr gering und liegen bei einigen Tausendstel Picofarad. Dies reicht aber aus, um eine Information für ca. $^1/_{100}$ sec. zu speichern.

I. 3. 2. Logik-Elemente in CMOS-Technik

I. 3. 2. 1. Der Inverter

Wenn man die Source-Drain-Strecken eines N-Kanal- und eines P-Kanal-MOSFET in Reihe schaltet, erhält man bereits einen Inverter.
Wenn der Eingang A auf Masse liegt, so sperrt T_2. Das Gate des P- Kanal-MOSFET T_1 ist jedoch bezüglich des Substrates, das mit $+U_V$ verbunden ist, negativ. T_2 leitet also, da wie unter I. 2. 6. erklärt wurde, ein P-Kanal-Transistor bei negativem Gate bezüglich Substratpotential durchgeschaltet ist. Der Ausgang Q ist somit über einen Widerstand R_{DS} von nur ca. 400 Ω mit $+U_V$ verbunden, wohingegen der Widerstand zwischen Q und Masse ca. 1 000 MΩ beträgt. Q liegt also praktisch auf $+U_V$-Potential.
Wenn der Eingang auf „H" geschaltet wird, sperrt T_1, und T_2 ist leitend. Q ist dann über ca. 400 Ω mit Masse verbunden, der Widerstand zwischen Q und $+U_V$ beträgt ca. 1 000 MΩ.
Wie man sieht, hat man es hier mit einem fast idealen Schalter zu tun. Beim normalen MOS-Inverter hatte der Widerstand zwischen Q und $+U_V$ einen festen,

Bild 21 CMOS-Inverter



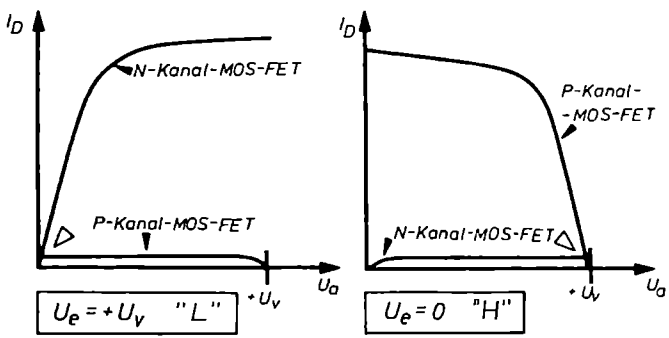


Bild 22 Kennlinien zum CMOS-Inverter

relativ niedrigen Wert. War der Ausgang dieses Inverters auf „L" geschaltet, so floß durchaus ein beachtlicher Strom über den Lasttransistor (= ▷ Widerstand R). Bei CMOS hingegen ist der Stromverbrauch bei Nichtbelastung von Q, unabhängig vom Schaltzustand des Inverters, äußerst gering. In beiden Schaltzuständen liegt zwischen $+U_V$ und Masse nämlich die gesperrte Source-Drain-Strecke von T_1 oder von T_2.
Zeichnet man die Kennlinien für N-Kanal- und P-Kanal-MOSFETs in ein Diagramm, so ergeben sich für die beiden Zustände die auf Bild 22 dargestellten Kennlinien. Der Arbeitspunkt der Schaltung stellt sich in dem mit ▷ gekennzeichneten Schnittpunkt der Kennlinien ein. Dabei müßte beim linken Diagramm die Kennlinie des P-Kanal-, beim rechten Diagramm die Kennlinie des N-Kanal-Transistors aufgrund des minimalen Stromes $I_D = +U_V/1000\ M\Omega$ sehr viel flacher gezeichnet werden, als graphisch möglich.

I. 3. 2. 2. Das NAND/AND-Gatter

Durch Reihenschaltung von N-Kanal-MOSFETs und Parallelschaltung von P-Kanal-MOSFETs erhält man ein NAND-Gatter. Der Ausgang Q geht nur dann auf Massepotential, wenn beide Transistoren, T_3 und T_4, leitend sind, A und B also auf „H"-Pegel liegen.
Diese Schaltung hat gegenüber MOS die gleichen Vorteile wie der unter I. 3. 2. 1. erläuterte Inverter.

A	B	Q
L	L	H
L	H	H
H	L	H
H	H	L

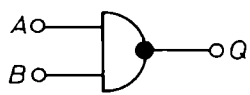
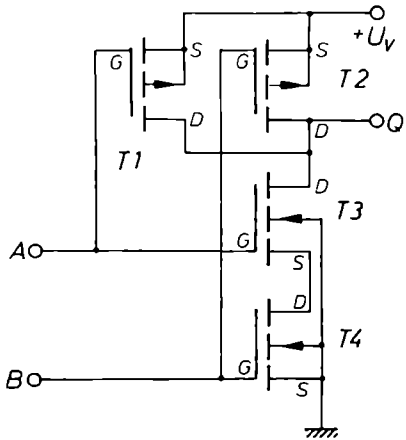
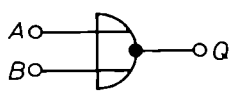


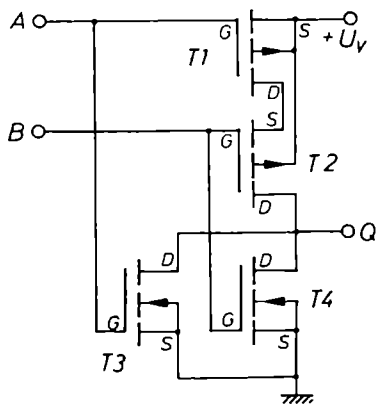
Bild 23
CMOS-NAND-Gatter



A	B	Q
L	L	H
L	H	L
H	L	L
H	H	L

Bild 24
CMOS-NOR-Gatter





I. 3. 2. 3. Das NOR/OR-Gatter

Das in Bild 24 gezeichnete NOR-Gatter wird am Ausgang nur dann „H", wenn T_1 und T_2 leitend, also A und B „L" sind. Im übrigen gilt auch hier, was bereits unter I. 3. 2. 1. und I. 3. 2. 2. ausgesagt wurde.

I. 3. 2. 4. Das Transmissionsgatter

Bild 25 zeigt Schaltung und Symbol eines Transmissionsgatters. Ein derartiger Baustein läßt sich in bipolarer Technik sehr schlecht verwirklichen.
Wenn der Steuereingang A auf „L"-Pegel liegt oder A auf „H"-Pegel, so ist die Drain-Source-Strecke des Transistors T_1 oder T_2 leitend. Ein digitales oder analoges Signal, das am Eingang anliegt, gelangt dann durch dieses Gatter an den Ausgang. Liegen die Steuereingänge A jedoch auf „H" und A auf „L"-Pegel, so sind die Source-Drain-Strecken von T_1 und T_2 gesperrt.
Ein solches Transmissionsgatter stellt somit einen elektronischen Schalter dar, wobei ein sowohl digitales als auch analoges Signal übertragen werden kann. Transmissionsgatter finden vielfache Anwendung in Flip-Flops, Multiplexern und Analogschaltern. Im Abschnitt II. 1. wird ein solches Transmissionsgatter in einer Chopperschaltung eingesetzt. Der Chopper, für den die komplette Bauanleitung an-

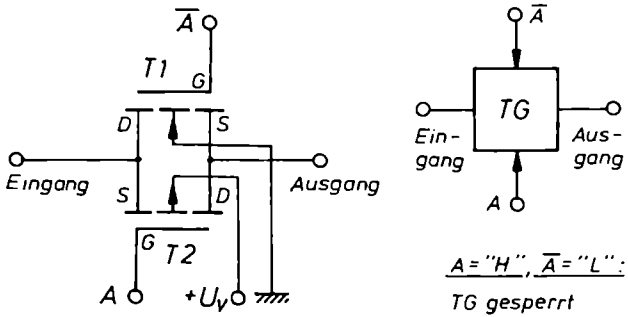


Bild 25 CMOS-Transmissionsgatter

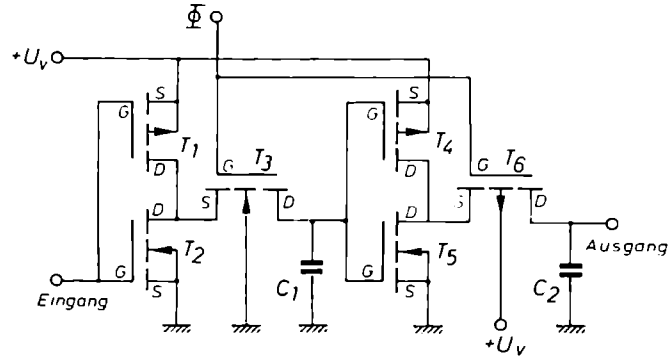


Bild 26 CMOS-1-BIT-Verzögerung

gegeben ist, kann auch als Kanalumschalter für Oszilloskope eingesetzt werden, wobei Signale bis zu 12 MHz übertragen werden können.

I. 3. 2. 5. 1-BIT-Verzögerung (1-Phasen-Steuerung)

Eine unter I. 3. 1. 4. erläuterte Speicherzelle eines dynamischen Schieberegisters kann auch in CMOS-Technik, wie Bild 26 zeigt, aufgebaut werden. Man kann sich eine solche Speicherzelle, oftmals als 1-BIT-Verzögerung bezeichnet, auch aufgebaut denken aus einem Inverter (T_1, T_2), Transmissionsgatter (T_3), Kondensator (C_1) und nochmals Inverter (T_4, T_5), Transmissionsgatter (T_6) und Kondensator (C_2).

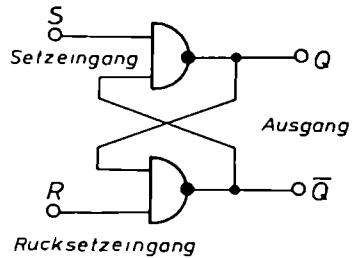
Bei der angegebenen Schaltung benötigt man nur einen Taktimpuls $\overline{\Phi}$. Wenn $\overline{\Phi}$ von „L" auf „H"-Pegel schaltet, wird die invertierte Information vom Eingang über T_3 im Kondensator C_1 gespeichert. Mit der HL-Flanke von $\overline{\Phi}$ wird die nun durch T_4, T_5 zum zweiten Mal invertierte Information über T_6 zum Ausgang geschoben und als Ladung in C_2 gespeichert.

I. 3. 2. 6. Flip-Flops

Sämtliche Flip-Flop-Arten kann man aus den bereits beschriebenen Logik-Elementen aufbauen. Bild 27 zeigt ein RS-Flip-Flop, Bild 28 ein D-Flip-Flop und Bild 29 ein JK-Flip-Flop. Die Wahrheitstafeln wurden

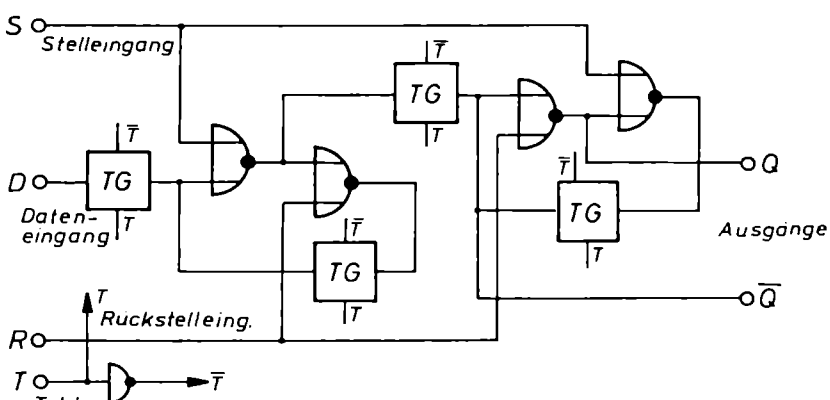
mitangegeben, auf eine detaillierte Erläuterung des Schaltverhaltens muß verzichtet werden, da dies keine weiteren Erkenntnisse zum Thema „MOS" bringt. Es sei lediglich darauf hingewiesen, daß das CMOS-D- und das CMOS-JK-Flip-Flop im Gegensatz zu TTL-Flip-Flops mit zahlreichen Transmissionsgattern am günstigsten aufgebaut werden kann.

Aus Flip-Flops, Gattern, Transmissionsgattern und Speicherzellen können nunmehr alle Digital-Standard-Bausteine aufgebaut werden, wie z. B. Zähler, Speicher, Schieberegister, Dekodierer, Multiplexer, Komparatoren usw.



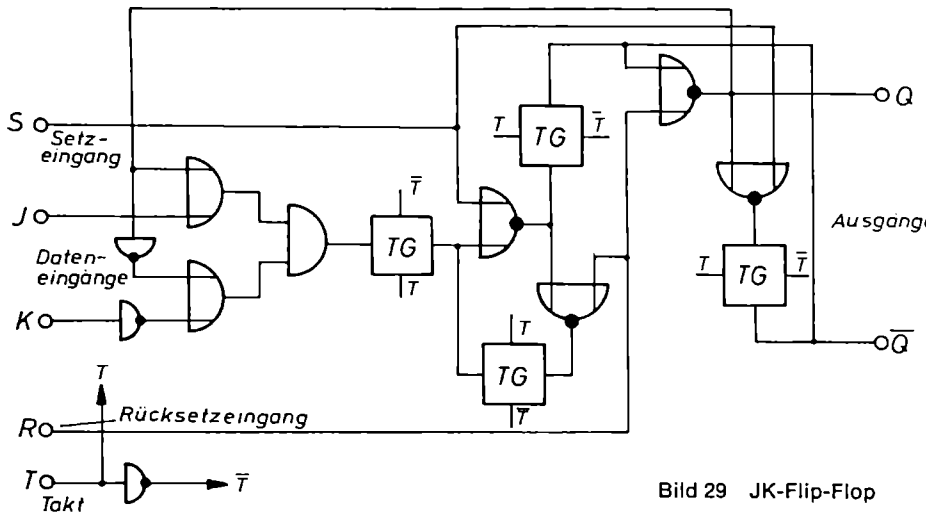
R	S	Q	$\overline{Q}$
L	H	L	H
H	L	H	L
L	L	verboten	
H	H	keine Änderung	

Bild 27 RS-Flip-Flop



D	R	S	T	Q	$\overline{Q}$
L	L	L	⌐¦	L	H
H	L	L	⌐¦	H	L
X	L	L	¦_	keine Änderung	
X	H	L	X	L	H
X	L	H	X	H	L
X	H	H	X	verboten	

Bild 28 D-Flip-Flop



J	K	R	S	T	Q	$\overline{Q}$
H	X	L	L	⎍	H	L
X	L	L	L	⎍	H	L
L	X	L	L	⎍	L	H
X	H	L	L	⎍	L	H
X	X	L	L	⎎	keine Änderung	
X	X	L	H	X	H	L
X	X	H	L	X	L	H
X	X	H	H	X	verboten	

Bild 29 JK-Flip-Flop

I. 4. Feldeffekt-Halbleiterspeicher

Nachdem die Realisation wichtiger Logik-Grundbausteine mit MOSFETs erklärt wurde, wollen wir uns nunmehr eingehend mit Technologie, Funktion und Anwendung von Halbleiterspeichern befassen, bei denen der Feldeffekt ausgenutzt wird. Auf bipolare Speichertechnologien soll dabei nicht eingegangen werden.

Feldeffekt-Halbleiterspeicher haben bereits heute in weiten Bereichen der industriellen Elektronik die herkömmlichen bipolaren TTL-Speicher, z. B. die Speicherbausteine der Serie SN 7400, abgelöst. Mit Feldeffekt-Halbleiterspeichern erreicht man Pakkungsdichten von bis zu mehreren tausend Speicherzellen auf einem Chip, der Leistungsverbrauch — insbesondere bei dynamischen Speichern — ist, verglichen mit bipolaren Techniken, um Zehnerpotenzen

geringer. Da jedoch die Zugriffszeiten bei Feldeffekt-Halbleiterspeichern aufgrund des kapazitiven Verhaltens der FET-Eingänge größer sind als bei bipolaren Speichern, müssen überall dort, wo es auf eine schnelle Datenverarbeitung ankommt, nach wie vor Speicher in bipolarer Technik, vornehmlich in der besonders schnellen Schottky-Technik, eingesetzt werden.
Bislang können Magnet-Kernspeicher noch nicht durch Halbleiterspeicher, seien es Feldeffektspeicher oder bipolare Speicher, ersetzt werden, da allen Halbleiter-Schreib-Lese-Speichern die eingespeicherten Informationen nach Abschalten der Versorgungsspannung im Gegensatz zu Kernspeichern verlorengehen. Jedoch ist der Zeitpunkt abzusehen, da man auch Kernspeicher durch die viel schnelleren und kleineren Halbleiterspeicher wird ersetzen können.
Man unterscheidet prinzipiell zwischen ROM- und (Re)PROM-Speichern einerseits und RAM-Speichern andererseits. ROM- bzw. (Re)PROM-Speicher sind Festwertspeicher, aus denen lediglich Informationen ausgelesen, nicht aber eingeschrieben werden können. RAM-Speicher sind Schreib-Lese-Speicher, bei denen sowohl Informationen eingeschrieben als auch ausgelesen werden können.
Im Abschnitt I. 4. 1. werden Funktion und Anwendungen von ROM- bzw. (Re)PROM-Speichern eingehend erläutert, wobei insbesondere auf die unterschiedlichen Technologien und die Programmierung eingegangen wird. Abschnitt I. 4. 2. behandelt die RAM-Speicher. Dabei steht die Schaltungstechnik der besonders wichtigen dynamischen RAM-Speicher im Vordergrund.

I. 4. 1. ROM- und (Re)PROM-Speicher

I. 4. 1. 1. Funktion und Anwendung von ROM- und (Re)PROM-Speichern

ROM ist die Abkürzung von „**R**ead **O**nly **M**emory", was soviel wie „Lese-nur-Speicher" bedeutet. Wie der Name schon sagt, handelt es sich bei ROM-Speichern um Festwertspeicher, aus denen Daten nur ausgelesen, nicht aber eingeschrieben werden können.
Nehmen wir einmal folgende Problemstellung an:
Mit einem 10stufigen Stufenschalter (1 x 10 Kontakte) sollen die Ziffern 0-9 einer Siebensegment-LED-Anzeige eingeschaltet werden. Ist z. B. der Stufenschalter in Stellung 5, so sollen genau die Segmente aufleuchten, die zur Darstellung einer „5" erforderlich sind; befindet sich der Schalter in Stellung 6, so soll eine „6" auf der LED-Anzeige erscheinen usw.
So simpel das Problem zunächst auch scheinen mag, mit Stufenschalter, LED-Anzeige und einer Rolle Klingeldraht ist es nicht zu lösen. Hier benötigt man ein ROM.

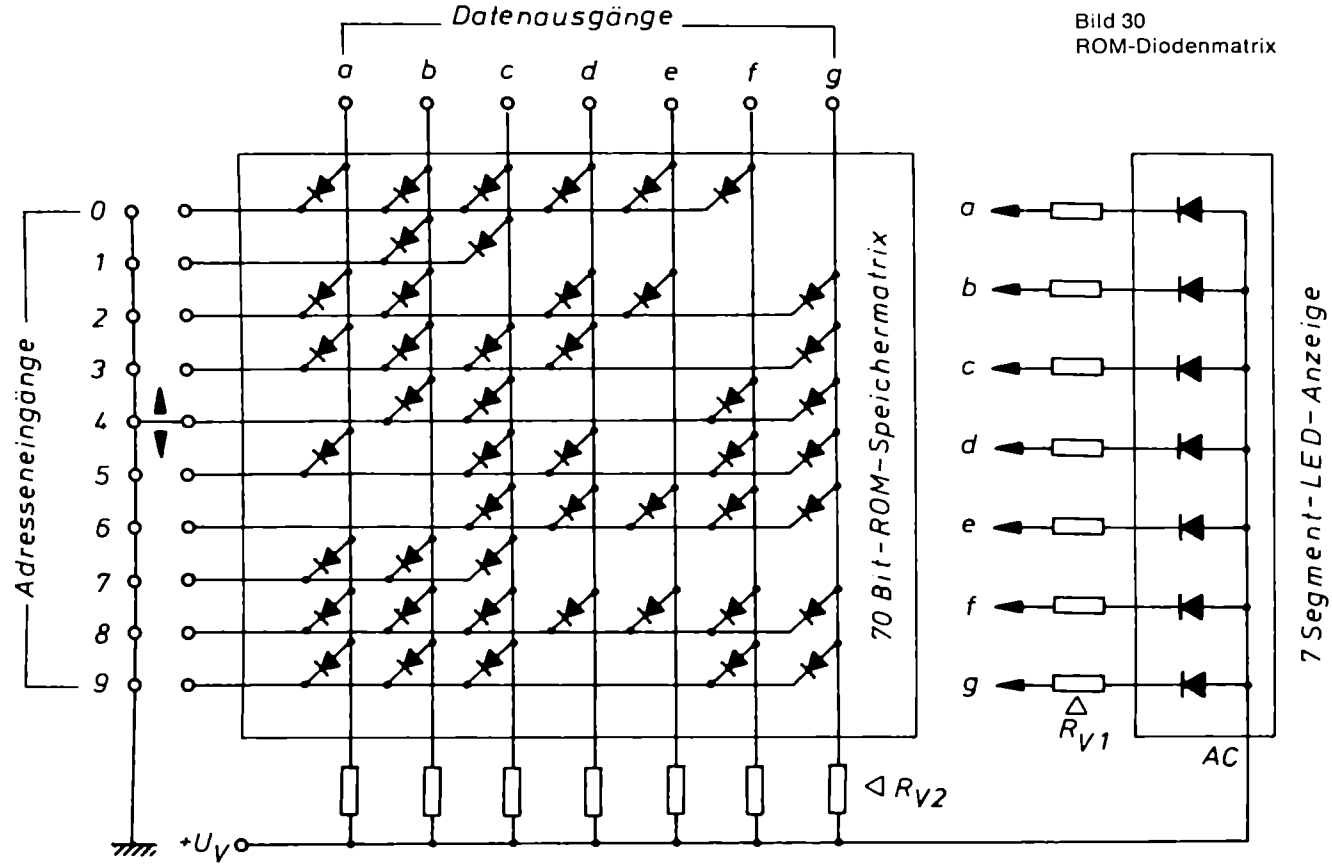


Bild 30
ROM-Diodenmatrix

Bild 30 zeigt das Prinzipschaltbild. An die 10 horizontal verlaufenden Leitungen der Diodenmatrix werden die Kontakte 0-9 des Stufenschalters angeschlossen, die 7 vertikalen Leitungen müssen sowohl über die Vorwiderstände R_{v1} mit den 7 Kathoden (Segmente a-g) der LED-Anzeige als auch über die Widerstände R_{v2} mit der positiven Versorgungsspannung $+U_v$ verbunden werden. Die gemeinsame Anode der Siebensegment-LED-Anzeige liegt an $+U_v$; der Kontaktschleifer des Stufenschalters ist mit Masse verbunden.

Nehmen wir an, der Stufenschalter befinde sich in der gezeichneten Stellung 4. Es müssen dann die Segmente b, c, f, g (vgl. Bild 59) zur Darstellung der Ziffer „4" aufleuchten. Dies ist bei der gezeichneten Anordnung der Dioden der Fall, denn die Segmente b, c, f, g sind über die Vorwiderstände R_{v1} und die in Durchlaßrichtung verschalteten Dioden mit Masse verbunden. Die übrigen Segmente a, d, e werden nicht angesteuert, da die Kathoden der zugehörigen LEDs über die Widerstände R_{v1} und R_{v2} an $+U_v$ liegen.

Eine derartige Diodenmatrix stellt im Prinzip einen Festwertspeicher, ein ROM, dar. Bei Anwahl einer bestimmten Zeile, einer „Adresse", erscheint an den Datenausgängen des ROM ein bestimmtes Bit-Muster, ein „Wort". Es können nur Daten ausgelesen, nicht aber in den Speicher eingeschrieben werden. Das Bit-Muster hängt von der Anordnung der Dioden ab. Eine Änderung des Bit-Musters, also des Programms, ist nur durch Umlöten der Dioden möglich. In der Praxis wird man ein ROM natürlich nicht aus unzähligen Dioden aufbauen. Komplette ROM-Speicher bis zu einigen zehntausend Bit können auf einem Chip in NMOS- oder PMOS-Technik integriert werden. Die Dioden werden durch MOSFETs ersetzt, wie Bild 34 zeigt. (Im Abschnitt I. 4. 1. 2. wird Bild 34 ausführlich erklärt.) Die Wortlänge und die Anzahl der Worte, somit die Aufteilung des Speicherplatzes hängt von der zu lösenden Aufgabe ab. Im allgemeinen findet man ROMs mit einer Wortlänge von 1, 2, 4 oder 8 Bit. Ein 8-Bit-Wort wird ein „Byte" genannt.

Wie man leicht einsehen wird, ist es bei integrierten ROMs mit mehreren tausend Worten nicht möglich, die Adressenleitungen einzeln herauszuführen, da für jedes Wort eine Adressenleitung benötigt würde. Man integriert deshalb auf dem Chip gleich einen Adressendekoder, wie Bild 31 zeigt. Dieser dekodiert eine an den Adresseneingängen A-B-C-D anliegende BCD-kodierte Adresse und wählt die zugeordnete Zeile der Speichermatrix an, so daß das betreffende Wort an den nunmehr wieder in konventioneller Weise bezeichneten Ausgängen Q_1-Q_7 ansteht.

Im Abschnitt II. 2. wird im Rahmen der Bauanleitung für eine MOS-Digitaluhr ein PMOS-Uhrenbaustein

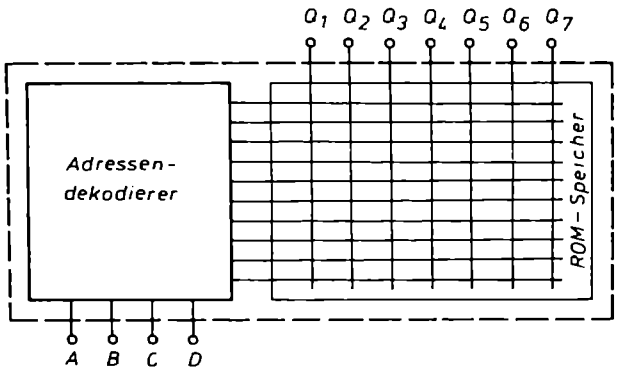


Bild 31 ROM-Speicher mit Adressendekodierer

A - D:	ROM-Adressen	(BCD-kodiert)
Q_1 - Q_7:	ROM-Datenausgänge	(Bit-Muster)

Ziffer	A	B	C	D	Q_1	Q_2	Q_3	Q_4	Q_5	Q_6	Q_7
0	L	L	L	L	L	L	L	L	L	L	H
1	H	L	L	L	H	L	L	H	H	H	H
2	L	H	L	L	L	L	H	L	L	H	L
3	H	H	L	L	L	L	L	L	H	H	L
4	L	L	H	L	H	L	L	H	H	L	L
5	H	L	H	L	L	H	L	L	H	L	L
6	L	H	H	L	H	H	L	L	L	L	L
7	H	H	H	L	L	L	L	H	H	H	H
8	L	L	L	H	L	L	L	L	L	L	L
9	H	L	L	H	L	L	L	H	H	L	L

besprochen, welcher ein ROM zur BCD-Siebensegment-Umkodierung enthält.

ROMs werden jedoch nicht nur zur Umkodierung eingesetzt, sondern — und das ist eine viel wichtigere Anwendung von ROMs — zur Abspeicherung sogenannter „Mikroprogramme".

Wenn z. B. ein digitales Multiplizierwerk die Multiplikation zweier Zahlen ausführen soll, so benötigt es eine ganz bestimmte Folge von „Mikroinstruktionen", welche die Multiplikation auf eine fortlaufende Addition zurückführen. Diese Folge von Mikroinstruktionen, das Mikroprogramm, welches für jede beliebige Multiplikationsaufgabe das gleiche ist, kann in einem ROM abgespeichert werden, da lediglich Befehle ausgelesen werden müssen.

Teilt man ein Wort, z. B. ein Byte auf in zwei 4-Bit-Worte und ordnet man dem ersten 4-Bit-Wort — den sogenannten „Steuer-Bits" — eine Mikroinstruktion zu, dem zweiten 4-Bit-Wort jedoch die Folgeadresse, also die mit dem nächsten Arbeitstakt anzuwählende Speicheradresse, so erhält man eine Ablaufsteuerung für ein fortlaufendes lineares Programm.

Bild 32 zeigt das Prinzipschaltbild für eine Ablaufsteuerung mit linearem Programm. Die ersten 4 Bit eines Bytes (Datenausgänge Q_1-Q_4) beinhalten die Mikroinstruktion für z. B. ein Multiplizierwerk, die zweiten 4 Bit (Datenausgänge Q_5-Q_8) die jeweilige Folgeadresse. Q_5-Q_8 werden mit den Eingängen ei-

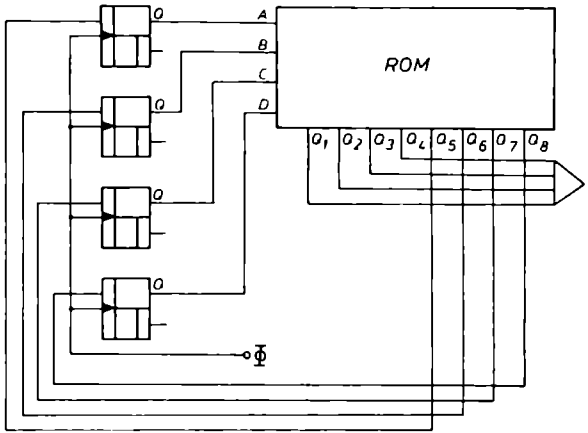


Bild 32 Lineares Programm mit ROM

A - D:	ROM - Adresseneingänge	(BCD-kodiert)
Q_1 - Q_4:	ROM - Datenausgänge	(Bit-Muster)
	- - - ➝ Mikroinstruktion	
Q_5 - Q_8:	ROM - Datenausgänge	(BCD-kodiert)
	- - - ➝ Folgeadresse	

nes aus vier D-Flip-Flops bestehenden Speichers verbunden. Mit der jeweils folgenden aktiven Flanke des Taktes $\overline{\Phi}$ wird die Folgeadresse an die Ausgänge der D-Flip-Flops und somit an die Adresseneingänge A-D des ROMs übertragen, so daß eine neue Adresse im ROM angewählt wird.

Durch logische Verknüpfungen können die Folgeadressen in Abhängigkeit von externen Bedingungen modifiziert werden, womit Programmverzweigungen und bedingte Programmsprünge auf einfachste Weise realisiert werden können.

Bild 33 zeigt das Prinzipschaltbild für eine Ablaufsteuerung mit verzweigtem Programm. Die Ausgänge Q_5-Q_8 wurden nicht direkt mit den Eingängen der D-Flip-Flops verbunden, sondern über OR-Gatter mit einer Logik-Schaltung gekoppelt, wodurch in Abhängigkeit von externen Bedingungen (Eingänge A_{ext}-D_{ext}) und in Abhängigkeit von der gerade angewählten Adresse (Eingänge A_{Adr}-D_{Adr}) das Bit-Muster für die Folgeadresse modifiziert wird. Die mit der nächsten aktiven Flanke des Taktes $\overline{\Phi}$ folgende Mikroinstruktion ist also abhängig von externen Bedingungen und von der gerade anliegenden Mikroinstruktion.

ROM-Speicher werden in der oben beschriebenen Weise im Bereich der industriellen Elektronik für unterschiedlichste Steuerungs- und Regelaufgaben eingesetzt, z. B. zur Steuerung eines Produktionsablaufes. Jeder Rechnerbaustein oder Mikroprozessor enthält ROM-Speicher, in die gewisse, sich ständig wiederholende Programmabläufe abgespeichert sind. Jeder ROM-Speicher muß programmiert werden, d. h., dem ROM muß ein bestimmtes, anwendungsspezifisches Bit-Muster eingegeben werden. Das Bit-Muster

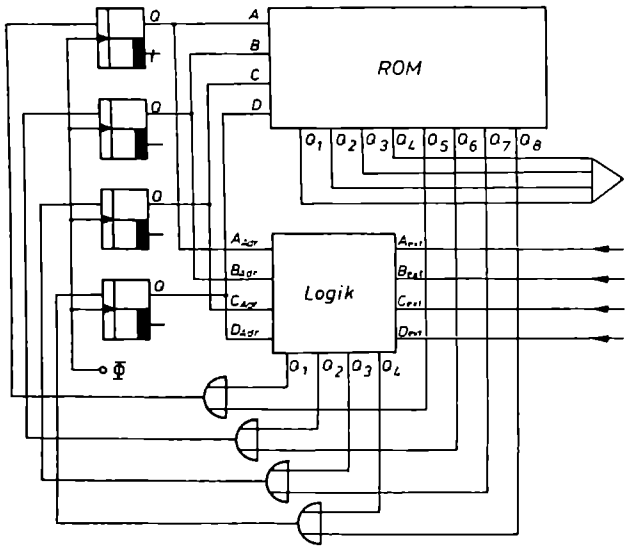


Bild 33 Verzweigtes Programm mit ROM

einer Diodenmatrix kann man leicht durch Umlöten der Dioden ändern; bei integrierten ROMs jedoch ist ein direkter Eingriff in die Speichermatrix natürlich nicht möglich. Man mußte Verfahren entwickeln, die es dem Anwender ermöglichen, einem ROM selbst ein bestimmtes Bit-Muster einzugeben. Dies führte zur Entwicklung der PROM (= **P**rogrammable **R**ead **O**nly **M**emory) -Speicher, der programmierbaren

A - D:	ROM - Adresseneingänge	(BCD-kodiert)
Q_1 - Q_4:	ROM - Datenausgänge	(Bit-Muster)
	⟶ Mikroinstruktion	
Q_5 - Q_8:	ROM - Datenausgänge	(BCD-kodiert)
	⟶ Folgeadresse	
A_{Adr} - D_{Adr}:	Logikeingänge	(BCD-kodiert)
	⟶ aktuelle ROM-Adresse	
A_{ext} - D_{ext}:	Logikeingänge	(Bit-Muster)
	⟶ ext. Bedingungen	

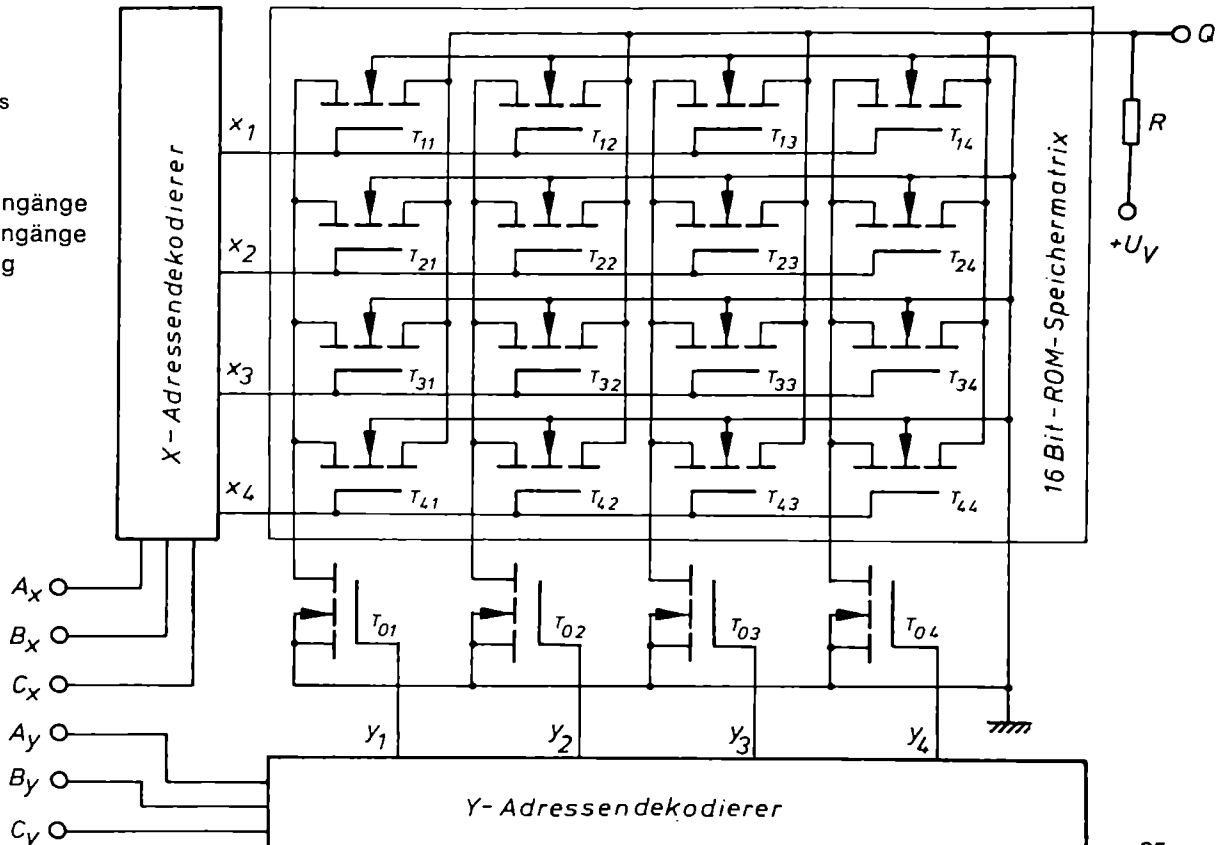
ROMS und der RePROM (= **Re**programmable **R**ead **O**nly **M**emory) -Speicher, der wiederholt programmierbaren Speicher. Beim ROM-Speicher wird das Bit-Muster vom IC-Hersteller integriert; PROMs und (Re)PROMs können vom Anwender einmal (⊣▷ PROMs) oder mehrmals (⊣▷RePROMs) programmiert werden.

In den Abschnitten I. 4. 1. 2., I. 4. 1. 3. und I. 4. 1. 4. werden drei wichtige Typen von ROM, bzw. (Re)-PROM-Speichern und deren technologischer Aufbau erläutert, nämlich maskenprogrammierbare NMOS-ROMs sowie FAMOS- und MNOS-RePROM-Speicher. Abschließend sei noch erwähnt, daß man ROM- und (Re)PROM-Speicher natürlich auch in bipolarer Technik aufbauen kann, in diesem Buch wollen wir uns jedoch auf die Darstellung der Feldeffekt-Halbleiterspeicher beschränken.

Bild 34
Maskenprogrammierbares ROM

A_x - C_x:	x-Adresseneingänge
A_y - C_y:	y-Adresseneingänge
Q:	Datenausgang

	y_1	y_2	y_3	y_4
x_1	L	H	H	L
x_2	H	L	H	H
x_3	H	H	L	L
x_4	H	L	H	L



I. 4. 1. 2. Maskenprogrammierte ROM-Speicher

Bild 34 zeigt das Schaltbild eines maskenprogrammierten 16-Bit-ROM-Speichers in NMOS-Technik. Die Wortlänge beträgt ein Bit. Über die Adresseneingänge A_x, B_x, C_x kann eine der Zeilen x_1-x_4, über die Adresseneingänge A_y, B_y, C_y eine der Spalten y_1-y_4 ausgewählt werden.
Bei den MOSFETs T_{11}, T_{14}, T_{22}, T_{33}, T_{42} und T_{44} handelt es sich um herkömmliche N-Kanal-MOSFETs, bei den durch eine grau einkopierte Gatezone gekennzeichneten Transistoren T_{12}, T_{13}, T_{21}, T_{23}, T_{24}, T_{31}, T_{32}, T_{41} und T_{43} hingegen wurde die Oxidschicht zwischen dem Gate und dem P-Substrat im Verlaufe des Herstellungsprozesses so dick gemacht, daß diese Transistoren durch eine positive Spannung am Gate überhaupt nicht mehr durchgeschaltet werden können.
Durch diesen gezielten Einbau von „Blindgänger-MOSFETs" kann ein ROM programmiert werden.
Im nicht angesteuerten Zustand liegen die Leitungen x_1-x_4 und y_1-y_4 auf Massepotential; alle MOSFETs der Speichermatrix sowie T_{o1}-T_{o4} sperren. Wenn z. B. der Speicher x_4/y_2 ausgelesen werden soll, so müssen die Leitungen x_4 und y_2 auf H-Potential geschaltet werden, was durch Anlegen einer dual kodierten Ziffer an die Adresseneingänge A_x-C_x bzw. A_y-C_y erfolgt. H-Potential an den Gates der MOSFETs T_{42} und T_{o2} macht die Drain-Source-Strecken dieser beiden Transistoren niederohmig, so daß der Datenausgang Q auf L-Potential gezogen wird. Wird hingegen die Speicherzelle x_4/y_1 angesteuert, so wird zwar T_{o1} leitend, da jedoch die Oxidschicht von T_{41} viel zu dick ist, als daß im Substrat Ladungsträger influenziert werden könnten, bleibt T_{41} gesperrt. Am Ausgang Q erscheint infolgedessen ein H.

I. 4. 1. 3. FAMOS-(Re)PROM-Speicher

FAMOS (= **F**loating Gate **A**valanche Injection **M**etal **O**xide **S**emiconductor)-(Re)PROM-Speicher können vom Anwender selbst wiederholt programmiert werden.
Bei diesem Verfahren werden anstelle der Matrix-Dioden (vgl. Bild 30) Floating-Gate-MOSFETs integriert. Bild 35 zeigt die Struktur eines P-Kanal-Floating-Gate MOSFETs. Die Bezeichnung „Floating-Gate", was soviel wie „fliegendes Gate" bedeutet, bezieht sich auf die Anordnung des Gates in einer Isolatorschicht. Das bei dieser Technologie aus polykristallinem Silizium ausgeführte Gate besitzt keinerlei Anschluß, potentialmäßig „fliegt" es also.
Da das Gate elektrisch neutral ist, kann im N-Substrat kein leitender Kanal influenziert werden, die Drain-Source-Strecke wird demzufolge sehr hochohmig sein.

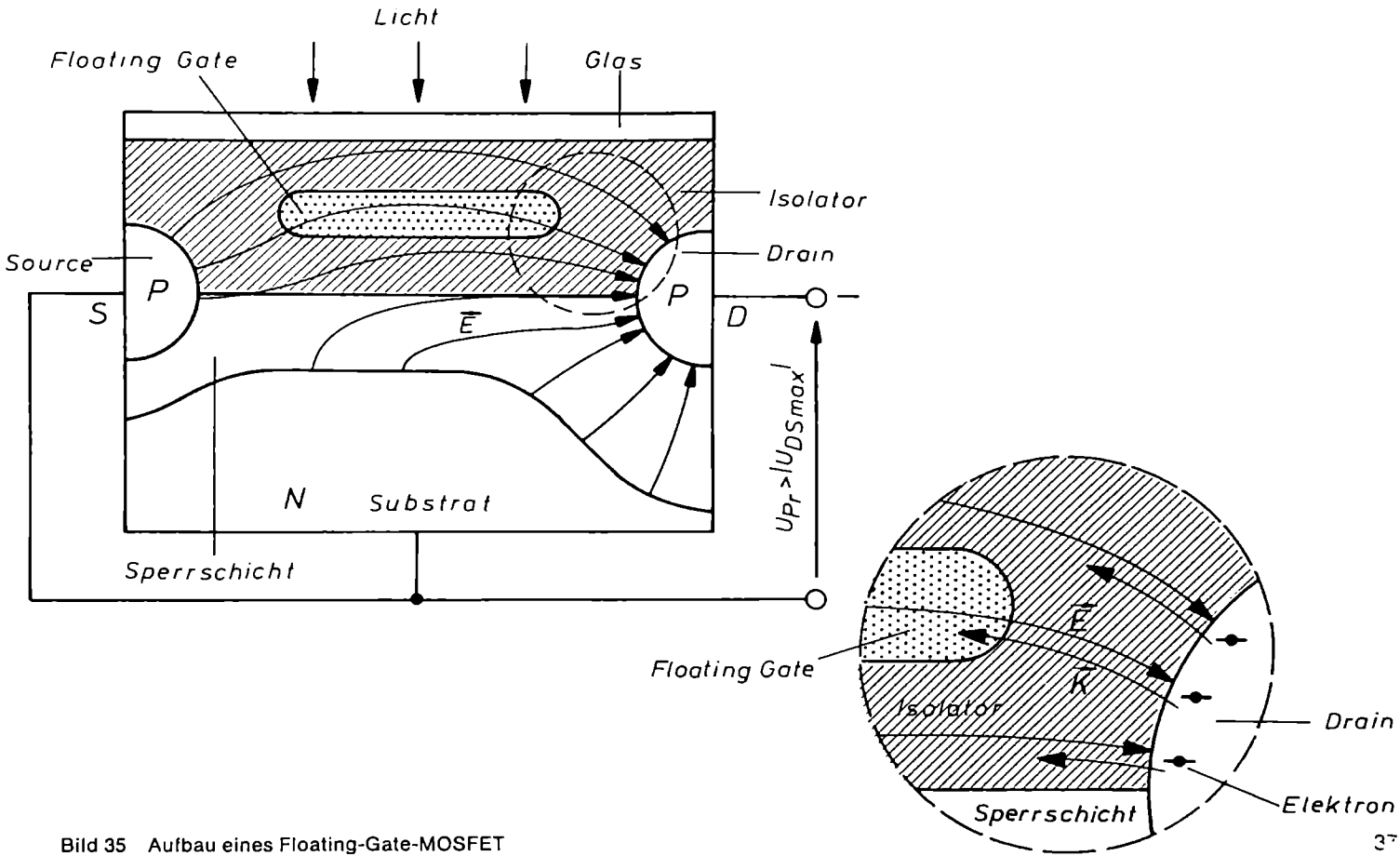


Bild 35 Aufbau eines Floating-Gate-MOSFET

Legt man zwischen Drain und Source eine Programmierspannung (ca. | 40 V |) $U_{Pr} > |U_{DS\,max}|$ der auf Bild 35 angegebenen Polarität, so wird sich zwischen Drain / Substrat und Source ein elektrisches Feld $\vec{E}$ ausbilden. Die Feldlinien haben dabei ungefähr den gezeichneten Verlauf. Wie auf Bild 35 unten deutlich zu erkennen ist, hat dies zur Folge, daß sich auch zwischen der P-dotierten Drain-Zone und dem Floating-Gate ein Feld $\vec{E}$ aufbaut. Auf die von der Spannungsquelle in die P-leitende Drain-Zone injizierten Elektronen wirkt infolge des Feldes $\vec{E}$ eine Kraft $\vec{K} = -q \cdot \vec{E}$ ($-q$ = Elementarladung des Elektrons), die versucht, die Elektronen entgegengesetzt der Feldrichtung zu beschleunigen. Erhöht man U_{Pr} und somit $\vec{E}$ über einen kritischen Wert, so wird die Kraft $\vec{K}$ so groß, daß einige Elektronen soviel kinetische Energie aufnehmen, daß sie durch den Isolator hindurchschießen und sich auf dem Floating-Gate ansammeln. Diesen Vorgang nennt man „Avalanche Injection", auf deutsch „Lawinendurchbruch-Injektion".

Die per Lawinendurchbruch auf das Gate aufgebrachten Elektronen können nicht mehr abfließen, da das Gate vollkommen im Isolator eingebettet ist. Das hat zur Folge, daß alle diejenigen Floating-Gate-MOSFETs, bei denen durch Anlegen einer externen Spannung U_{Pr} ein Lawinendurchbruch verursacht wurde, einen leitenden Kanal besitzen, da die negative Gate-Ladung im N-Substrat einen P-Kanal influenziert.

Da die in Matrix-Anordnung integrierten Floating-Gate-MOSFETs nicht einzeln zugänglich sind, erfolgt das Programmieren, also das Aufbringen einer Spannung zwischen Source und Drain, über die Datenausgänge bzw. die Adresseneingänge eines integrierten (Re)PROM-Speichers. Von den Herstellern von (Re)PROMs werden zum Teil spezielle Programmiereinrichtungen hierfür geliefert.

FAMOS-(Re)PROMs können durch Bestrahlung des Halbleiterchips mit UV-Licht wieder gelöscht werden. FAMOS-(Re)PROM-ICs besitzen zumeist an der Oberseite ein Glasfensterchen. Werden die Floating-Gates durch dieses Glasfensterchen mit hinreichend kurzwelliger Lichtstrahlung beleuchtet, (z. B. Quarzlampe), so setzt ein Fotoelektronenstrom vom Floating-Gate zum Substrat hin ein, wodurch die Ladung auf dem Floating-Gate und somit auch der im N-Substrat influenzierte Kanal verschwinden. Der (Re)-PROM-Speicher kann jetzt erneut programmiert werden.

I. 4. 1. 4. MNOS-(Re)PROM-Speicher

MNOS-(Re)PROM-Speicher können wie FAMOS-(Re)-PROM-Speicher vom Anwender selbst programmiert werden.

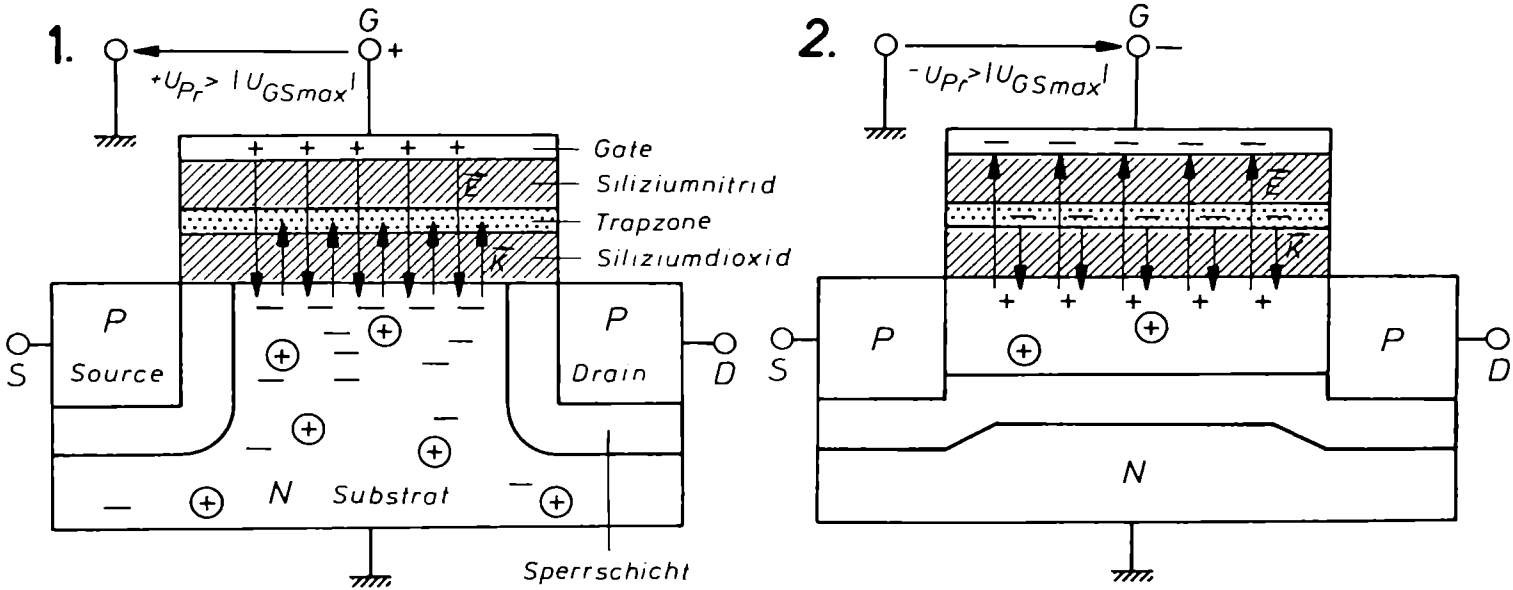


Bild 36 Aufbau eines MNOSFET

Bei dieser Technologie ersetzt man die auf Bild 34 gezeichneten N-Kanal-MOSFETs durch P-Kanal-MNOSFETs (= **M**etal **N**itride **O**xide **S**emiconductor-FETs), deren Struktur auf Bild 36 dargestellt ist.

Im Grunde handelt es sich bei dem gezeichneten MNOSFET um einen normalen P-Kanal-MOSFET vom Anreicherungstyp, jedoch besteht der Isolator zwischen Gate und Substrat aus zwei Schichten, nämlich einer Siliziumnitrid- und einer Siliziumdioxidschicht. Zwischen den beiden Isolatorschichten bildet sich aufgrund hier nicht weiter zu erläuternder physikalischer Vorgänge eine sogenannte „Trapzone". „Trap" bedeutet „Falle". Diese Trapzone ist in der Lage, Elektronen einzufangen, man könnte von einer „Elektronenfalle" sprechen.

Durch den gezielten Einbau von positiv geladenen Fremdatomen (⊣▷ Ionenimplantation) in die Isolatorschichten zwischen Gate und Substrat ist die Treshholdspannung U_{TH} so groß, daß ein bezüglich des Substrates negativer Lesepuls am Gate nicht in der Lage ist, die Source-Drain-Strecke durchzuschalten.

Legt man eine hohe Programmierspannung (ca. | 40 V |) $U_{Pr} > |U_{GSmax}|$ der auf Bild 36. 1. gezeichneten Polarität zwischen Gate und Substrat, so bildet sich ein elektrisches Feld $\vec{E}$ zwischen dem Gate und dem Substrat aus. Im N-Substrat werden zusätzliche Elektronen im Bereich unter der Siliziumdioxidschicht influenziert. Erhöht man U_{Pr} über einen kritischen Wert, so wird die auf die Elektronen im Substrat wirkende Kraft $\vec{K} = -q \cdot \vec{E}$ so groß, daß die Elektronen in Richtung auf das Gate zuschießen. Sie gelangen aber nicht bis zum Gate, sondern laufen in die Elektronenfalle, die Trapzone, wo sie nach Abschalten des Feldes verbleiben. Da jedoch die in der Trapzone eingefangenen negativen Elektronen der positiven Ladung der in den Isolatorschichten eingebauten Fremdatome entgegenwirken, wird die Treshholdspannung kleiner werden. Das bedeutet aber, daß ein normaler Lesepuls am Gate des MNOSFETs in der Lage ist, die Source-Drain-Strecke durchzuschalten.

Das Programmieren eines integrierten MNOS-(Re)-PROM-Speichers, also das Aufbringen der Programmierspannung U_{Pr} zwischen Substrat und Gate erfolgt über die Adresseneingänge. Spezielle Programmiereinrichtungen sind erforderlich.

Soll ein bereits eingegebenes Programm wieder gelöscht werden, so müssen die Elektronen aus der Trapzone wieder herausbefördert werden. Dies geschieht durch Anlegen einer Spannung $-U_{Pr}$ zwischen Gate und Substrat, wie Bild 36. 2. zeigt.

Abschließend sei noch darauf hingewiesen, daß es sich beim Durchschießen der Elektronen durch die Siliziumdioxidschicht bei dieser Technologie nicht um

einen Lawinendurchbruch wie bei den Floating-Gate-MOSFETs handelt, sondern um den sogenannten „Tunneleffekt", der auch bei Tunneldioden auftritt.

I. 4. 2. RAM-Speicher

I. 4. 2. 1. Funktion und Anwendung von RAM-Speichern

RAM bedeutet „**R**andom **A**ccess **M**emory", es handelt sich also um „Speicher mit wahlfreiem Zugriff". In RAM-Speicher können Informationen sowohl eingeschrieben als auch ausgelesen werden. Alle abzuspeichernden Informationen, seien es einzelne Bits oder aus mehreren Bits zusammengesetzte Wörter, erhalten eine Adresse, unter der sie in das RAM abgespeichert und unter der sie wieder herausgeholt werden können.
Bild 37 zeigt das Prinzip eines RAMs anhand eines 16-Bit-RAM-Speichers mit einer Wortlage von einem Bit. Die Speichermatrix enthält 16 Speicherzellen, die allesamt an die Datenleitungen D und die invertierten Datenleitungen $\overline{D}$ angeschlossen sind. Über die Adressenleitungen x_1-x_4 bzw. y_1-y_4 kann jeweils eine der 16 Speicherzellen, die entweder als statische Kippstufen oder als dynamische Speicherzellen ausgeführt sind, angewählt werden. Den Adressenleitungen sind Adressendekodierer vorgeschaltet.

Die Schreib-Lese-Steuerlogik steuert die Richtung der Datenübertragung, wobei z. B. ein H am Schreib-Lese-Steuereingang W/R bewirkt, daß eine am Dateneingang A angelegte Information in das RAM eingeschrieben wird, und zwar genau in der Speicherzelle, die über die Adresseneingänge A_x-C_x bzw. A_y-C_y gerade angewählt wurde. Wird der Eingang W/R auf L geschaltet, so erscheint am Datenausgang Q bzw. am invertierten Datenausgang $\overline{Q}$ diejenige Information, die in der gerade über A_x-C_x bzw. A_y-C_y angewählten Speicherzelle zu einem vorherigen Zeitpunkt abgelegt wurde. Über den Eingang CS kann der Datenfluß unterbrochen, das RAM also abgeschaltet werden, ohne daß sich dabei der Speicherinhalt ändert. Bei Abschalten der Versorgungsspannung geht der Speicherinhalt verloren, die Speicherzellen kippen in eine beliebige Lage.
RAM-Speicher dienen als Arbeitsspeicher in Rechnern, Mikroprozessoren und bei der Prozeßsteuerung. Sie dienen weiterhin zur Abspeicherung von Daten, über die kurzfristig wieder verfügt werden soll, z. B. zur Abspeicherung von Zwischenergebnissen in Rechnersystemen, zur Abspeicherung von verschiedenen Terminals, einlaufenden Meßdaten oder Eingaben beim Multiplex-Betrieb eines Rechnersystems oder auch zur Abspeicherung eines einmal eingetippten Programms bei einem programmierbaren Taschenrechner, um nur einige der über-

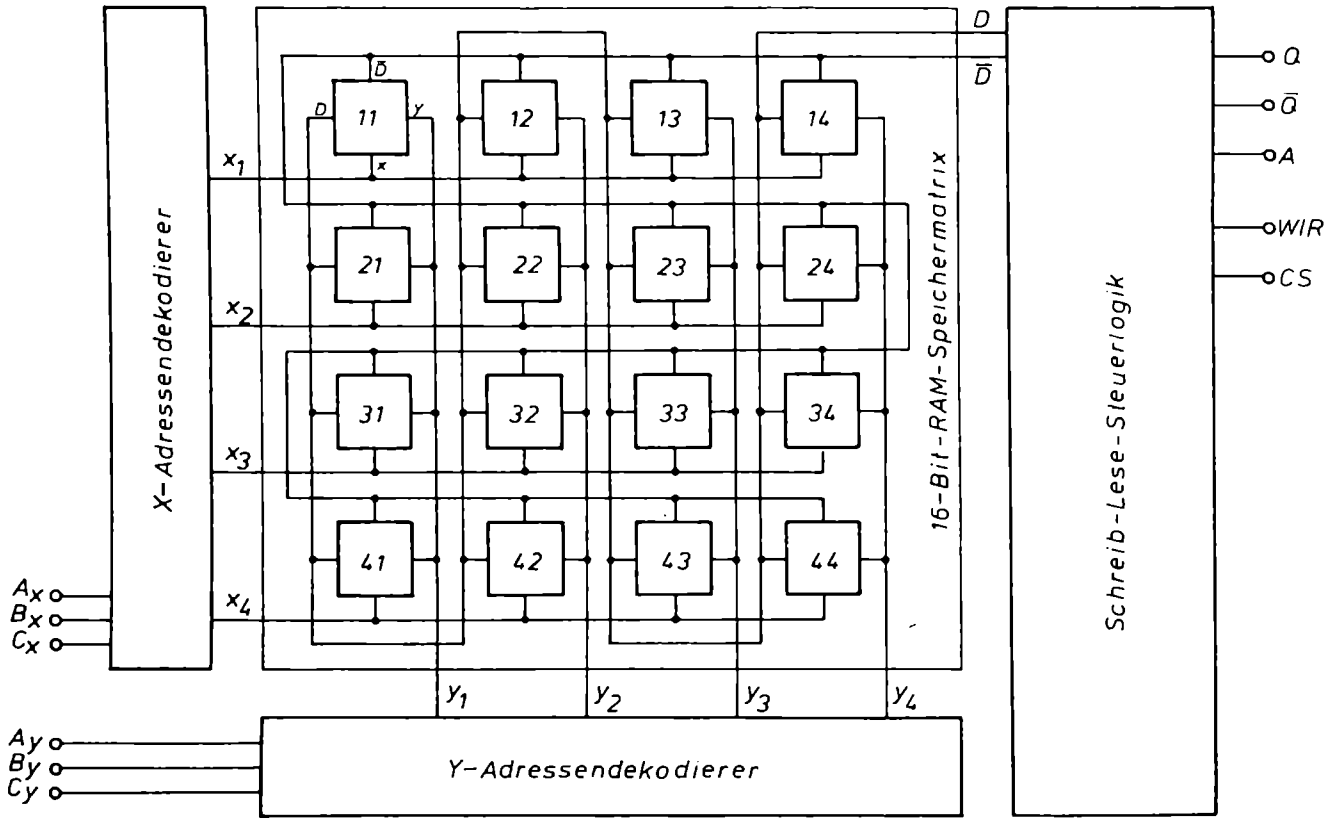


Bild 37 RAM-Speichermatrix

A_x - C_x:	x-Adresseneingänge
A_y - C_y:	y-Adresseneingänge
Q:	Datenausgang (3-State)
$\overline{Q}$:	invertierter Datenausgang
A:	Dateneingang
W/R:	Schreiben/Lesen (**W**rite/**R**ead)
CS:	Chip-Anwahl (**C**hip **S**elect)
D, $\overline{D}$:	Datenleitungen
X_n, Y_n:	Adressenleitungen

aus zahlreichen Anwendungsmöglichkeiten von RAMs zu nennen.

I. 4. 2. 2. Statische RAM-Speicher

Bild 38 zeigt die Verschaltung einer in NMOS-Technik aufgebauten statischen Speicherzelle eines RAMs. Es handelt sich hierbei um eine bistabile Kippstufe, die aus zwei kreuzgekoppelten N-Kanal-MOSFETs T_3 und T_4 und den als Lasttransistoren ausgeführten Widerständen R_1 und R_2 besteht. Den Datenleitungen D und $\overline{D}$ sind jeweils zwei Transmissionsgatter T_1, T_2 bzw. T_5, T_6 vorgeschaltet, die über die Adressenleitungen x und y auf- oder zugesteuert werden können.

Wenn x und y auf H liegen, sind die Transmissionsgatter leitend und die Drainanschlüsse der MOSFETs T_3 und T_4 mit den Datenleitungen D und $\overline{D}$ verbunden, die Speicherzelle ist angewählt. Es können jetzt die Zustände am Drain T_3 und T_4 abgefragt werden, bzw. es kann eine Information neu eingeschrieben werden, wobei ein HLH-Impuls an D T_3 sperrt und T_4 leitend macht. Soll die Kippstufe umgeschaltet werden, so kann dies nur mit einem HLH-Impuls an $\overline{D}$ erfolgen. Es wird dann T_4 sperren und T_3 leiten. Die Anordnung R_1-T_3-R_2-T_4 kann man als Kreuzkopplung zweier Inverterstufen (vgl. I. 3. 1. 1.) auffassen. Auf Bild 39 ist die Verschaltung einer Schreib-Lese-

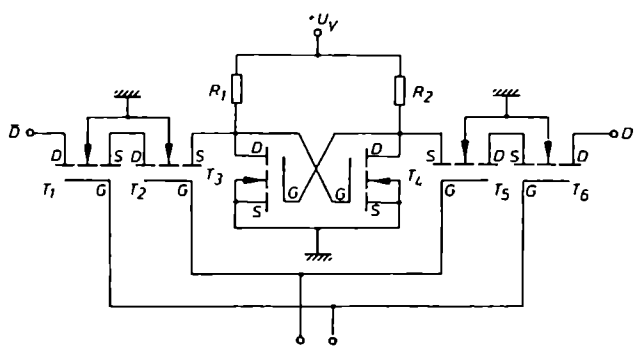


Bild 38 Statische RAM-Speicherzelle

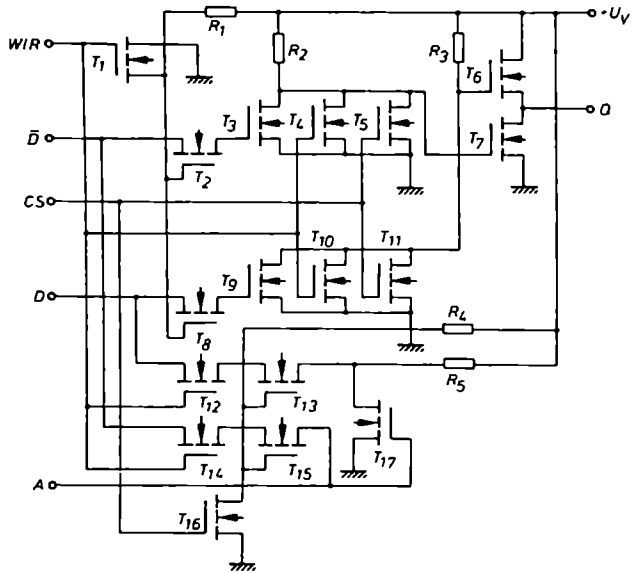


Bild 39 RAM-Schreib-Lese-Steuerlogik

Steuerlogik sowie die zugehörige Wahrheitstafel dargestellt.

Wird der Eingang CS auf H-Potential gelegt, so ist das RAM blockiert, ohne daß sich dabei der Speicherinhalt ändert. Ein H an CS blockiert über die Transmissionsgatter T_{13} und T_{15} den Dateneingang A, über T_5 und T_{11} werden die Gates der MOSFETs T_6 und T_7 auf L gezogen. Am Ausgang Q erscheint weder ein H noch ein L, da beide Transistoren, T_6 und T_7, sperren. Der Pin Q verhält sich so, als wäre er gar nicht an das RAM angeschlossen. Man spricht von einem „3-State-Ausgang", der die Zustände H, L und „nicht angeschlossen" kennt.

Soll eine Information in das RAM eingeschrieben werden, so müssen CS auf L und W/R auf H gelegt werden. Die Transmissionsgatter T_{12}, T_{13}, T_{14}, T_{15} sind dann leitend, so daß die Datenleitung $\overline{D}$ mit A verbunden ist. Über T_{17} wird A invertiert und an D gelegt. Die Ausleselogik ist über die Transmissionsgatter T_2 und T_8 von den Datenleitungen getrennt.

Wahrheitstafel:

CS	W/R	Funktion	A	D	$\overline{D}$	Q
H	H	RAM blockiert (Keine Änderung des Speicher-Inhaltes)	X	X	X	3. Zustand
H	L	RAM blockiert (Keine Änderung des Speicher-Inhaltes)	X	X	X	3. Zustand
L	H	Schreiben	H	L	H	3. Zustand
L	H	Schreiben	L	H	L	3. Zustand
L	L	Lesen	X	L	H	H
L	L	Lesen	X	H	L	L

Der Ausgang Q verbleibt im Zustand „nicht angeschlossen", da das H an W/R T_4 und T_{10} leitend macht, so daß die Gates von T_6 und T_7 auf L gezogen werden.
Sollen Daten ausgelesen werden, so muß W/R auf L geschaltet werden. Das L an W/R trennt über die Transmissionsgatter T_{12} und T_{14} den Dateneingang A von D bzw. $\bar{D}$. T_2 und T_8 sind leitend. Ein L an D sperrt T_9; T_{10} und T_{11} sind durch das L an CS und das L an W/R ohnehin gesperrt, so daß das Gate von T_6 auf H angehoben wird, T_6 durchschaltet und an Q ein H erscheint. Ein L an $\bar{D}$ hingegen bewirkt ein H am Gate von T_7, so daß Q auf L gezogen wird.

I. 4. 2. 3. Dynamische RAM-Speicher

Der ohnehin geringe Leistungsbedarf eines in MOS-Technik aufgebauten RAM-Speichers kann weiter verringert werden, indem man dynamische Speicherzellen aufbaut.
Bild 40 zeigt das Schaltbild. Im Grunde handelt es sich um eine normale statische Speicherzelle, jedoch werden die Widerstände R_1, R_2 nicht mehr an die Versorgungsspannung $+U_v$ angeschlossen, sondern an eine pulsierende Spannung U_{RP}. In den Zeiten τ_1 ist die Schaltung also völlig stromlos. Dennoch verliert die Speicherzelle ihre Information nicht, da die Information als Ladung in den Kondensatoren C_1 und C_2 gespeichert ist. Man muß lediglich dafür sorgen, daß rechtzeitig wieder ein Auffrisch-Impuls τ_2 (Refreshing Pulse) kommt, bevor sich die Kondensatoren C_1 und C_2 entladen haben. Bei den Kondensatoren C_1 bzw. C_2 handelt es sich um nichts anderes als um die Metall-Isolator-Substrat-Kapazitäten der MOSFETs T_3 und T_4. Die Leistungsersparnis ergibt sich aus dem Verhältnis $\tau_1 : \tau_2$. Zu beachten ist, daß eine gewisse Zeit $\tau_{1\,max}$ nicht überschritten werden

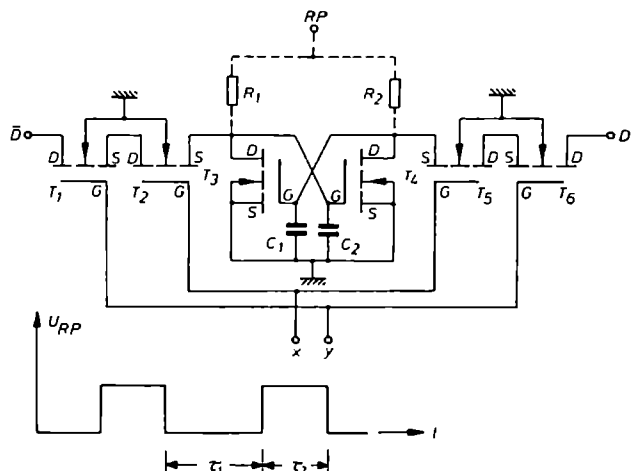


Bild 40 Dynamische RAM-Speicherzelle
(6-Transistor- bzw. 4-Transistor-Speicherzelle)

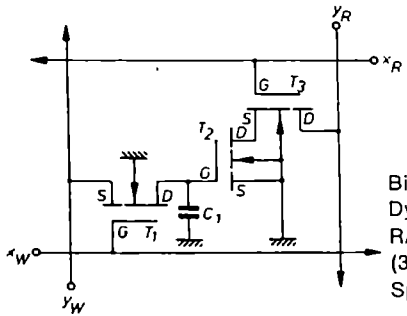


Bild 41
Dynamische RAM-Speicherzelle (3-Transistor-Speicherzelle)

darf, damit sich C_1 und C_2 nicht vollständig entladen können, zum anderen darf eine Zeit $\tau_{2\,min}$ nicht unterschritten werden, damit C_1 bzw. C_2 sich während der Auffrischphasen wieder völlig aufladen können. Im Prinzip handelt es sich hier um dasselbe Verfahren, wie es bereits bei den dynamischen Schieberegistern in den Kapiteln I. 3. 1. 4. und I. 3. 2. 5. erläutert wurde. Man kann die Schaltung auf Bild 40 weiter vereinfachen, indem man die als Lasttransistoren ausgeführten Widerstände R_1 und R_2 einfach wegläßt. Es müssen dann allerdings die Auffrisch-Impulse über die Datenleitungen D und $\overline{D}$ zugeführt werden, was eine komplizierte Schreib-Lese-Steuerlogik erfordert.
Eine noch einfachere Version zeigt Bild 41. Hier erfolgt die Datenübertragung über die Adressenleitungen. Soll im Kondensator C_1 eine Ladung gespeichert werden, so müssen die Leitungen x_W und y_W kurzzeitig auf H schalten. Das Auslesen der Information erfolgt über die Leitungen x_R und y_R, wobei auf der Leitung y_R entweder ein H (C_1 ungeladen) oder ein L (C_1 geladen) erscheint, vorausgesetzt, das Gate von T_3 wird über x_R auf H gelegt. Die Auffrisch-Impulse müssen über x_W, y_W zugeführt werden.

I. 5. Weiterentwicklungen der MOS-Technik

In diesem Abschnitt soll kurz über verschiedene Halbleitertechniken berichtet werden, die zum Teil auf eine Verbesserung der konventionellen MOS-Technik abzielen, (—▷ Silicon-Gate-MOS, Ionenimplantationstechnik, SOS), zum Teil aber bereits eine neue Phase in der Entwicklung der Halbleitertechnik ankündigen (—▷ CCD).

I. 5. 1. NMOS-, PMOS-, CMOS-Technik

NMOS-, PMOS-, CMOS-Technik sind heute Stand der Technik, wobei die PMOS-Technik des einfachen Herstellungsprozesses wegen am meisten verwendet wird. Das Gegenstück zur PMOS-Technik ist die NMOS-Technik. NMOS bietet eine noch höhere Pakkungsdichte, die Grenzfrequenzen liegen bei NMOS sehr viel höher, als bei PMOS, heute bereits bei ca.

50 MHz - 100 MHz. Jedoch ist der NMOS-Herstellungsprozeß etwas schwierig, so daß sich der Anwendungsbereich von NMOS heute hauptsächlich auf hochintegrierte, schnelle RAMs und ROMs sowie auf statische und dynamische Schieberegister beschränkt. In NMOS-Technik werden RAMs mit bis zu 4096 Bit und ROMs mit bis zu mehreren Zehntausend Bit aufgebaut.
Die CMOS-Technik wird hauptsächlich zum Aufbau von Digital-Standard-ICs eingesetzt, sie ist TTL-kompatibel und hat einen sehr geringen Leistungsbedarf, womit sich CMOS-Bausteine hervorragend für batteriebetriebene Geräte eignen. Die Integrationsdichte gegenüber PMOS ist ca. um den Faktor 3 niedriger, da N-Kanal- und P-Kanal-Typen auf dasselbe Substrat integriert werden müssen. CMOS zeichnet sich durch hohe Störsicherheit aus.

I. 5. 2. Ionenimplantationstechnik

Die Ionenimplantationstechnik ermöglicht die Integration von Verarmungstypen und Anreicherungstypen auf einem Chip. Durch die gleichzeitige Verwendung von Verarmungs- und Anreicherungstypen können logische Schaltungen besonders einfach realisiert werden.
Außerdem bekam man mit der Entwicklung dieser Technik die Treshholdspannung in den Griff, deren Betrag von der Verunreinigung der Isolatorschicht zwischen Gate und Substrat abhängt. Durch den gezielten Einbau von Ionen (→ Ionenimplantation) kann man die Treshholdspannung in weiten Grenzen variieren. Erst dadurch sind MOS-Schaltkreise möglich geworden, die mit Versorgungsspannungen bis herunter zu 1,5 V arbeiten.

I. 5. 3. Silicon-Gate-Technik

Bei der Silicon-Gate-Technik werden die Gates im Gegensatz zur MOS-Technik nicht in Metall, sondern in Silizium ausgeführt. Durch dieses Herstellungsverfahren können störende parasitare Kapazitäten vermieden und die Grenzfrequenz erhöht werden. Ähnlich wie die NMOS-Technik findet die Silicon-Gate-Technik hauptsächlich bei RAMs, ROMs und Schieberegistern Verwendung, wobei allerdings mit NMOS noch etwas bessere Grenzfrequenzen erreicht werden können.

I. 5. 4. SOS-Technik

SOS (= **S**ilicon **O**n **S**apphire) bedeutet „Silizium auf Saphir". Bei dieser Technik wird ein Saphir als Substrat verwendet, auf das man Silizium im Epitaxieverfahren aufwachsen läßt. Im Endzustand bleiben völlig isolierte Silizium-Inseln auf dem Saphir übrig.

Dadurch ergibt sich die Möglichkeit, CMOS-Elemente dichter zu packen, als bei Verwendung eines N- oder P-leitenden Substrats. Es können auf der gleichen Fläche bei der SOS-Technik ca. dreimal soviel CMOS-Elemente untergebracht werden, als beim herkömmlichen CMOS-Prozeß. Zudem können höhere Arbeitsgeschwindigkeiten erreicht werden. Jedoch sind SOS-Bauelemente sehr teuer und bislang auf dem Markt mit Ausnahme von einigen Spezialanwendungen kaum zu finden.

I. 5. 5. CCD-Technik

Bei der CCD (= **C**harge **C**oupled **D**evices) Technik, zu deutsch „Ladeverschiebungstechnik", handelt es sich im Prinzip um ein noch viel einfacheres Verfahren als bei den anderen besprochenen Techniken. Ein CCD-Schaltkreis besteht aus drei Lagen, dem Substrat, dem Isolator und dicht nebeneinanderliegenden Metall-Gates. Durch entsprechendes Takten der Gates kann eine im Substrat influenzierte Ladung unter den Gateelektroden entlanggeschoben werden. In erster Linie könnte die CCD-Technik zum Aufbau von dynamischen Schieberegistern und RAMs eingesetzt werden, jedoch wird noch geraume Zeit vergehen, bis CCD-Bauelemente zum Einsatz kommen. Diese Technik befindet sich zur Zeit noch im Versuchsstadium.

I. 6. Überleitung

Nachdem nunmehr die halbleiter- und schaltungstechnischen Grundlagen der MOS-, bzw. CMOS-Technik einführend erläutert wurden, sollen im zweiten Teil des Buches zahlreiche interessante und praktisch verwendbare Selbstbaugeräte mit MOS-, bzw. CMOS-Bausteinen beschrieben werden. Anhand dieser Bauanleitungen, die neben den Schaltplänen auch Blockschaltbilder, Funktionsdiagramme, Bestükkungspläne, Aufbaufotos, Vorlagen für Printplatten und Sockel-Anschlußpläne enthalten, sollen weitere Hinweise, besonders im Bezug auf das praktische Arbeiten mit MOS-ICs gegeben werden.

II. Elektronik-Selbstbaugeräte mit MOS- und CMOS-Bausteinen

Zu Beginn des praktischen Teils seien noch einige Richtlinien betr. den Nachbau der angegebenen Geräte (II. 1. bis II. 5.) genannt, die für alle Bauanleitungen gelten und dann im einzelnen nicht mehr wiederholt zu werden brauchen.
MOS-ICs haben, wie wir im Abschnitt I. 2. 4. und I. 2. 5. feststellten, einen sehr hohen Eingangswiderstand, der bis zu $10^{15}\ \Omega$ betragen kann. Das bedeutet, daß sich zwischen dem Metallgate und dem Substrat

eines MOSFET eine sehr hohe Potentialdifferenz ausbilden kann. Diese entsteht durch Ladungstrennung infolge von Reibung (—▷Reibungselektrizität) von Kunststoffmaterialien aneinander, z. B. durch Reibung des IC-Gehäuses an einer Verpackungsfolie. Eine auf diese Weise zwischen Gate und Substrat hervorgerufene Spannung kann schließlich bewirken, daß elektrische Ladungen durch den hauchdünnen Isolator (Metalloxid) zwischen Gate und Substrat hindurchtreten, um die Potentialdifferenz abzubauen. Mit dem Durchschlagen von Ladungsträgern wird jedoch der Isolator zerstört, somit das IC unbrauchbar. Alle MOS-ICs besitzen an ihren Eingängen Schutz-Z-Dioden, die im normalen Betriebsfall gesperrt sind. Bei einer bestimmten Spannung jedoch, die unter der maximal zulässigen Spannung zwischen Gate und Substrat liegt, leiten diese Z-Dioden und bauen damit eine sich evtl. durch statische Aufladung bildende Potentialdifferenz ab.

Trotz dieser Schutzmaßnahmen ist Vorsicht im Umgang mit MOS-ICs geboten. MOS-ICs werden im allgemeinen in einer leitenden, mit Graphit besprühten Schaumstoffunterlage geliefert. Sie sind darin zu belassen, bis sie in die entsprechenden Printplatten eingesetzt werden sollen. Ein Berühren der Anschlußstifte ist möglichst zu vermeiden.

Alle folgend beschriebenen Geräte wurden auf einseitig kupferkaschierten Printplatten aufgebaut. Jede Bauanleitung enthält eine Druckvorlage, die im Maßstab 1:1 abgebildet und seitenrichtig bezüglich der Leiterseite der Printplatte abgedruckt wurde. Außerdem ist jeder Anleitung ein Bestückungsplan — ebenfalls im Maßstab 1:1 — beigefügt, der die Anordnung der Bauteile auf der Printplatte zeigt. Die Leiterbahnen wurden grau einkopiert, nun natürlich bezüglich der Bestückungsseite seitenverkehrt.

Auf sämtlichen Schaltplänen wurden alle die Schaltungsanordnungen, die auf Printplatten untergebracht wurden, mit einer gestrichelten Linie umrandet. Sämtliche Anschlußleitungen, die von der Printplatte über Lötstifte heruntergeführt werden müssen (z. B. zwecks Anschlusses eines Potentiometers) wurden durch ein ◑ gekennzeichnet und konsequent durchnumeriert. Die zugehörigen Lötstifte auf den Bestückungsplänen wurden ebenfalls durch ein ◑ gekennzeichnet und mit denselben Ziffern versehen. Dadurch sollen Anschlußfehler bei der Verdrahtung der Printplatte mit externen Bauteilen vermieden werden.

Auf drei Printplatten (II. 1., II. 4. und II. 5.) wurden zudem Meßpunkte angebracht, die auf den Bestückungsplänen durch ein ⊘ dargestellt werden.

Alle Spannungsangaben sind grundsätzlich auf Masse bezogen. Der Masseanschluß wird in den Schaltplänen durch ein ⏚ sybolisiert. Der Schutzleiter des 220-V-Netzes wurde durch ein ⏚ markiert. Masse

(⏚) und Schutzleiter (⏚) können, müssen aber nicht, miteinander verbunden werden. Der Schutzleiter (⏚) ist in jedem Falle mit dem Metallgehäuse zu verbinden.

Bei ICs im DIL (= Dual In Line) — Gehäuse wurde der Anschlußstift (= Pin) mit der Nr. 1 durch ein schwarzes Sechseck ● gekennzeichnet. Auf den IC-Gehäusen selbst ist dieser Anschluß durch eine eingeprägte 1 (RCA) oder einen eingeprägten Punkt (National Semiconductor) gekennzeichnet, bei Keramik-Gehäusen durch ein eingebranntes C. Eine halbkreisförmige Einkerbung an einer Schmalseite wie bei TTL-ICs ist bei MOS-, bzw. CMOS-Bausteinen kaum noch zu finden.

Die Anschlußdrähte von integrierten Schaltkreisen im Metall-Rundgehäuse (8 bzw. 10 Anschlüsse) werden — betrachtet man das Gehäuse von oben — gegen den Uhrzeigersinn durchnumeriert. Der Anschluß mit der höchsten Ziffer wird durch einen Metallzinken gekennzeichnet. Dieser wurde auf den Bestückungsplänen mit eingezeichnet.

Bei bipolaren Transistoren wurden die Anschlüsse auf den Bestückungsplänen mit b = Basis, c = Collector und e = Emitter bezeichnet, bei FETs mit g = Gate, d = Drain und s = Source.

II. 1. Chopper (Zweikanalumschalter für Oszilloskope)

Nehmen wir an, Herr A möchte mit Herrn C und Herr B mit Herrn D gleichzeitig telefonieren; es steht aber nur 1 Telefonleitung zur Verfügung. Dennoch kann man beide Gespräche übertragen, indem man in sehr schneller Folge abwechselnd Herrn A und Herrn B mit der Fernleitung verbindet. Wenn man auf der Empfängerseite das Telefon von Herrn C genau dann mit der Fernleitung verbindet, wenn A angeschlossen ist und den Apparat von Herrn D immer dann an die Leitung anschließt, wenn Herr B durchgeschaltet ist, so können die Gespräche AC und BD über nur 1 Leitung übertragen werden, ohne daß BD von AC, bzw. AC von BD etwas hört. Zwar werden von jedem Gespräch nur 50% übertragen, wenn man aber schnell genug umschaltet, so wird man diesen Umschaltvorgang sinnlich nicht mehr wahrnehmen können. Einen derartigen elektronischen Umschalter bezeichnet man als Chopper, auf Deutsch Zerhacker.
Chopper finden nicht nur beim Telefonverkehr Verwendung. Wenn man z. B. 2 Oszillogramme auf einem normalen Einstrahl-Oszilloskop gleichzeitig darstellen möchte, so bedient man sich ebenfalls eines solchen elektronischen Schalters. Die beiden zu messenden Signale werden in rascher Folge abwechselnd auf den Eingang des Oszilloskops geschaltet, so daß

man beide Meßspannungen gleichzeitig beobachten kann. Wählt man die Chopperfrequenz sehr viel größer oder sehr viel kleiner als die Horizontal-Ablenkfrequenz des Oszilloskops, so kann der Umschaltevorgang optisch nicht mehr wahrgenommen werden, das Bild erscheint flimmerfrei. Überlagert man beiden Signalspannungen noch unterschiedlich hohe, variable Gleichkomponenten, so können die Kurvenzüge in vertikaler Richtung auf dem Bildschirm des Oszilloskopen auseinandergezogen werden.

In den folgenden Abschnitten II. 1. 1. bis II. 1. 3. wird eine Bauanleitung für einen derartigen Kanalumschalter angegeben, der als Zusatzgerät vor jeden beliebigen Einstrahl-Oszilloskopen geschaltet werden kann. Mit diesem Gerät ist es also möglich, einen normalen Einstrahl-Oszilloskopen ohne Veränderungen am Gerät selbst zu einem Zweistrahl-Oszilloskopen auszubauen, mit dem dann Amplitude und Phasenlage zweier unterschiedlicher Signale verglichen werden können.

II. 1. 1. Das Analog-Transmissionsgatter DG 175

Wie im Abschnitt I. 3. 2. 4. erläutert wurde, eignet sich ein MOSFET in hervorragender Weise zur Realisation eines elektronischen Schalters, den man auch als Transmissionsgatter bezeichnet.

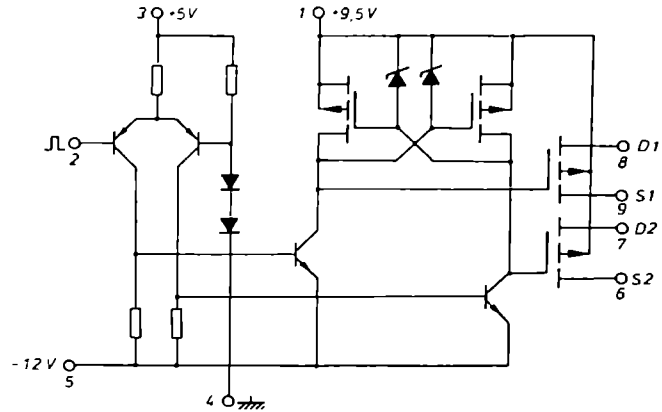


Bild 42 Interne Verschaltung des Analogschalters DG 175

Bild 42 zeigt die interne Verschaltung des Analogschalter-IC DG 175, das nichts anderes als ein solches Transmissionsgatter darstellt. Als eigentliche Schalter dienen die Source-Drain-Strecken der beiden rechts im Bild befindlichen P-Kanal-MOSFETs vom Anreicherungstyp. Die „Schalterkontakte" liegen also an den Anschlüssen S_1 (9) und D_1 (8) für einen Schalter und an den Pins S_2 (6) und D_2 (7) für einen zweiten Schalter.
Die beiden elektronischen Schalter werden durch eine Rechteckfunktion gesteuert, die am Pin 2 anzulegen ist und zwischen 0 V (= „L") und +5 V (= „H") umschalten muß. Dieses Rechteck wirkt auf den Ein-

gang eines Differenzverstärkers, der je nach dem logischen Zustand am Pin 2 über 2 weitere Transistorenstufen, deren Funktion nicht weiter erläutert werden muß, abwechselnd die Source-Drain-Strecken S_1 - D_1 bzw. S_2 - D_2 schließt, bzw. öffnet. Ist Pin 2 auf „L"-Pegel, so ist die Strecke S_2 - D_2 leitend und S_1 - D_1 gesperrt, wird Pin 2 auf „H"-Pegel gehoben, so sperrt die Strecke S_2 - D_2, und S_1 - D_1 leitet.

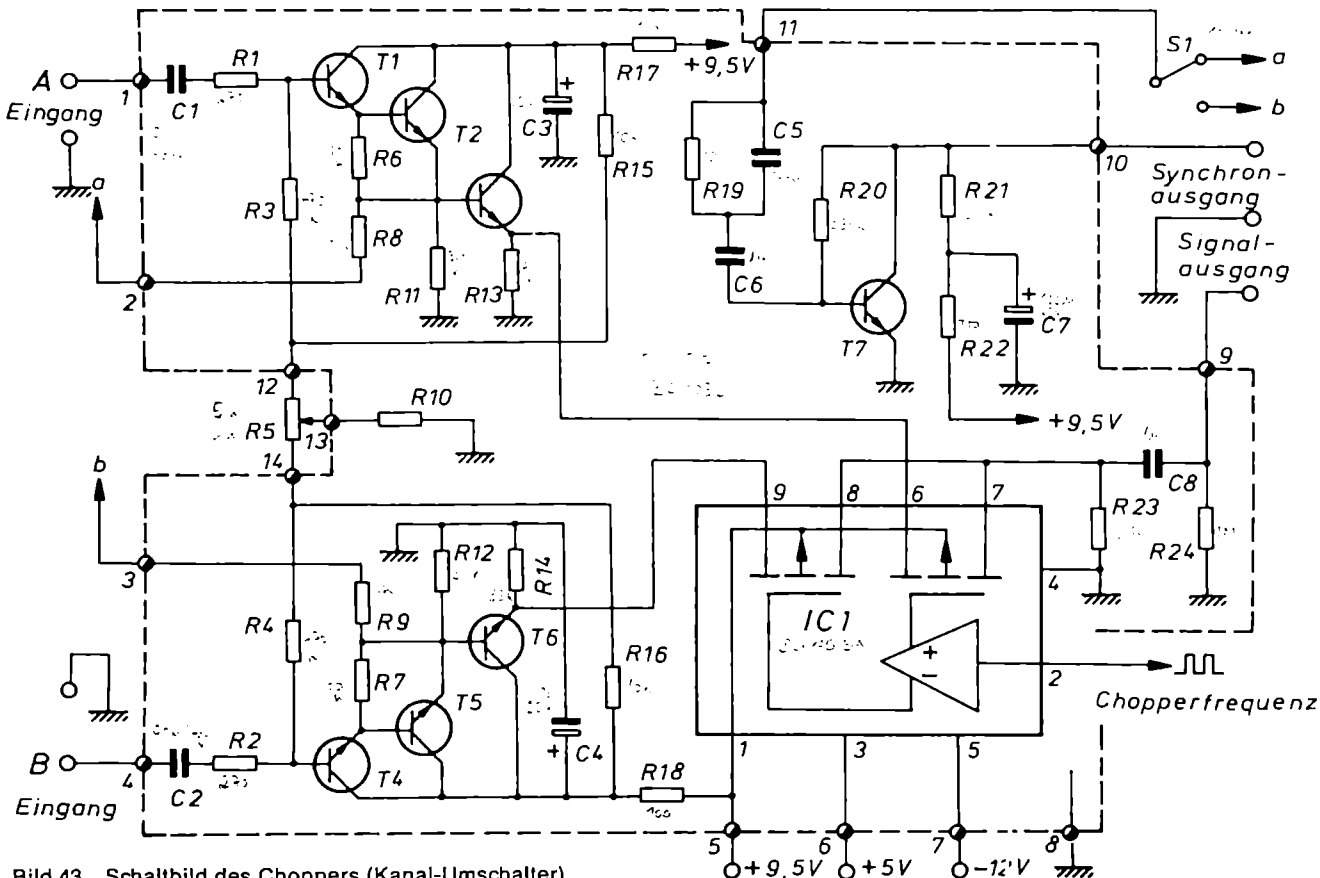
Die beiden weiteren integrierten MOSFETs dienen lediglich dazu, die Spannung zwischen Gate und Substrat des jeweils gesperrten Schalter-MOSFETs unter die Treshhold-Spannung abzusenken.
Der DG 175 ist ein monolytisch integrierter Baustein, bei dem bipolare Transistoren und MOSFETs auf einem gemeinsamen Chip integriert sind. Wie man also sieht, ist man heute durchaus in der Lage, unipolare und bipolare Transistoren auf einem gemeinsamen Halbleiterplättchen zu integrieren. Das bereitete anfangs aufgrund der unterschiedlichen Herstellungsprozesse Schwierigkeiten, und man findet auch heute noch zahlreiche Analogschalter, bei denen Schaltverstärker und MOSFETs auf getrennten Chips untergebracht sind und anschließend in ein gemeinsames Gehäuse eingebaut wurden.
Wie man Bild 42 entnehmen kann, ist die Spannungsversorgung des DG 175 recht umständlich; es wurde dennoch dieser Typ gewählt, da der DG 175 außerordentlich schnell schaltet. Um eine gesperrte Source-Drain-Strecke in den leitenden Zustand zu schalten, sind nach Angaben der Herstellerfirma Siliconix nur ca. 200 nsec erforderlich. Bei anderen Analogschaltern sind Umschaltzeiten von 500 nsec bis 1 000 nsec (= 1 µsec) durchaus übliche Werte. Bei einem Kanalumschalter für Oszilloskope müssen aber bekanntlich die Umschaltflanken sehr steil sein, damit das Bild zwischen beiden Kurvenzügen nicht aufgehellt wird und die Oszillogramme scharf abgebildet werden. Mit Hilfe des Analogschalters DG 175 können auch hochfrequente Spannungen bis zu ca. 50 MHz geschaltet werden. Das ist bei der Anwendung des ICs in einer Chopperschaltung ebenfalls von größter Wichtigkeit.
Die Spannungen zwischen Source (S_1, S_2), bzw. Drain (D_1, D_2) der Schalter-MOSFETs und Masse dürfen +9,5 V nicht überschreiten, da andernfalls die Halbleiterübergänge zwischen P-leitender Drain und P-leitender Source und dem N-leitenden Substrat, das ja auf +9,5 V liegt, in Durchlaßrichtung gepolt würden. (Vgl. hierzu I. 2. 2. und I. 2. 6. !) Andererseits darf die Spannung zwischen S_1, S_2 bzw. D_1, D_2 und Masse ca. —10 V nicht unterschreiten, da dann die maximale Sperrspannung zwischen Source, bzw. Drain einerseits und dem Substrat andererseits überschritten würde. Für die Praxis bedeutet das somit, daß — bezogen auf Masse (Pin 4) — Spannungen

zwischen +9,5 V und —10 V mit dem DG 175 durchgeschaltet werden können.

II. 1. 2. Schaltung des Choppers

Von einer Schaltstrecke mit einem endlichen Leitwert muß gefordert werden, daß der Strom durch die Schaltstrecke und die Spannung, die an der Schaltstrecke abfällt, in einem linearen Zusammenhang zueinander stehen. Nur dann kann ein Wechselsignal die Schaltstrecke ohne Verzerrungen passieren. Deshalb dürfen sich die Arbeitspunkte der im DG 175 als Schaltstrecken fungierenden P-Kanal-MOSFETs vom Anreicherungstyp auf der Kennlinie des P-Kanal-MOSFET (vgl. Abschnitt I. 2. 6.) nur im Linearbereich bewegen; das heißt, daß der MOSFET-Schalter auf einen Lastwiderstand arbeiten muß, der so dimensioniert ist, daß auch bei maximaler Meßspannung der Strom durch den Kanal nicht so groß ist, daß es zum Pinch Off kommt. Beim DG 175 darf dieser Lastwiderstand — wie durch Messungen gefunden wurde — nicht kleiner sein als ca. 600 Ω.
Andererseits ist es nicht möglich, die Source-Drain-Strecken S_1 - D_1, bzw. S_2 - D_2 direkt mit dem hochohmigen Eingang eines Oszilloskops zu verbinden und somit die MOSFET-Schalter auf einen sehr großen Widerstand arbeiten zu lassen. Der dann durch den Kanal eines durchgeschalteten P-Kanal-MOSFET fließende Strom wäre vergleichbar mit dem Sperrstrom, der vom P-Kanal durch die Sperrschicht in das N-Substrat fließt. Der in die Source einfließende Strom würde dann fast vollständig als Sperrstrom in das Substrat fließen, und nur ein geringer Bruchteil könnte durch den Kanal gelangen. Am Eingang des Oszilloskops würde somit, auch wenn der MOSFET durchgeschaltet ist, kaum eine Spannung abfallen.

Bild 43 und Bild 44 stellen den Gesamtschaltplan der Chopperschaltung dar. Der Lastwiderstand, auf den der Analogschalter arbeitet, ist der Widerstand R_{23}. Es wurde ein Wert von 3,3 kΩ gewählt; damit ist gewährleistet, daß es auch bei hoher Meßspannung nicht zum Abquetschen des Kanals kommen kann.
Da ein Wert von 3,3 kΩ für ein Meßinstrument einen viel zu niedrigen Innenwiderstand darstellt, müssen vor beide MOSFET-Schalter Verstärkerstufen geschaltet werden. Da mit dem Kanalumschalter keine Spannungsverstärkung erreicht werden soll, sondern lediglich eine sehr hohe Stromverstärkung erforderlich ist, wurden beide Kanalverstärker als Emitterfolgerstufen aufgebaut. Ein Emitterfolger — das ist eine in Collectorschaltung betriebene Transistorstufe — hat einen großen Eingangswiderstand und einen niedrigen Ausgangswiderstand. Man bezeichnet ihn deshalb oft als Impedanzwandler. Mit einer solchen Transistorstufe erreicht man eine hohe Stromverstär-



54 Bild 43 Schaltbild des Choppers (Kanal-Umschalter)

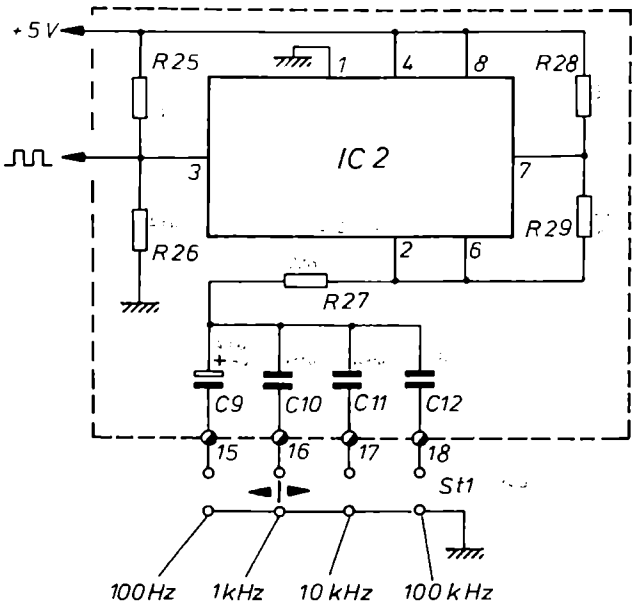


Bild 44 Schaltbild des Choppers (Kanal-Umschalter)

kung; die Spannungsverstärkung ist hingegen immer etwas kleiner als 1.

Die Transistoren T_1, T_2 und T_3 bilden die Verstärkerstufe für den Kanal A, der Verstärker für den Kanal B wurde mit den Transistoren T_4, T_5 und T_6 aufgebaut. Die Schaltungen beider Verstärker unterscheiden sich nicht, ihr Eingangswiderstand ist sehr viel größer als 1 MΩ, am Widerstand R_{13} (= 3,3 kΩ) fällt die Ausgangsspannung für Kanal A ab, am Widerstand R_{14} (= 3,3 kΩ) die Ausgangsspannung des Kanals B.

Die Wechselkomponenten der an die Eingänge A und B der Kanalverstärker anzulegenden Meßspannungen gelangen über die Kondensatoren C_1 und C_2 an die Eingänge der Emitterfolgerstufen. Mit Hilfe des Potentiometers R_5 kann eine variable Gleichkomponente überlagert werden. An den Widerständen R_{13} und R_{14} liegt dann die Wechselkomponente der Meßspannung an, plus die überlagerte Gleichspannung. Die Spannungsverstärkung beträgt ca. 1. Durch die Überlagerung der Gleichkomponente ist es möglich, die beiden an den Eingängen A und B angeschlossenen Meßspannungen auf dem Bildschirm des Oszilloskops auseinanderzuziehen. Die Wechselkomponente am Eingang der Impedanzwandlerstufen sollte ca. 1 Volt nicht überschreiten, so daß auch bei extremer Verschiebung des Arbeitspunktes mit R_5 die Meßspannung verzerrungsfrei übertragen werden kann. Die Dimensionierung der Widerstände R_3, R_4, R_6, R_7, R_{11}, R_{12}, R_{13}, R_{14}, R_{17} und R_{18} stellt ein reines Rechenproblem dar, wobei anhand der Kennlinien der Transistoren die Arbeitspunkte festgelegt werden. C_3 und C_4 sollen mögliche Einbrüche der Versorgungsspannung auffangen, die durch steile Flanken der Signalspannungen hervorgerufen werden könnten.

Die an R_{13}, bzw. R_{14} abfallenden Spannungen werden mit Hilfe des Analogschalters (= IC_1) abwechselnd auf den Lastwiderstand R_{23} geschaltet. Über C_8 wird die an R_{23} abfallende Spannung ausgekoppelt; Lötstift 9 kann direkt mit dem Eingang eines beliebigen Oszilloskops mit Gleich- oder Wechselspannungsverstärker verbunden werden.

Nehmen wir an, die Meßspannungen an den Eingängen A und B seien Null. Am relativ hochohmigen Widerstand R_{24} fällt dann aufgrund der kapazitiven Kopplung über den Kondensator C_8 eine Rechteckspannung ab, deren Frequenz gleich der Chopperfrequenz und deren Amplitude gleich der Differenz der an den Widerständen R_{13} und R_{14} abfallenden Gleichspannungen ist. Stellt man also R_5 so ein, daß die Differenz der an R_{13}, bzw. R_{14} abfallenden Spannungen sehr groß ist, so wird auch die Amplitude des an R_{24} abfallenden Rechtecks groß sein. Das bedeutet einen großen Strahlabstand auf dem Bildschirm des Oszilloskops. Befindet sich R_5 hingegen in Mittelstellung, so sind die an R_{13} und R_{14} abfallenden Gleichspannungen gleich, deren Differenz also Null. Das hat zur Folge, daß die Amplitude der an R_{24} abfallenden Rechteckspannung Null wird und auf dem Oszilloskop nur eine Linie zu sehen ist.

Der Linienabstand auf dem Bildschirm des Oszilloskops ist proportional der mit R_5 einstellbaren Differenz der an R_{13} und R_{14} abfallenden Gleichspannungen. Beide Linien können sich auch überschneiden. Werden nunmehr an die Eingänge A und B Meßspannungen ungleich Null angelegt, so werden, wie Bild 46 zeigt, der Rechteckfunktion abwechselnd die Meßspannungen der Eingänge A, bzw. B überlagert. Bild 46.1 zeigt dies für den Fall, daß die Chopperfrequenz kleiner als die Signalfrequenz ist, Bild 46.2. für den Fall, daß die Chopperfrequenz größer als die Frequenzen der Meßspannungen ist. Die Differenz der

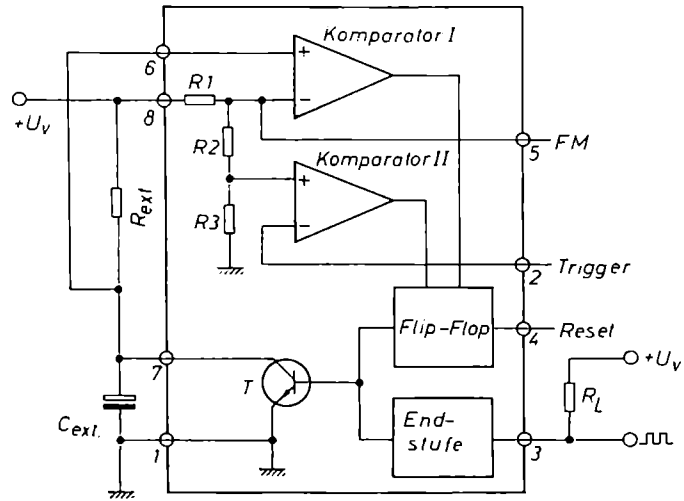


Bild 45 Interne Verschaltung des Zeitgeber-ICs NE 555

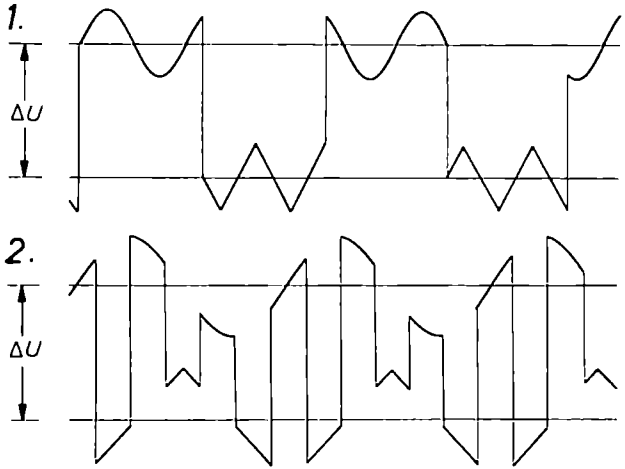


Bild 46 Wirkungsweise der Kanalumschaltung

an den Widerständen R_{13} und R_{14} abfallenden Gleichkomponenten wurde in der Zeichnung mit Δ U bezeichnet.

Die Chopperfrequenz wird mit Hilfe eines astabilen Multivibrators (Bild 44) erzeugt, der mit dem bekannten, sogenannten „Timer-IC" NE 555 (= IC 2) aufgebaut wurde. Bild 45 zeigt die interne Verschaltung des ICs, die aber hier nicht näher erläutert werden soll. Es handelt sich beim NE 555 um einen herkömmlichen bipolaren Baustein. Mit dem Stufenschalter St_1 können 4 verschiedene, dekadisch abgestufte Chopperfrequenzen (100 Hz, 1 kHz, 10 kHz, 100 kHz) eingestellt werden. Die Amplitude der Rechteckfunktion, die am Pin 3 des ICs 2 anliegt, beträgt 5 V bezogen auf Masse; das Tastverhältnis 1:1. Bei niedrigen Signalfrequenzen ist eine hohe Chopperfrequenz (10 kHz oder 100 kHz) einzustellen, bei hohen Signalfrequenzen eine niedrige Chopperfrequenz (100 Hz oder 1 kHz).

Um auf dem Bildschirm eines Oszilloskops stehende Bilder zu erzeugen, ist es erforderlich, die Ablenkfrequenz des Oszilloskops mit der Meßspannung zu synchronisieren. Wenn man den Chopper an ein Oszilloskop anschließt und intern synchronisiert (—▷ Umschalter am Oszilloskop in Stellung „intern"), so wird der Ablenkgenerator bei größerem Strahlabstand nicht auf die Signalfrequenz, sondern auf die Chopperfrequenz synchronisiert. Das würde bedeuten, daß auf dem Bildschirm die Chopperfrequenz sehr genau sichtbar ist, die Meßfrequenzen der Kanäle A und B jedoch verwischen. Man muß also den Ablenkgenerator extern (—▷ Umschalter am Oszilloskop in Stellung „extern") entweder mit der Meßspannung von Kanal A oder von Kanal B synchronisieren. Die meisten Bastleroszilloskope verfügen über einen Eingang für externe Synchronisation. Diese Synchronisationseingänge sind jedoch bei vielen billigen Oszilloskopen recht niederohmig. Nehmen wir an, es soll auf die Meßspannung, die am Kanal A

anliegt, synchronisiert werden. Dann muß das Meßobjekt sowohl mit dem hochohmigen Signaleingang A des Kanalumschalters als auch mit dem niederohmigen Synchronisationseingang des Oszilloskops verbunden werden. Damit würde aber der Innenwiderstand der Anordnung, der sich aus der Parallelschaltung des Eingangswiderstandes des Kanalumschalters und des Synchronisationseinganges ergibt, stark verringert und somit die Messung verfälscht werden.
Deshalb wurde bei der angegebenen Schaltung eine zusätzliche Verstärkerstufe vorgesehen. Das an der Basis entweder des Transistors T_3 oder des Transistors T_6 anliegende Meßsignal wird über die Widerstände R_8 bzw. R_9 ausgekoppelt und wahlweise über den Umschalter S_1 mit dem Eingang der mit dem Transistor T_7 aufgebauten Verstärkerstufe verbunden. C_6 blockt die überlagerte Gleichkomponente ab, R_{20} legt den Arbeitspunkt von T_7 fest. Der Ausgang dieser Verstärkerstufe wird direkt mit dem Synchronisationseingang des Oszilloskops verbunden.
Mit der angegebenen Schaltung können Frequenzen bis zu 12 MHz übertragen werden, das heißt, daß eine Rechteckfunktion von ca. 1 MHz noch passabel übertragen wird. Die Frequenz wird im wesentlichen durch die Kanalverstärker begrenzt, nicht durch den Analogschalter. Die Wechselkomponente sollte 1 Volt nicht überschreiten, damit auch bei extremer Einstellung des Potentiometers R_5 die Kanalverstärker nicht übersteuert werden können. Frequenzen unter 10 Hz werden aufgrund der wechselspannungsmäßigen Kopplung C_1, C_2, bzw. C_8 nicht mehr einwandfrei übertragen. Man hätte die gesame Schaltung auch mit Kanalverstärkern ausrüsten können, die neben den Wechselkomponenten auch Gleichkomponenten der Meßspannungen übertragen hätten. Das hätte jedoch zu einer umfangreichen und kritischen Schaltung geführt, die im Rahmen des Buches kaum noch als Bauanleitung hätte gebracht werden können.
Wenn man Spannungen größer als 1 V oszillografieren möchte, so müssen die Meßspannungen mit Hilfe einer Teilerschaltung abgeschwächt werden. Da die Dimensionierung und der Aufbau der Eingangsteiler kritisch ist, kann auf nähere Erläuterungen zu diesem Thema — auch wenn es mit MOS-Technik unmittelbar nichts zu tun hat — nicht verzichtet werden.
Wie wir bereits feststellten, ist der Eingangswiderstand der als Emitterfolgerstufen geschalteten Kanalverstärker sehr hoch. Der Wert dieses Eingangswiderstandes ist quantitativ nicht so leicht in den Griff zu bekommen, da er auch vom jeweiligen Betriebszustand abhängt. Um dennoch mit einem definierten Eingangswiderstand arbeiten zu können, was für eine richtige Dimensionierung der Eingangsteiler erforderlich ist, schaltet man in der Praxis vor dem Eingang eines Meßverstärkers einen Widerstand gegen Masse. Wenn man davon ausgeht, daß der Innenwiderstand

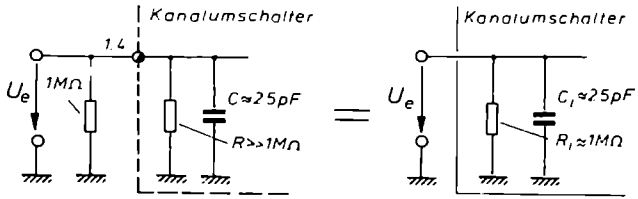
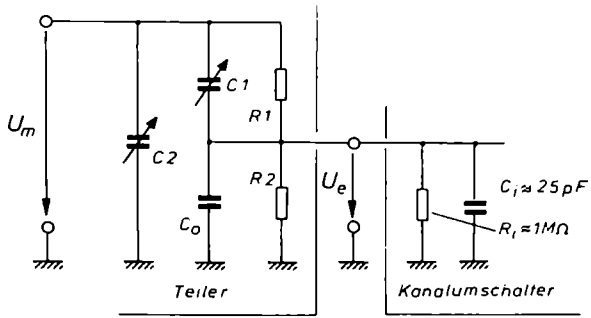


Bild 47 Verschaltung der Eingangsteiler



des Verstarkers sehr viel größer als der extern am Eingang nach Masse geschaltete Widerstand ist, so wird der Eingangswiderstand der Schaltung mit guter Näherung gleich dem extern angeschlossenen Widerstand sein. Man hat damit einen definierten Wert, mit dessen Hilfe man die Eingangsteiler berechnen kann. Bei der Chopperschaltung kann vor die Eingänge A und B, wie Bild 47 zeigt, ein Widerstand von 1 MΩ geschaltet werden. Der Innenwiderstand R_i eines Kanalverstärkers beträgt dann bei guter Näherung ebenfalls 1 MΩ.

Zudem ist jeder Eingang einer Verstärkerstufe mit einer Kapazität C_i behaftet, die man sich parallel zum Eingangswiderstand R_i geschaltet vorstellen muß. C_i ist dinglich — etwa als Kondensator — nicht vorhanden, sondern resultiert aus der jeweiligen Schaltung. So stellt z. B. die Basis-Emitter-Strecke eines Transistors oder ganz allgemein ein PN-Übergang eine Kapazität dar. Wie durch Messung gefunden wurde, beläuft sich die Eingangskapazität C_i eines Kanalverstärkers auf ca. 25 pF.

Wird zwecks Abschwächung einer Meßspannung vor den Eingang eines mit einer Kapazität C_i behafteten Verstärkers lediglich ein ohmscher Widerstand R_1 (vgl. auch Bild 47) geschaltet, so wird sich das Teilverhältnis mit der Frequenz ändern, da der kapazitive Blindwiderstand eine Funktion der Frequenz ist. Mit zunehmender Frequenz würde das Teilverhältnis n von Meßspannung U_m zu Eingangsspannung U_e ($n = U_m/U_e$) größer werden. Deshalb ist ein Kondensator C_1 parallel zu R_1 anzuordnen, wobei C_1 so dimensioniert sein muß, daß sich die (komplexen) Widerstände, die sich aus der Parallelschaltung von R_1 und C_1 bzw. R_i und C_i ergeben, mit sich ändernder Frequenz gleichermaßen verändern und somit das Teilverhältnis n konstant bleibt.

Im allgemeinen sollen der Eingangswiderstand und die Eingangskapazität eines Meßverstärkers für alle Teilverhältnisse gleich sein, in unserem Falle muß also unabhängig vom eingestellten Teilverhältnis der Eingangswiderstand der gesamten Anordnung R_i = 1 MΩ und die Eingangskapazität C_i = 25 pF betragen. Um dies zu erreichen, ist noch ein Widerstand R_2 parallel zum Verstärkereingang anzuordnen und ein Kondensator C_2 vom Teilereingang nach Masse zu schalten. R_1, R_2 müssen so dimensioniert werden, daß zum einen das gewünschte Teilverhältnis erzielt wird, und zum anderen der Widerstand der gesamten Anordnung, der sich aus der Reihenschaltung von R_1 mit den parallelgeschalteten Widerständen R_2 und R_i ergibt, 1 MΩ beträgt. C_1 und C_2 müssen so dimensioniert sein, daß zum einen das Teilverhältnis frequenzunabhängig ist, und zudem die Eingangskapazität, die sich aus der Parallelschaltung des Kondensators C_2 mit den in Reihe geschalteten Kondensatoren C_1 und C_i ergibt, 25 pF beträgt.

Die im Bild 47 parallel zu C_i angeordnete Hilfskapazität C_o ist erforderlich, da bei sehr großen Teilverhältnissen der Kondensator C_1 bei C_o = 0 pF einen sehr kleinen und technisch nicht mehr realisierbaren Wert annehmen würde.

All diese umständlich scheinenden Bedingungen lassen sich jedoch zu vier sehr simplen Formeln zusammenfassen, mit deren Hilfe die Widerstände R_1 und R_2 und die Kondensatoren C_1 und C_2 bei gegebenem R_i und C_i sehr einfach bestimmt werden können für jedes beliebige Teilverhältnis n. Auf eine Angabe dieser vier Beziehungen sowie zweier Beispiele soll nicht verzichtet werden, da sie den Amateur in die Lage versetzen, auf einfache Weise einen Eingangsteiler zu dimensionieren.

Dimensionierung des Eingangsteilers:

Gegeben: 1. Teilverhältnis $n = U_m/U_e$
2. Eingangswiderstand R_i
3. Eingangskapazität C_i

Frei wählbar: Hilfskapazität C_o

Gesucht: R_1, R_2, C_1, C_2

Formeln:

$R_1 = R_i\,(1 - 1/n)$	$R_2 = R_i / (n - 1)$
$C_1 = (C_i + C_o) / (n - 1)$	$C_2 = \frac{C_i\,(n - 1) - C_o}{n}$

Beispiel I: $n = 2$

$R_i = 1\ M\Omega$; $C_i = 25$ pF

wähle $C_o = 0$ pF

$R_1 = 1\ M\Omega\ (1 - 1/2) = 1\ M\Omega \cdot 0{,}5 =$

$= 0{,}5\ M\Omega = 500\ k\Omega$

$R_2 = 1\ M\Omega / (2 - 1) = 1\ M\Omega / 1 =$

$= 1\ M\Omega$

$C_1 = (25\ pF + 0\ pF) / (2 - 1) =$
$= 25\ pF / 1 = 25\ pF$
(Trimmer 10 pF - 30 pF)

$$C_2 = \frac{25\ pF\ (2 - 1) - 0\ pF}{2} = 25\ pF / 2 =$$

$= 12{,}5\ pF$ (Trimmer 10 pF - 30 pF)

Beispiel II: $n = 5$
$R_i = 1\ M\Omega$; $C_i = 25\ pF$
wähle $C_o = 47\ pF$
(Wähle $C_o = 47\ pF$, damit C_1 nicht einen ungeeignet kleinen Wert annimmt!)

$R_1 = 1\ M\Omega\ (1 - 1/5) = 1\ M\Omega \cdot 0{,}8 =$
$= 0{,}8\ M\Omega = 800\ k\Omega$

$R_2 = 1\ M\Omega / (5 - 1) = 1\ M\Omega / 4 =$
$= 0{,}25\ M\Omega = 250\ k\Omega$

$C_1 = (25\ pF + 47\ pF) / (5 - 1) =$
$= 72\ pF / 4 = 18\ pF$

$$C_2 = \frac{25\ pF \cdot (5 - 1) - 47\ pF}{5} =$$

$$= \frac{25\ pF \cdot 4 - 47\ pF}{5} = 53\ pF / 5 = 10{,}6\ pF$$

(Trimmer 5 pF - 15 pF)

Die angegebenen Beziehungen setzen ideale Kondensatoren (ohne ohmsche Verluste) und ideale ohmsche Widerstände (ohne kapazitive Verluste) voraus. Deshalb sind sie bei hohen Frequenzen nicht mehr anwendbar. Bei sehr hohen Frequenzen müßten zudem die Veränderungen des Dielektrikums in Abhängigkeit von der Frequenz berücksichtigt werden. Diese ist bei Metallschichtwiderständen wesentlich geringer als bei den gewöhnlich im Handel erhältlichen Kohleschichtwiderständen. Da wir uns aber ohnehin auf einen Frequenzbereich von bis zu 12 MHz beschränken, können die Beziehungen bei guter Näherung angewendet werden. Die rein rechnerisch ermittelten Werte für die Kondensatoren C_1 und C_2 werden von den tatsächlichen Werten natürlich etwas abweichen, da in der Praxis noch der Toleranzbereich der Kondensatoren und vor allem kapazitive Verkopplungen zwischen Drähten, Schalterkontakten usw. berücksichtigt werden müssen. Da für C_1 und C_2 ohnehin Trimmkondensatoren vorgesehen sind, können diese Abweichungen leicht ausgeglichen werden. Der Abgleichvorgang wird im Abschnitt II. 1. 3. ausführlich beschrieben.
In einer Tabelle sind zusätzlich noch für die gebräuchlichsten Teilverhältnisse die sich für R_1 und R_2 bzw. C_1 und C_2 ergebenden Werte zusammengestellt.

Tabelle zur Dimensionierung eines Eingangsteilers für den Kanalumschalter:

R_i	C_i	C_o	n	R_1	R_2	C_1	C_2
1 MΩ	25 pF	0 pF	2	500 kΩ	1 kΩ	10 pF - 30 pF	10 pF - 20 pF
1 MΩ	25 pF	47 pF	5	800 kΩ	250 kΩ	10 pF - 30 pF	10 pF - 20 pF
1 MΩ	25 pF	47 pF	10	900 kΩ	111 kΩ	5 pF - 15 pF	10 pF - 30 pF
1 MΩ	25 pF	120 pF	25	960 kΩ	41,6 kΩ	5 pF - 15 pF	10 pF - 30 pF
1 MΩ	25 pF	270 pF	50	980 kΩ	20,4 kΩ	5 pF - 15 pF	10 pF - 30 pF

II. 1. 3. Praktischer Aufbau des Choppers

Bild 48 stellt die Printplatte für die Chopperschaltung dar, Bild 49 den zugehörigen Bestückungsplan. Die Druckvorlage für die Printplatte wurde in den Bestückungsplan grau einkopiert; beide Zeichnungen sind im Maßstab 1:1 abgedruckt.
Bild 50 zeigt die Anschlußbelegung des Analogschalters DG 175 BA. Dieser wird im Metallgehäuse geliefert und ist gegen statische Aufladung weitgehend geschützt. Das IC kann ohne Sockel direkt auf die Printplatte gelötet werden; es ist allerdings darauf zu achten, daß die Anschlußdrähte nicht vertauscht werden.
Es sei darauf hingewiesen, daß der DG 175 in 2 Versionen lieferbar ist, eine Version DG 175 BA für industrielle Anwendungen und eine Version DG 175 AA für militärische Anwendungen mit erhöhtem Temperaturbereich. Der DG 175 BA genügt vollkommen, zumal der DG 175 AA mehr als das Doppelte kostet!

Das Zeitgeber-IC NE 555 ist im Metallgehäuse (NE 555 T) und im Plastik-DIL-Gehäuse (NE 555 V) lieferbar. Es wurde hier der Typ NE 555 V gewählt; die Anschlußbelegung ist im Blockschaltbild (Bild 45) mit eingezeichnet.

Beim Bestücken der Printplatte ist darauf zu achten, daß die 3 eingezeichneten Kabelbrücken nicht vergessen werden. 2 der eingezeichneten Brücken dienen gleichzeitig als Meßpunkte, wobei die an den Widerständen R_{13} bzw. R_{14} abfallenden Spannungen nachgemessen werden können. Der mit den Pins 7 und 8 des Analogschalters (IC_1) verbundene Meßpunkt dient zur Kontrolle der an R_{23} abfallenden Spannung, an dem mit Anschluß 2 des Analogschalters verbundenen Meßpunkt kann die Chopperfrequenz kontrolliert werden.

Ein geeignetes Netzteil für den Chopper wird im Abschnitt II. 1. 4. beschrieben. Neben einem Schaltplan für dieses Netzteil werden auch Printplatte und Bestückungsplan mit angegeben.

Falls die Chopperschaltung als Kanalumschalter für Oszilloskope mit einem Eingangsteiler ausgerüstet werden soll, so dürfen die an den Lötstiften 1 und 4 anzuschließenden 1-MΩ-Widerstände nicht vergessen werden. Die Dimensionierung des Eingangsteilers wurde im Abschnitt II. 1. 2. ausführlich erläutert.

Der Eingangsteiler sollte nicht auf eine Printplatte, montiert werden, da sich dabei sehr leicht kapazitive Kopplungen ausbilden können. Man kann die Bauteile evtl. direkt an den Anschlüssen eines Stufenschalters sorgfältig anlöten, wobei sehr darauf zu achten ist, daß die Verbindungsleitungen zwischen den Bauteilen so kurz wie möglich sind, wenn es geht, nicht länger als 1 cm. Es ist völlig illusorisch, mit einem derartigen „fliegenden Aufbau" etwa einen 10stufigen Teiler aufbauen zu wollen. Es entstehen dann so viele Verkopplungen, daß kein Signal mehr exakt übertragen werden kann. Man sollte sich auf max. 3 Einstellungen beschränken, z. B. $n = 5$, $n = 10$, $n = 50$, da dann die Anordnung der Bauteile auf dem Stufenschalter noch einigermaßen übersichtlich ist. Um einen z. B. 10stufigen Eingangsteiler aufzubauen, bedürfte es sehr detaillierter Konstruktionszeichnungen, zumal es zuweilen auch der Industrie einige Schwierigkeiten bereitet, einen einwandfrei funktionierenden Teiler zu konstruieren. Deshalb — es sei nochmals betont — kurze Leitungen, gute, satte Lötstellen und nicht zu viele Teilverhältnisse!

Die beiden Meßeingänge, der Signal- und der Synchronausgang sollten nur über BNC-Buchsen aus dem Gehäuse herausgeführt werden. Diese Buchsen müssen mit den zugehörigen Lötstiften auf der Printplatte, bzw. mit dem Eingangsteiler über abgeschirmte Kabel verbunden werden. Der Synchron- und der Signalausgang des Kanalumschalters sind mit Hilfe abgeschirmter Meßleitungen (50 Ω Impedanz) mit

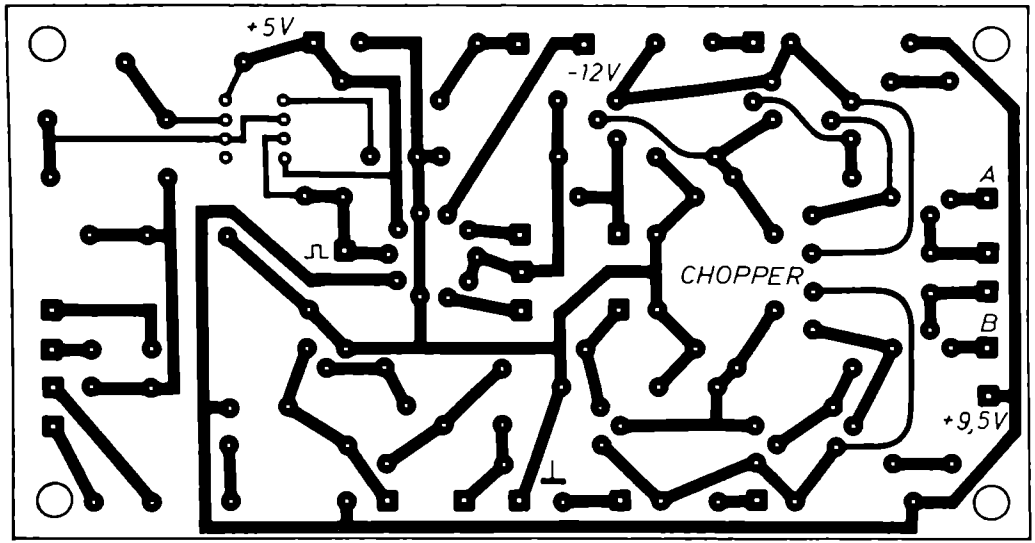
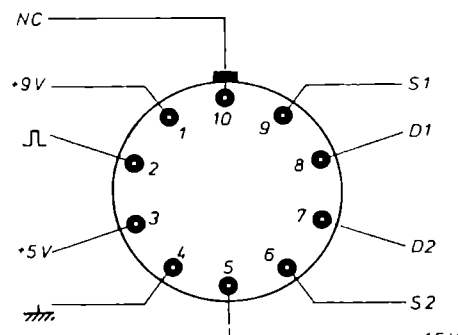


Bild 48
Druckvorlage zum Chopper

Bild 50
Sockelanschlußbild
des DG 175 BA
(von oben gesehen)

DG 175 BA

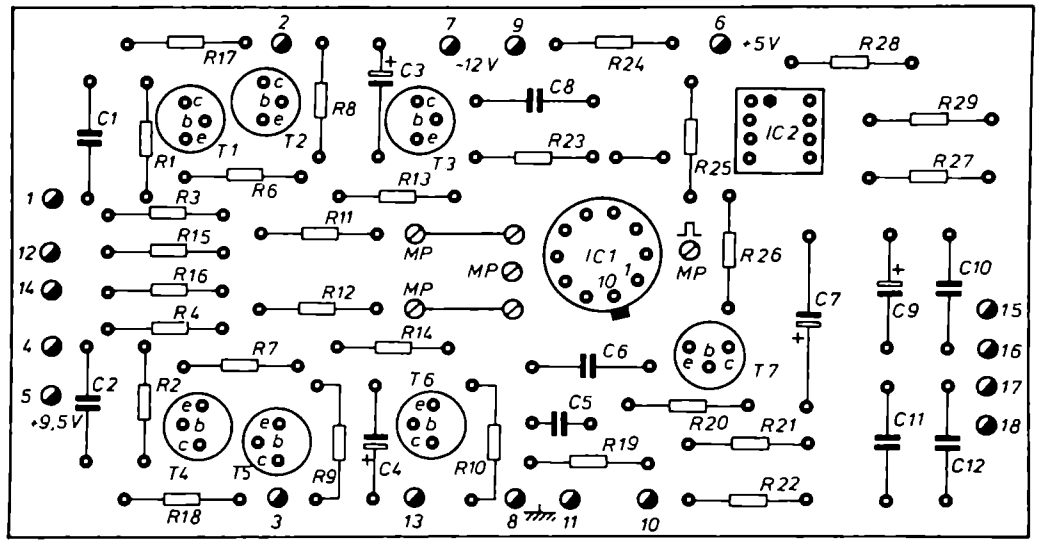


Stückliste zum Chopper (Kanal-Umschalter)

$R_1 = R_2 = 270\ \Omega$
$R_3 = R_4 = 470\ k\Omega$
$R_5 = 5\ k\Omega$, Potentiometer, lin, 0,25 W
$R_6 = R_7 = R_{10} = R_{15} = R_{16} = R_{19} = R_{25} = 10\ k\Omega$
$R_8 = R_9 = 1\ k\Omega$
$R_{11} = R_{12} = R_{13} = R_{14} = R_{21} = R_{23} = 3{,}3\ k\Omega$
Alle Widerstände mit Ausnahme von R_5 sind Kohleschichtwiderstände mit einer Belastbarkeit von ca. 0,3 W und einer Fehlertoleranz von 5%.

$R_{17} = R_{18} = 100\ \Omega$
$R_{20} = 390\ k\Omega$
$R_{22} = 470\ \Omega$
$R_{24} = 1\ M\Omega$
$R_{26} = 47\ k\Omega$
$R_{27} = 220\ \Omega$
$R_{28} = 330\ \Omega$
$R_{29} = 2{,}2\ k\Omega$

Bild 49
Bestückungsplan
zum Chopper



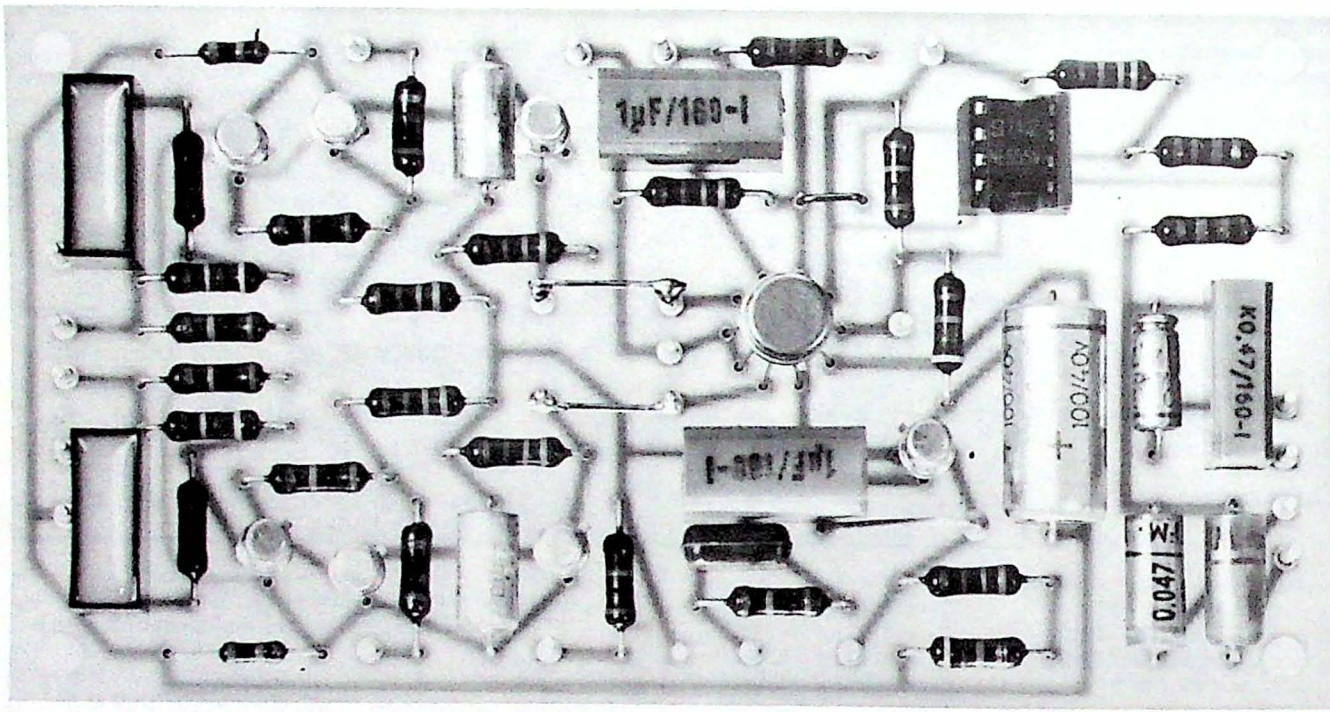
$C_1 = C_2 = 0{,}1\ \mu F / 400\ V$
$C_3 = C_4 =$ Elko 10 µF / 25 V
$C_5 = C_{11} = 0{,}047\ \mu F / 63\ V$
$C_6 = C_8 = 1\ \mu F / 63\ V$
$C_7 =$ Elko 100 µF / 25 V
$C_9 =$ Elko 4,7 µF / 25 V
$C_{10} = 0{,}47\ \mu F / 63\ V$
$C_{12} = 4700\ pF / 63\ V$

$T_1 = T_2 = T_3 = T_4 = T_5 = T_6 = T_7 =$ BC 109 C

$IC_1 =$ DG 175 BA
Hersteller: SILICONIX
Distributor: EBV-Elektronik GmbH
8000 München 90
Gabriel-Max-Str. 72

$IC_2 =$ NE 555 V
Hersteller: SIGNETICS
Distributor: Spezial Elektronik GmbH
8000 München 70
Ortlerstr. 8

$S_1 =$ Umschalter, 1 x Um — dazu 1 8poliger DIL-Sockel
$St_1 =$ Stufenschalter, 4stufig
1 Leiterplatte Bild 48, 24 Lötstifte, 4 BNC-Buchsen
abgeschirmtes Kabel
div. Montage- und Verdrahtungsmaterial



Bestückungsfoto zum Chopper

den entsprechenden Eingängen des Oszillografen zu verbinden.

Zum Abgleich des Eingangsteilers ist ein Rechteckgenerator (Frequenz ca. 1 kHz, Amplitude ca. 0,5 V_{ss}) erforderlich, zudem ein Widerstand von 1 MΩ und ein Trimmkondensator 10 pF bis 40 pF. Der Widerstand und der Kondensator sollen im weiteren — um Verwechslungen zu vermeiden — mit $R_{Abgl.}$ bzw. $C_{Abgl.}$ bezeichnet werden. Der folgend beschriebene Abgleichvorgang des Eingangsteilers ist für jedes gewählte Teilverhältnis n in der angegebenen Reihenfolge durchzuführen. Für den Fall, daß der Eingangsteiler des Kanals A geeicht werden soll, ist die Spannung, die an R_{13} abfällt (—▷Meßpunkt), zu oszillografieren, soll der Teiler für Kanal B abgeglichen werden, so ist die an R_{14} abfallende Spannung (—▷Meßpunkt) zu oszillografieren.

Abgleich des Eingangsteilers:

1. Zunächst muß die Verbindung zwischen der Teilerschaltung und dem Eingang des Kanalverstärkers (Lötstift 1 bzw. 4) abgelötet werden. Der extern vor dem Eingang des Kanalverstärkers nach Masse geschaltete 1-MΩ-Widerstand muß angelötet bleiben! Der zur Messung erforderliche Widerstand $R_{Abgl.}$ und der Kondensator $C_{Abgl.}$ werden parallelgeschaltet und ein Ende dieser Anordnung wird am Eingang des Kanalverstärkers festgelötet. Nunmehr muß der Rechteckgenerator am anderen Ende der Anordnung, bestehend aus $R_{Abgl.}$ und $C_{Abgl.}$, angeschlossen werden. Auf dem Bildschirm des Oszilloskops wird dann einer der im Bild 39 gezeichneten Kurvenzüge sichtbar. $C_{Abgl.}$ ist solange nachzuregeln, bis das im Bild 51.3. gezeichnete einwandfreie Rechteck erscheint. Jetzt kann die Anordnung bestehend aus $R_{Abgl.}$ und $C_{Abgl.}$ wieder abgelötet werden, wobei darauf zu achten ist, daß der Trimmkondensator $C_{Abgl.}$ nicht verdreht wird.
2. Die Verbindung zwischen Teilerschaltung und Kanalverstärker muß zunächst wieder angelötet werden. Danach wird der Rechteckgenerator am Teilereingang angeschlossen und C_1 (vgl. Bild 47)

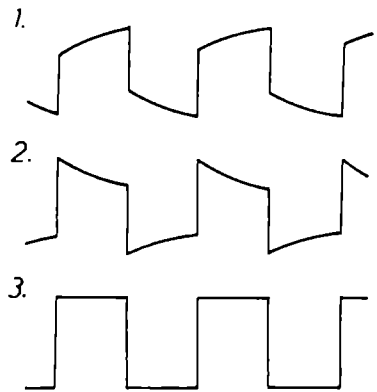


Bild 51
Abgleich der Eingangsteiler

solange nachgeregelt, bis auf dem Bildschirm des Oszilloskops das im Bild 51. 3. dargestellte Rechteck sichtbar ist. Der Teiler ist nun frequenzkompensiert, jedoch muß noch die Eingangsimpedanz des Teilers auf 1 MΩ und 25 pF fixiert werden.

3. Die Anordnung, bestehend aus $R_{Abgl.}$ und dem Trimmkondensator $C_{Abgl.}$, der ja im Punkt 1 des Abgleichvorganges auf einen festen Wert fixiert wurde, ist zwischen den Teilereingang und den Ausgang des Rechteckgenerators zu schalten. Mit C_2 (vgl. Bild 51) muß nun wieder auf ein optimales Rechteck abgeglichen werden. Der Eingangsteiler ist nunmehr für ein erstes Teilverhältnis abgeglichen. Ist ein mehrstufiger Teiler vorgesehen, so muß der Abgleich für jedes gewählte Teilverhältnis n gemäß Punkt 2 und Punkt 3 der Abgleichvorschrift durchgeführt werden. $C_{Abgl.}$ muß nicht immer neu eingestellt werden (Punkt 1), wenn man dafür sorgt, daß der Trimmer nicht mehr verdreht wird.

II. 1. 4. Netzteil zum Chopper

Bild 52 stellt die Schaltung, Bild 55 und Bild 56 Druckvorlage und Bestückungsplan eines für die Chopperschaltung geeigneten Netzteiles dar.

Die an den Gleichrichtern Gl_1 und Gl_2 anliegende pulsierende Gleichspannung wird mit Hilfe der groß dimensionierten Ladekondensatoren C_1 und C_2 ausreichend geglättet. Die Schaltkreise IC_1 und IC_2 sind integrierte Spannungsstabilisatoren, deren interne Verschaltung auf Bild 53 zu sehen ist. Bild 54 zeigt die Pinbelegung der ICs. Ohne die Regelvorgänge im Einzelnen genau zu beschreiben, sei erläuternd gesagt, daß die ICs mit sehr geringer Zeitverzögerung einen durch plötzliche Lastveränderung hervorgerufenen Spannungsabfall ausregeln. Die Widerstände R_3 und R_4 begrenzen den maximalen Laststrom auf ca. 70 mA. Mit den Widerständen R_5 und R_7 wird die Ausgangsspannung auf +9,5 V eingestellt, mit R_6 und R_8 auf —12 V. Beide Systeme wurden in Reihe geschaltet, der Verbindungspunkt auf Masse gelegt. Die zudem erforderliche Spannung von +5 V wird durch einen Abgriff mit Hilfe eines Vorwiderstandes R_9 und einer Z-Diode ZD_1 aus der Versorgungsspannung von +9,5 V erzeugt.

C_3 und C_4 dienen der Frequenzkompensation der integrierten Schaltkreise IC_1 und IC_2. Falls die Regelung dennoch etwas schwingen sollte, was an einem den Gleichspannungen überlagerten hochfrequenten Sinus mit einer Amplitude von wenigen mV erkennbar ist, so können die Werte C_3 und C_4 etwas variiert werden. Zudem kann zwischen die Lötstifte 5 (+9,5 V) und 7 (Masse), bzw. 8 (—12 V) und 7 (Masse) ein Kondensator in der Größenordnung von ca. 0,1 µF geschaltet werden.

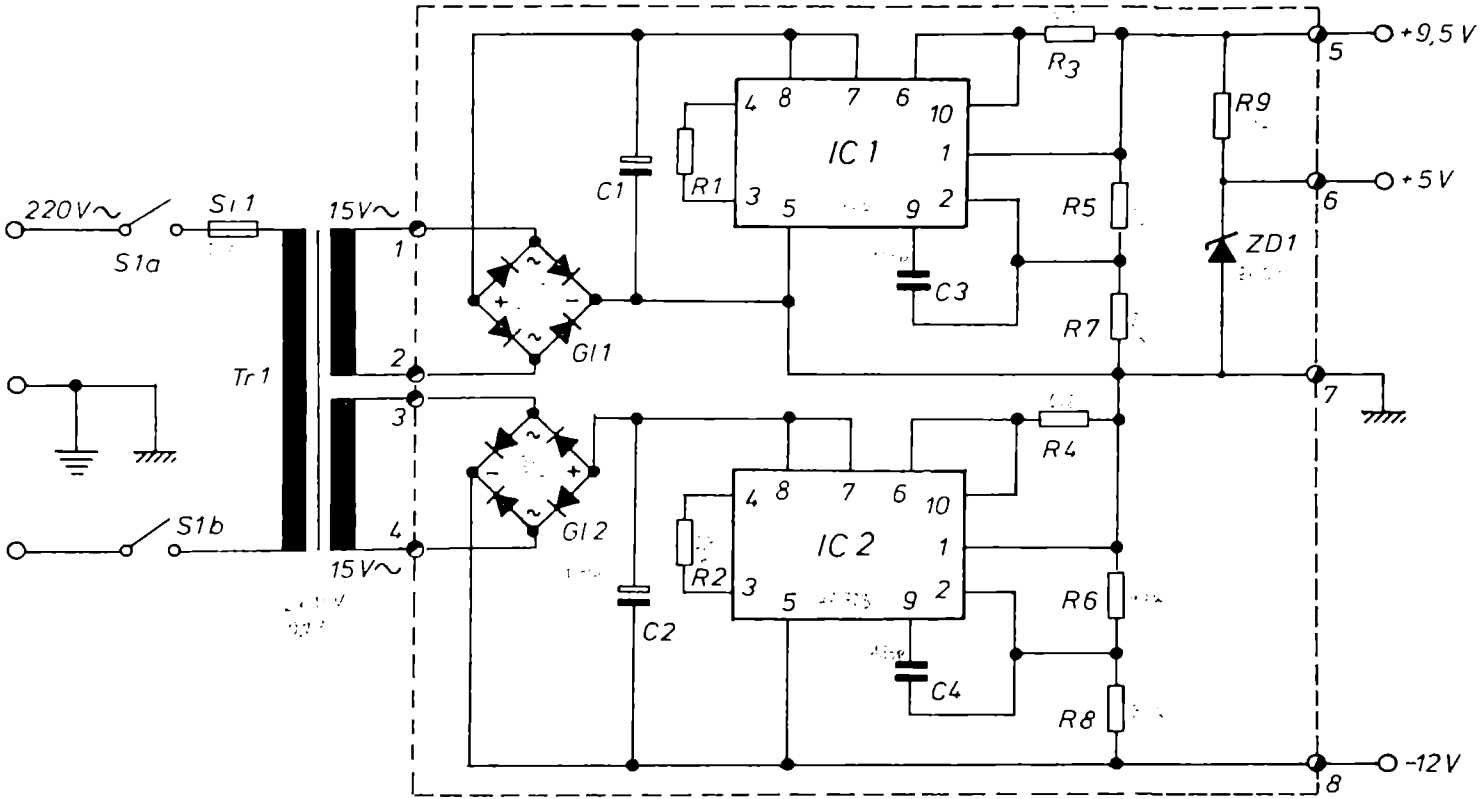


Bild 52 Schaltbild des Netzteiles zum Chopper

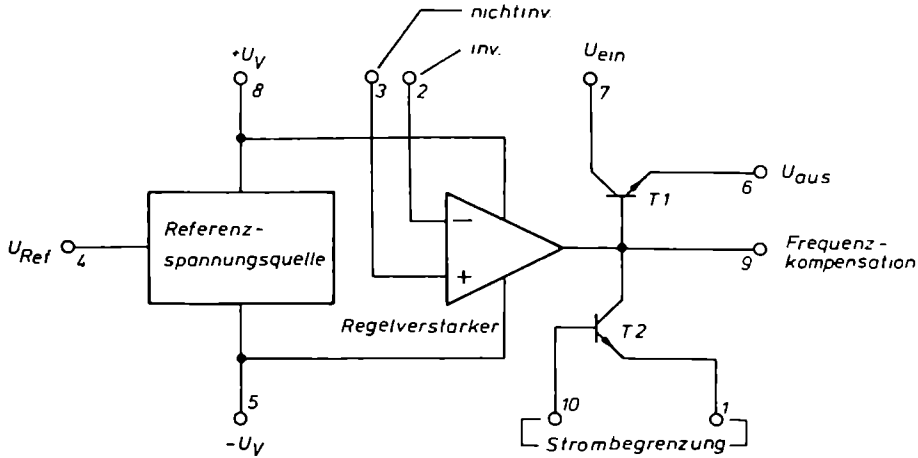


Bild 53
Interne Verschaltung
des µA 723

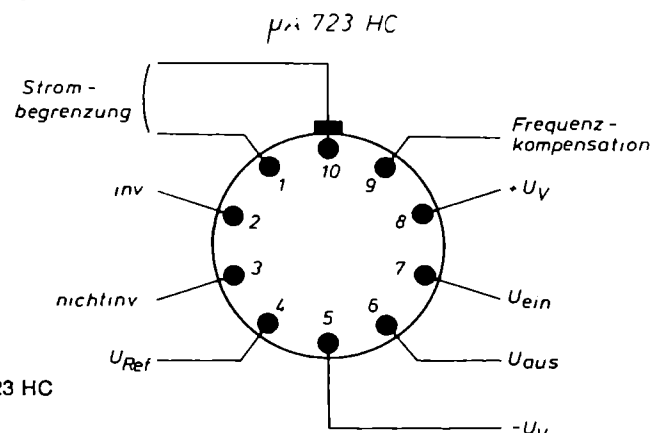


Bild 54 Sockelanschlußbild des µA 723 HC
(von oben gesehen)

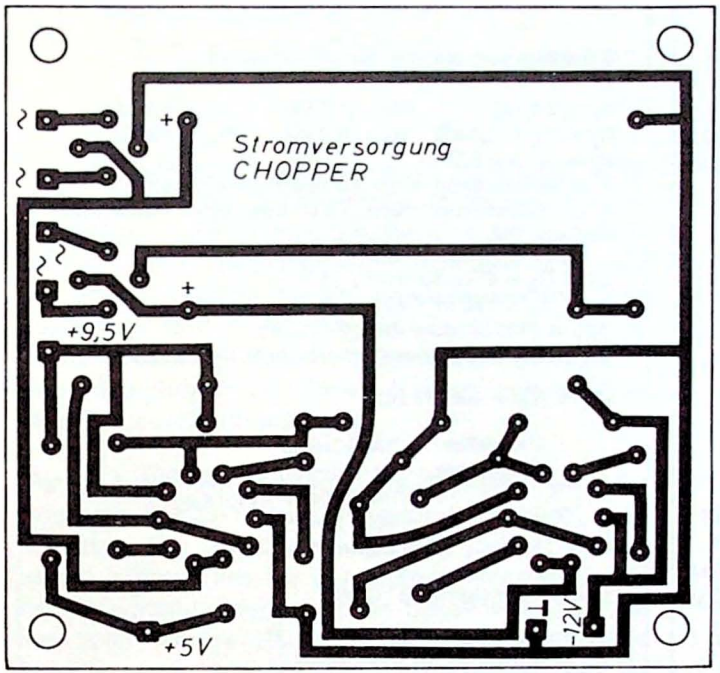
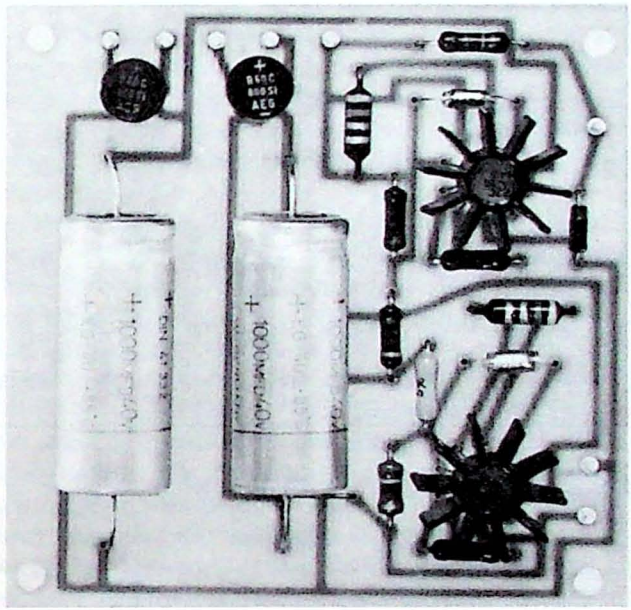


Bild 55 Druckvorlage zum Netzteil für den Chopper

Bestückungsfoto zum Netzteil für den Chopper



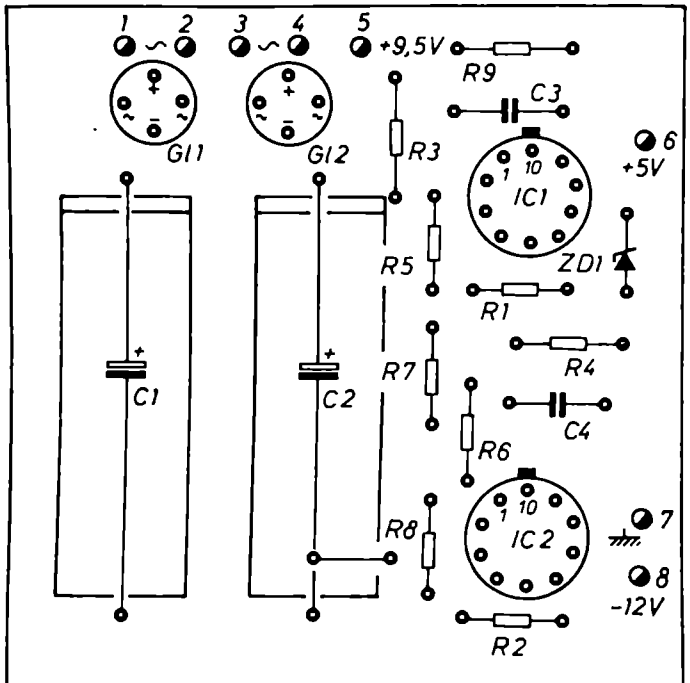


Bild 56 Bestückungsplan zum Netzteil für den Chopper

Stückliste zum Netzteil für den Chopper

R_1 = 2,2 kΩ R_6 = 4,7 kΩ R_8 = 6,8 kΩ
$R_2 = R_5$ = 2,7 kΩ R_7 = 8,2 kΩ R_9 = 180 Ω
$R_3 = R_4$ = 6,8 Ω
Alle Widerstände sind Kohleschichtwiderstände mit einer Belastbarkeit von 0,3 W und einer Fehlertoleranz von 5%.

$C_1 = C_2$ = Elko 1000 µF / 35 V
$C_3 = C_4$ = 180 pF / 63 V
ZD_1 = ZPD 5,1 oder ZF 5,1
$GI_1 = GI_2$ = Brückengleichrichter B 40 C 800 Si

$IC_1 = IC_2$ = µA 723 HC

Hersteller: FAIRCHILD
Distributor: Dr. Günther Dohrenberg
Industrievertretungen
1000 Berlin 30
Bayreuther Str. 3

dazu 2 Kühlsterne 33 °C/W

S_1 = Kippschalter, 2 x Ein
Si_1 = Sicherung 0,2 A, mittelträge
dazu 1 Einbausicherungshalter
Tr_1 = Trafo prim.: 220 V
sek.:;2 x 15 V, 0,2 A
1 Leiterplatte Bild 43
7 Lötstifte
div. Montage- und Verdrahtungsmaterial

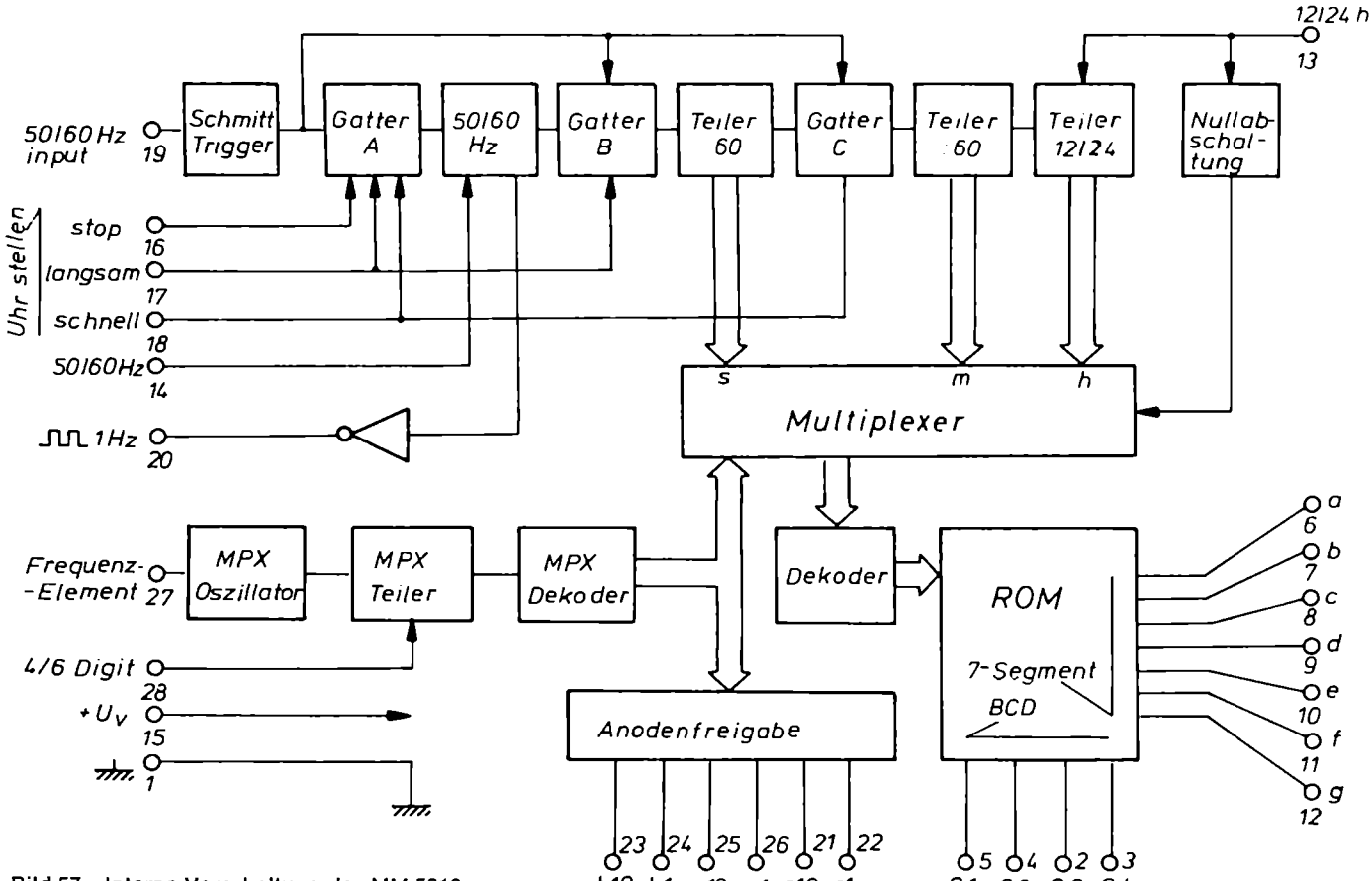
II. 2. MOS-Digitaluhr

Eine elektronische Digitaluhr stellt im Prinzip nichts anderes dar als eine Zählerkette, in die ein sehr frequenzstabiler Zeittakt eingezählt wird. Die Zählfolge muß mit Hilfe geeigneter Gatterverknüpfungen dem 60-, bzw. 12-System der Uhr angepaßt werden; über Dekodierer und Anzeigentreiber wird der jeweilige Zählerstand ausgelesen. Als Zeittakt bietet sich zum einen das stabile 220-V/50-Hz-Netz an, zum anderen eine Quarzoszillatorschaltung.

Die im folgenden beschriebene Digitaluhr wird mit einem in PMOS-Technik hergestellten LSI-IC, dem Uhrenbaustein MM 5313 aufgebaut. Das IC enthält bereits nahezu alle für den Aufbau einer elektronischen Digitaluhr erforderlichen Schaltungen, so daß nur noch wenige Bauelemente, hauptsächlich die Stromversorgung und die Treibertransistoren für Siebensegmentanzeigen, extern angeschlossen werden müssen. Man erkennt den Trend der MOS-Technik zu möglichst komplexen Bausteinen. Dies vereinfacht weitgehend den praktischen Aufbau der Uhr, so daß auch ein weniger versierter Amateur das Gerät ohne Schwierigkeiten nachbauen kann.

II. 2. 1. Der PMOS-LSI-Uhrenbaustein MM 5313

Bild 57 zeigt stark vereinfacht die interne Verschaltung des in ein 28-poliges DIL-Gehäuse eingebauten Uhren-ICs in Form eines Blockschaltbildes.
Der integrierte Schaltkreis arbeitet mit einem Zeittakt von 50 Hz (westeuropäisches Verbundnetz) oder 60 Hz (amerikanisches Verbundnetz). Über einen besonderen Eingang (Pin 14) kann die Uhr wahlweise für 50-Hz-, bzw. 60-Hz-Betrieb programmiert werden. Diesen Eingangstakt kann man entweder durch Einweggleichrichtung aus dem Lichtnetz gewinnen, oder mittels eines sehr genauen Quarzoszillators. Eine geeignete Quarzzeitbasis wird im Abschnitt II. 3. beschrieben.
Mit einem Schmitt-Trigger wird der Zeittakt zu definierten Rechteckimpulsen umgeformt, die dann in eine Zählerkette eingespeist werden. Je nach dem logischen Zustand am Pin 14 (50/60 Hz) wird das Eingangssignal durch 50 (Pin 14 auf „H") bzw. 60 (Pin 14 auf „L") geteilt, womit dann am Ausgang des Gatters B ein 1-Hz-Signal für den Uhrenteiler ansteht. Zudem wird dieses Signal über den Pin 20 (⎍⎍⎍) nach außen geführt. Pin 20 bleibt für unsere Zwecke unbeschaltet. Der 1-Hz-Sekundentakt wird dann nochmals durch 60 geteilt (60 Sekunden — 1 Minute) und über das Gatter C einem weiteren Teiler durch 60 (60 Minuten = 1 Stunde) zugeführt. Je nach logischer Be-



74 Bild 57 Interne Verschaltung des MM 5313

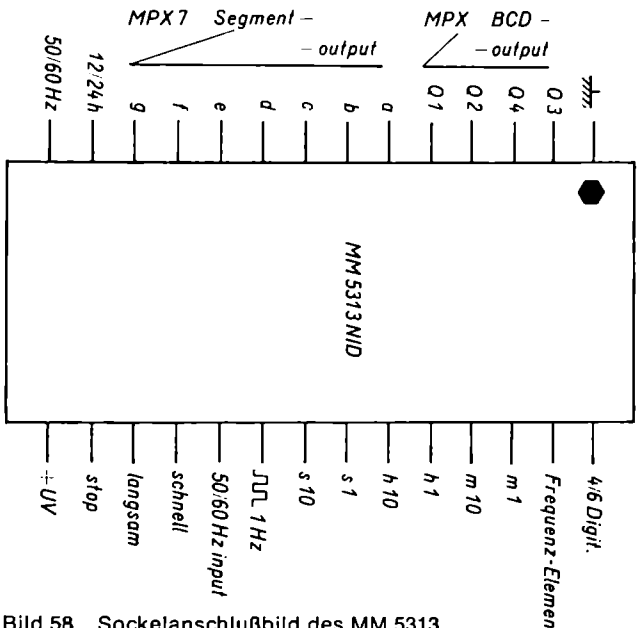


Bild 58 Sockelanschlußbild des MM 5313

schaltung des Pin 13 (12/24 h) arbeitet die Uhr im 12-Stunden-, bzw. im 24-Stunden-Betrieb, d. h., der Stundenteiler kann für eine Frequenzteilung durch 12 (Pin 13 auf „L") oder 24 (Pin 13 auf „H") programmiert werden. Beim 12-Stunden-Modus wird automatisch durch den mit „Nullabschaltung" bezeichneten Block die erste Stunden-Null unterdrückt, die beim Rückstellen der Zählerkette, also beim Übergang von 11.59.59 auf 12.00.00 entstehen würde, statt dessen wird eine 12 angezeigt.

Das Stellen der Uhr erfolgt über die Gatter A, B und C. Wird Gatter A durch ein „L" am Eingang 16 (stop) gesperrt, so werden überhaupt keine Impulse mehr in die Zählerkette der Uhr eingegeben; man kann die Zeitanzeige hiermit also anhalten. Wird durch ein „L" am Pin 17 (langsam) das Gatter B freigegeben, so kann die Uhr mit einer Geschwindigkeit von 1 Minute pro Sekunde gestellt werden; wird durch ein „L" am Pin 18 (schnell) Gatter C durchgeschaltet, so wird die Uhr mit einer Stunde pro Sekunde gestellt. Die Gatter A, B und C werden durch Transmissionsgatter (vgl. I. 3. 2. 4.) realisiert. Im normalen Zählbereich müssen die Anschlüsse 16, 17 und 18 auf „H"-Pegel liegen.

Die Auslegung der jeweiligen Zählerstände für Stunden (h), Minuten (m) und Sekunden (s) erfolgt im Multiplexverfahren. Es wäre unsinning, die jeweiligen Ziffern für Stunden, Minuten und Sekunden gleichzeitig siebensegmentdekodiert über zahlreiche IC-Pins auszulesen. Man benötigte hierzu bei 6stelliger Siebensegmentanzeige 6 x 7 = 42 Anschlüsse (!), damit aber würde das IC sehr groß und unhandlich werden.

Im allgemeinen besitzen handelsübliche Siebensegment-LED-Anzeigen eine gemeinsame Anode, die mit AC (= Anode Common) bezeichnet wird und 7 Katho-

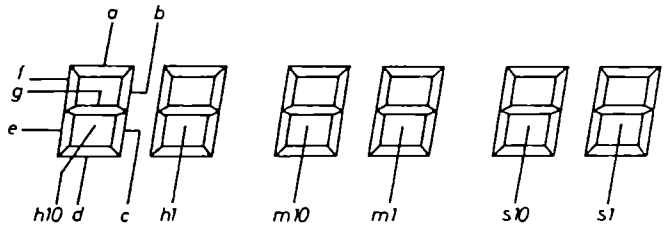


Bild 59 Bezeichnung der LED-Anzeigen

den für die 7 Segmente, die gemäß Bild 49/50 mit a, b, c, d, e, f, g bezeichnet werden. Die Katoden aller Segmente a, die Katoden aller Segmente b usw. der 6 LED-Anzeigen werden zusammengeschaltet und über Treiberstufen an die Pins 6 (= a), 7 (= b), 8 (= c), 9 (= d), 10 (= e), 11 (= f) und 12 (= g) des Uhrenbausteins MM 5313 angeschlossen. Die Anoden AC der Siebensegmentanzeigen für die Stundenanzeige, bezeichnet mit h_{10} (= Stunden-Zehner) und h_1 (= Stunden-Einer), werden über Treiber an die Pins 23 (h_{10}), bzw. 24 (h_1) des Uhren-ICs angeschlossen, die Anoden m_{10} (= Minuten-Zehner) und m_1 (= Sekunden-Einer) der LED-Anzeigen für die Minuten-, bzw. Sekundenanzeige sind über Treiberstufen mit den Pins 25 (m_{10}) und 26 (m_1), bzw. 21 (s_{10}) und 22 (s_1) zu verbinden.

Der Multiplexer liest nacheinander in der Reihenfolge h_{10}, h_1, m_{10}, m_1, s_{10}, s_1 die Zählerstände für Stunden, Minuten und Sekunden mit einer durch den Multiplex-Oszillator (= MPX-Oszillator) gegebenen Frequenz ab und leitet diese über einen Umkodierer (Dekoder) einem Festwertspeicher ROM (= Read Only Memory) zu, der beim MM 5313 für sowohl Siebensegmentausgabe als auch BCD-Ausgabe programmiert ist.

Wenn nun z. B. gerade der Zählerstand für die Minuten-Zehner (m_{10}) abgefragt wird und somit siebensegmentdekodiert an den Pins 6 bis 12 des MM 5313 anliegt, so sorgt der mit „Anodenfreigabe" bezeichnete Block dafür, daß in genau diesem Moment nur die Anode m_{10} für die Minuten-Zehner freigegeben ist. Das bedeutet, daß obwohl der Zählerstand für die Minuten-Zehner an allen 6 Siebensegmentanzeigen anliegt, nur genau die Anzeige m_{10} für die Minuten-Zehner aufleuchtet und alle anderen LED-Anzeigen dunkel bleiben.

Bild 60 veranschaulicht diesen Sachverhalt nochmals grafisch. Angezeigt wird die Zeit 14.53.26 (14 Stunden, 53 Minuten, 26 Sekunden). Nacheinander werden in den Zeiteinheiten t_1 bis t_6 die gemeinsamen Anoden h_{10}, h_1, m_{10}, m_1, s_{10}, s_1 vom Block „Anodenfreigabe" freigegeben. Gleichzeitig müssen aber die richtigen Segmente angesteuert werden. Ist z. B. im Zeitintervall t_3 die Anode m_{10} freigegeben, so müssen die Segmentausgänge 6 (= a), 8 (= c), 9 (= d), 11 (= f) und 12 (= g) auf „H"-Pegel schalten; im darauffolgenden Zeitintervall t_4 ist m_1 angesteuert, und es müs-

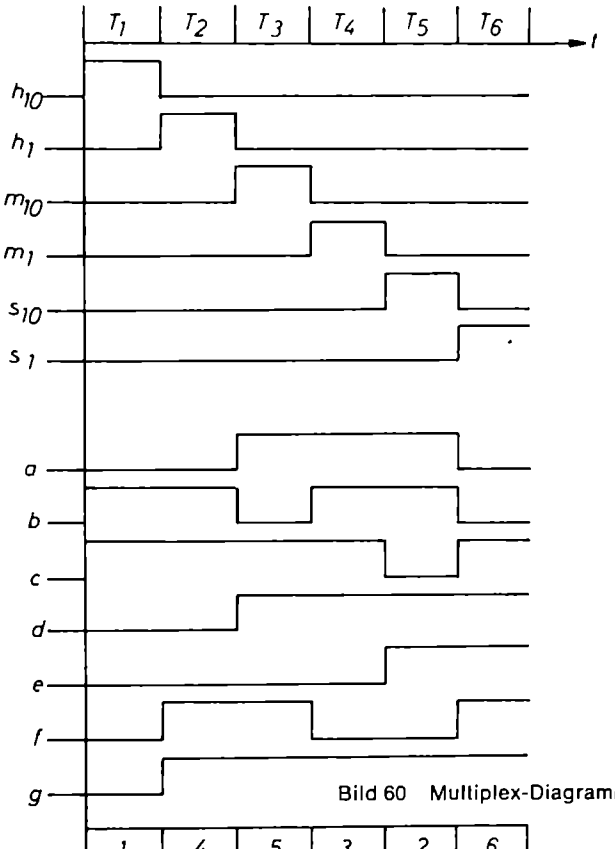


Bild 60 Multiplex-Diagramm

sen genau die Segmente aufleuchten, die zur Darstellung einer „3" erforderlich sind, also die Segmente a, b, c, d, g.

Die Multiplex-Frequenz wird durch ein am Pin 27 anzuschließendes RC-Glied festgelegt. Wählt man die Multiplex-Frequenz recht hoch, z. B. mehrere kHz, so scheint die Anzeige aufgrund der Trägheit des menschlichen Auges flimmerfrei.

Ein weiterer Vorteil des Multiplexverfahrens besteht darin, daß immer nur 1 Siebensegmentanzeige Strom verbraucht. Damit kann bei 6stelliger Anzeige der Stromverbrauch auf 1/6 des Wertes abgesenkt werden, der sich bei gleichzeitiger Ansteuerung aller Anzeigen ergeben würde.

Die MPX-Oszillatorfrequenz wird je nach dem logischen Zustand am Pin 28 (4/6 Digit) mittels einer BCD-Zählerkette bis 4, bzw. bis 6 gezählt, dann wird der Zähler zurückgesetzt. Dieser BCD-Zähler ist im Bild 57 mit „MPX-Teiler" bezeichnet. Der MPX-Dekoder besitzt 6 Ausgänge, die nacheinander je nach der im MPX-Teiler BCD-kodiert anstehenden Ziffer einerseits über den Block „Anodenfreigabe" eine der Anoden h_{10} bis s_1 ansteuern und zum anderen den zugehörigen Zählerstand für Stunden, Minuten, Sekunden über den Multiplexer in einen speziellen, dem ROM vorgeschalteten Dekoder übertragen. Ist Pin 28 auf „H"-Pegel geschaltet, so zählt der MPX-Teiler immer nur bis 4, und es werden nur Stunden und Minuten

angezeigt, liegt Pin 28 jedoch auf „L"-Pegel, so zählt der MPX-Teiler immer bis zur Ziffer 6, und es werden neben Stunden und Minuten auch noch die Sekunden in der oben beschriebenen Weise ausgelesen und zur Anzeige gebracht.

Ein für Siebensegmentausgabe programmiertes ROM enthält in seinen Speicherzellen alle die Informationen, die zur Auslesung einer beliebigen Siebensegmentziffer erforderlich sind. Um aber eine Ziffer siebensegmentdekodiert aus dem ROM herauszuholen, muß erst eine ganz bestimmte, sogenannte „Adresse" angewählt werden. Der dem ROM vorgeschaltete Dekoder kodiert die mittels des Multiplexers aus dem Uhrenteiler durchgeschaltete BCD-Information für eine bestimmte Ziffer derart um, daß genau diejenige Adresse im ROM angewählt wird, die zur Siebensegmentauslesung der BCD-verschlüsselten Ziffer erforderlich ist. Die beiden mit „Dekoder" und „ROM" bezeichneten Blöcke ließen sich durch einen herkömmlichen BCD-zu-Siebensegment-Dekoder ersetzen. In der Praxis läßt sich jedoch gerade mit den Mitteln der MOS-Technik eine Umkodierung mit Hilfe eines ROM einfacher und mit weniger Bauteilen realisieren. Deshalb entschied man sich bei der Entwicklung des MM 5313 für dieses zunächst etwas umständlich anmutende Verfahren.

Ergänzend sei noch gesagt, daß bei dem verwendeten Uhren-IC MM 5313 neben den Siebensegmentausgängen auch noch BCD-Ausgänge vorhanden sind; diese werden aber in der folgenden Bauanleitung nicht genutzt.

Der Übersichtlichkeit halber seien abschließend in Form einer Tabelle nochmals die logischen Zustände, die an den Anschlüssen zur Programmierung der verschiedenen Betriebsarten des Uhren-ICs anliegen müssen, zusammengestellt. Es sei darauf hingewiesen, daß sämtliche Eingänge intern über einen 20-kΩ-Widerstand mit der positiven Versorgungsspannung verbunden sind. Bleibt ein Eingang also unbeschaltet, so liegt er auf „H"-Potential.

Tabelle:

Pin	Logikpegel	Betriebsart
14	H	50-Hz-Zeittakt
14	L	60-Hz-Zeittakt
28	H	4stellige Anzeige
28	L	6stellige Anzeige
13	H	24-Stunden-Betrieb
13	L	12-Stunden-Betrieb
16	L	Uhrenteiler blockiert
17	L	Uhr langsam stellen
18	L	Uhr schnell stellen
16, 17, 18	H	Uhr läuft

II. 2. 2. Schaltung der MOS-Digitaluhr

Bild 61 zeigt den Gesamtschaltplan der MOS-Digitaluhr. Die sekundäre Wechselspannung von 14 V wird mit Hilfe des Silizium-Brückengleichrichters Gl_1 gleichgerichtet, der groß dimensionierte Ladekondensator C_2 bewirkt eine gute Glättung der pulsierenden Gleichspannung. Der MM 5313 kann mit einer nicht stabilisierten Gleichspannung betrieben werden, da sich der Betriebsspannungsbereich des Uhren-ICs von +10 V bis +19 V erstreckt. Falls die Uhr aber nicht mit dem Netz synchronisiert werden soll und statt dessen die im Abschnitt II. 3. erläuterte Quarzzeitbasis, die dann den stabilen Zeittakt erzeugt, verwendet wird, so soll diese an das Netzteil der Uhr mit angeschlossen werden können; da aber die Versorgungsspannung der Quarzzeitbasis +12 V nicht übersteigen darf, wurde auch gleich die Z-Diode ZD_1 eingebaut, welche dies verhindert, damit der Quarzoszillator nicht instabil wird. Es kann vorkommen, daß bei großer Belastung durch die LED-Anzeigen +12 V trotz Stabilisierung unterschritten werden, jedoch wird dadurch weder das Funktionieren des Uhren-ICs noch der Quarzzeitbasis beeinträchtigt.

Falls die Uhr mit dem 50-Hz-Netz als Taktfrequenz betrieben werden soll, müssen R_2 und C_3 eingebaut werden; das 50-Hz-Signal wird dann dem Takteingang Pin 19 zugeführt. Die Diode D_1 schützt diesen Eingang vor Überspannung. Sowie die Impulse aus irgend einem Grunde die positive Versorgungsspannung um den Wert der Schwellspannung der Diode D_1 überschreiten, wird D_1 leitend. Wird die Digitaluhr mit der später beschriebenen Quarzzeitbasis ausgerüstet, so entfallen R_2 und C_3. Der Ausgang der Quarzzeitbasis wird dann mit Lötstift 5 verbunden.

Das die Multiplex-Frequenz bestimmende RC-Glied besteht aus dem Kondensator C_4 und dem Widerstand R_3. Die Werte für C_4 und R_3 wurden so gewählt, daß die Multiplex-Frequenz bei einer Betriebsspannung von +12 V bei ca. 1 kHz liegt. Die Anzeige erscheint demnach völlig flimmerfrei.

Der Uhrenbaustein wurde für 50-Hz-Betrieb, 6stellige Anzeige und 24-Stunden-Modus fest programmiert, Pin 13 und 14 bleiben demzufolge unbeschaltet. Die Pins 16, 17 und 18, mit denen die Uhr gestellt werden soll, wurden an die Taster Ta_1, Ta_2 und Ta_3 gelegt. Normalerweise sind die Schalterkontakte geöffnet, die Anschlüsse des ICs liegen dann über den internen 20-kΩ-Widerstand an der positiven Versorgungsspannung, und die Zeit wird richtig angezeigt. Soll die Uhr gestellt werden, so müssen die Taster Ta_1, Ta_2 und Ta_3 betätigt werden. Damit wird der zugehörige IC-Pin auf „L" gelegt, wie es die zuvor angegebene Tabelle verlangt.

Die Siebensegmentanzeigen, die im Schaltplan nicht mit eingezeichnet wurden, werden über einfache Trei-

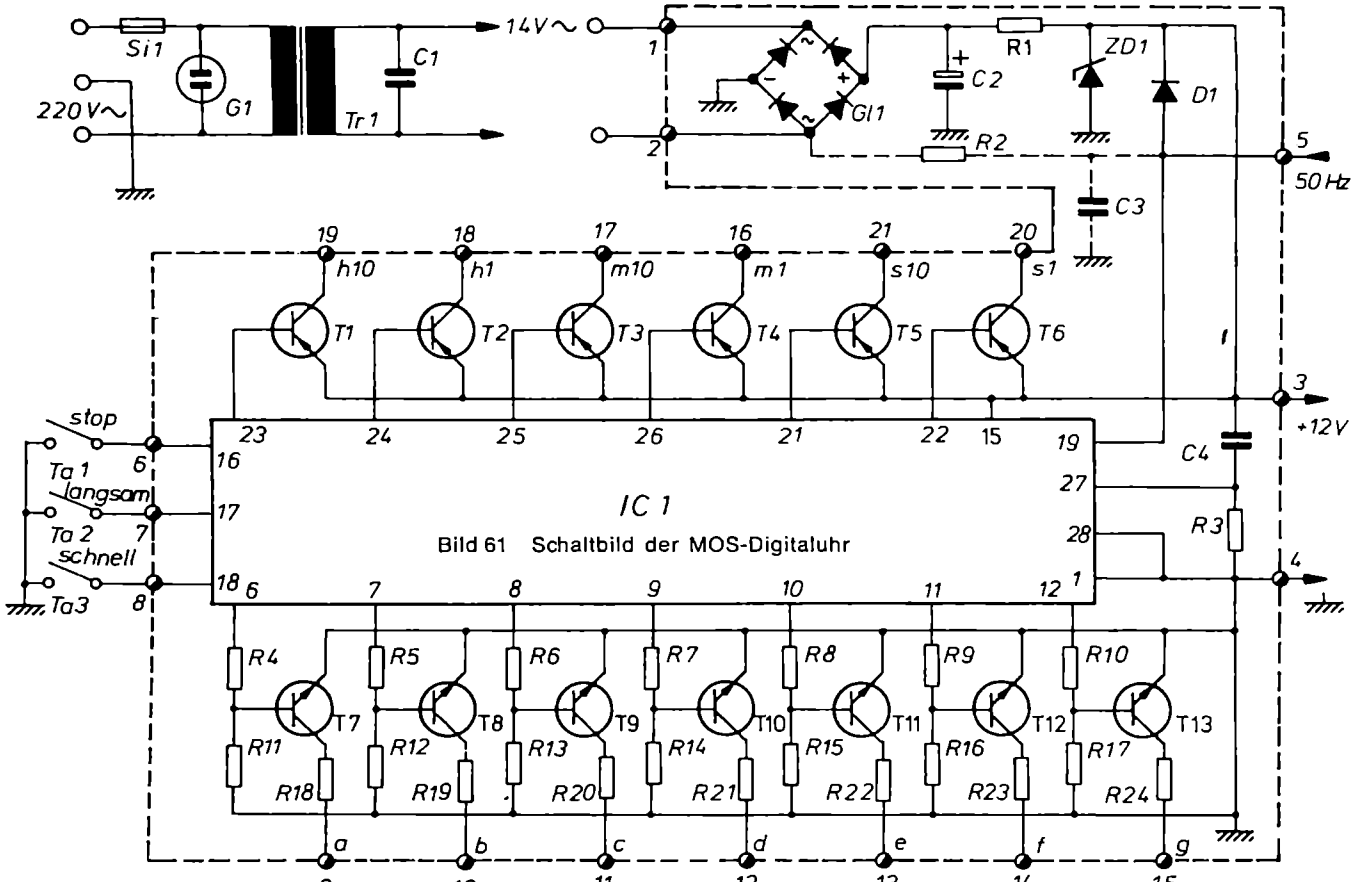


Bild 61 Schaltbild der MOS-Digitaluhr

berstufen angesteuert. Die Katoden der zusammengehörenden Segmente aller LED-Anzeigen sind zusammengeschaltet, sie werden mit den Lötstiften 9 (= a) - 15 (= g) verbunden. Die gemeinsamen Anoden der Ziffernanzeigen müssen verbunden werden mit den Lötstiften 19 (= h_{10}), 18 (= h_1), 17 (= m_{10}), 16 (= m_1), 21 (= s_{10}) und 20 (= s_1). Die Widerstände R_4 - R_{10} und R_{11} - R_{17} teilen die an den Pins des MM 5313 (= IC_1) anstehenden Steuersignale herunter, damit über die Basis-Emitter-Strecken der Treibertransistoren T_7 - T_{13} für die Segmente a - g die IC-Ausgänge nicht zu stark belastet werden. Die Pins 21-26 für die gemeinsamen Anoden der Anzeigen sind mit den Basen der Treibertransistoren T_1 - T_6 verbunden. Sowie an der Basis einer der Transistoren T_7 - T_{13} ein positives Steuersignal anliegt, schaltet der jeweilige Transistor durch und verbindet die Katoden der zu den entsprechenden Segmenten gehörenden Lumineszenzdioden über die Widerstände R_{18} - R_{24} mit Masse. Ein bezogen auf das Emitterpotential negatives Signal an der Basis einer der Transistoren T_1 - T_6 legt über die Collector-Emitter-Strecke die jeweilige gemeinsame Anode auf +12 V. Es leuchten also immer nur die Segmente auf, deren zugehörige Leuchtdioden über die Transistoren T_1 - T_6 sowohl mit der positiven Versorgungsspannung als auch über die Collector-Emitter-Strecken einer der Transistoren T_7 - T_{13} mit Masse verbunden sind.

Die Vorwiderstände R_{18} - R_{24} legen den Arbeitspunkt der Leuchtdiode fest, also den Strom, der durch die Diode fließt. Wenn man annimmt, daß an den Collector-Emitter-Strecken der Treibertransistoren die Schwellspannung in Höhe von ca. 0,7 V abfällt und über den Leuchtdioden eine Schwellspannung von ca. 2 V, so errechnet sich der durch die Leuchtdiode fließende Strom I zu

$$I = \frac{U_v - 3{,}4\ V}{R_v}$$

wobei $R_v = R_{18} = R_{19} = \ldots = R_{24}$ und $U_v = +12$ V Versorgungsspannung bedeuten. Je größer der Strom I ist, desto heller leuchtet die Anzeige, was aber keineswegs heißen soll, daß die Helligkeit linear vom Strom abhängt. Nach Überschreiten eines Sättigungspunktes kann die Helligkeit nur noch unwesentlich gesteigert werden. Zudem verkürzt ein höherer Strom natürlich die Lebensdauer der Anzeige. Der Strom I sollte bei ca. 20 mA liegen. Als Mittelmaß kann man bei der verwendeten Anzeige für die Widerstände R_{18} - R_{14} Werte zwischen 470 Ω und 680 Ω wählen, man sollte 330 Ω jedoch nicht unterschreiten.

II. 2. 3. Praktischer Aufbau der MOS-Digitaluhr

Die gesamte Uhr wird auf 2 Printplatten recht kompakt aufgebaut. Auf der einen Printplatte ist die gesamte Elektronik einschließlich Netzteil (ohne Trafo) untergebracht, auf die andere Printplatte werden die

6 Siebensegmentanzeigen montiert. Bild 62 zeigt die Uhrenplatine für die Elektronik, Bild 64 die Anzeigeplatine für die Ziffernanzeigen. Bild 63 und Bild 66 stellen die zugehörigen Bestückungspläne dar.

Das Uhren-IC MM 5213, dessen Pinbelegung Bild 58 darstellt, lötet man zweckmäßigerweise nicht direkt ein, sondern über einen 28poligen DIL-Sockel. Da es sich um ein MOS-IC handelt, ist Vorsicht betreffend statischer Elektrizität geboten.

Die Z-Diode ZD_1 besitzt an einem Ende einen Gewindebolzen, der mit der Katode verbunden ist. Damit kann das Bauelement mit einer M-4-Mutter auf der Platine in der dafür vorgesehenen Bohrung befestigt werden. Ein Kühlstern von 33 °C/W, den man über das Gehäuse der Z-Diode steckt, reicht zur Kühlung aus.

Wenn die Uhr mit dem Netztakt betrieben werden soll, müssen der Kondensator C_3 und der Widerstand R_2 eingelötet werden. Bei Betrieb mit der im Abschnitt II. 3. beschriebenen Quarzzeitbasis müssen die beiden Bauteile unbedingt weggelassen werden. Der Ausgang der Quarzzeitbasis wird dann mit dem Lötstift 5 auf der Uhrenplatine verbunden. Auch die beiden Lötstifte 3 (+12 V) und 4 (⏚) dienen zum Anschluß der Quarzzeitbasis. Sie liefern die Versorgungsspannung für die Zeitbasisschaltung.

An die Stifte 6, 7 und 8 werden die 3 Taster Ta_1, Ta_2 und Ta_3 zum Stellen der Zeit angeschlossen. Die 3 anderen Kontakte der Taster werden mit Masse verbunden.

Der Transformator mit Sicherung und Glimmlampe sowie der Kondensator C_1 wurden nicht auf der Platine untergebracht, um diese nicht unhandlich groß werden zu lassen. Selbstverständlich kann man den Trafo auch im Uhrengehäuse selbst unterbringen, wer aber auf ein möglichst kleines Gehäuse Wert legt, dem sei empfohlen, den Trafo in einem separaten Gehäuse anzubringen. Über ein zweiadriges Kabel mit Phonostecker und -buchse kann die Sekundärseite des Trafos mit der Uhr verbunden werden. Die beiden Kabel sind an den Lötstiften 1 und 2 festzulöten. Den Kondensator C_1 kann man direkt an der Sekundärwicklung des Trafos festlöten.

Als Siebensegmentanzeige kann sowohl die rotleuchtende DL 707 (Bild 65) als auch die grünleuchtende SLA 11 (Bild 67) verwendet werden. Beide Anzeigen sind mit einem Dezimalpunkt ausgerüstet, der aber hier aufgrund der ohnehin übersichtlichen Anordnung der LED-Anzeigen auf der Anzeigenplatine nicht angeschlossen wurde. Die DL 707 ist etwas billiger als die SLA 11. Die grüne SLA 11 besitzt dafür aber im Gegensatz zur DL 707 sehr kontrastscharfe Segmente.

Bild 64 zeigt die Druckvorlage und Bild 66 den Bestückungsplan zur Anzeigeplatine. Da bei der DL 707 die gemeinsamen Anoden (AC) nicht über einen ein-

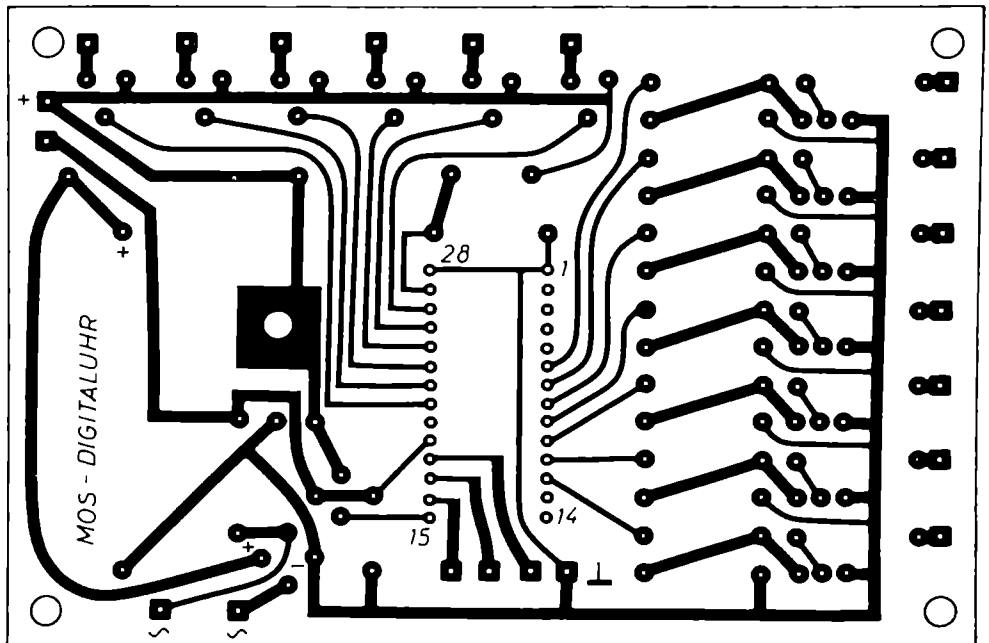


Bild 62
Druckvorlage
zur MOS-Digitaluhr

zigen Pin herausgeführt sind, sondern an 3 Pins angeschlossen sind, die zudem nicht untereinander verbunden sind, sind zahlreiche Kabelbrücken auf der Anzeigeplatine bei nur einseitiger Leiterbahnenführung unumgänglich. Uhrenplatine und Anzeigeplatine verbindet man am besten über 2 kurze Flachbandkabel miteinander. Genau wie bei der Uhrenplatine sind bei der Anzeigeplatine die Segmente a - g an den Lötstiften 9 - 15 angeschlossen und die Anoden h_{10} am Stift 19, h_1 an 18, m_{10} an 16, s_{10} an 21 und s_1

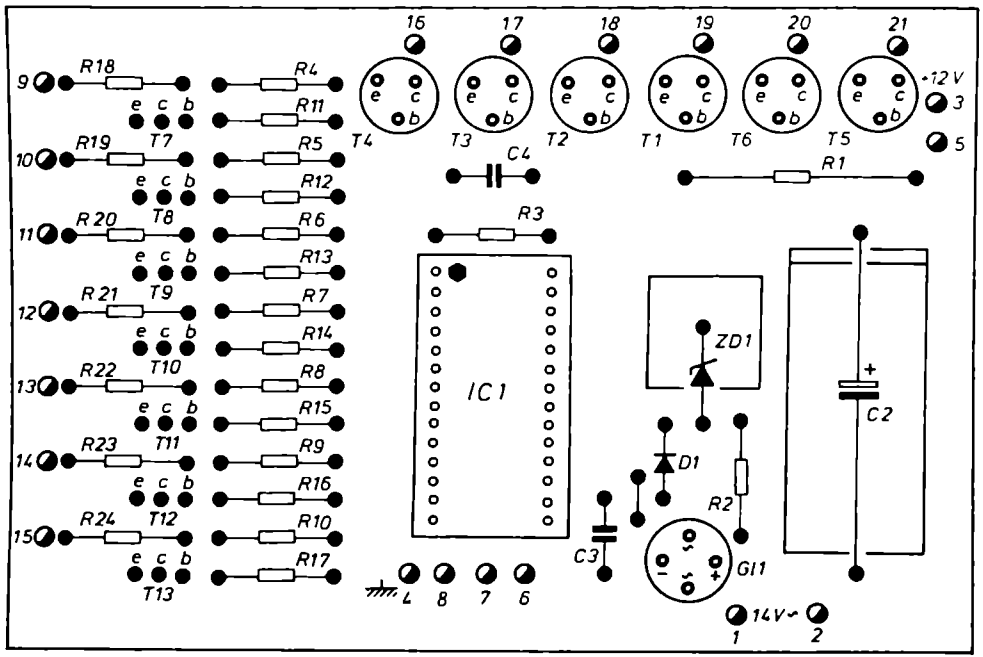
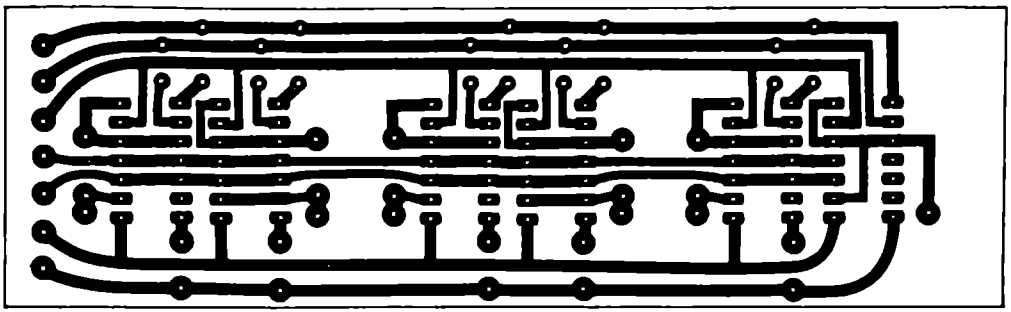


Bild 63
Bestückungsplan
zur MOS-Digitaluhr

am Stift 20. Es empfiehlt sich, vor den Ziffernanzeigen eine rote, bzw. grüne Kontrastscheibe aus Plexiglas anzubringen. Damit ist sichergestellt, daß auch bei Tageslicht die Zeit einwandfrei abgelesen werden kann.

Beim Probelauf der Uhr hat sich erwiesen, daß mit dem Netztakt eine sehr hohe Ganggenauigkeit erreicht werden kann, wenn man dafür sorgt, daß Störimpulse, die z. B. durch das Schalten großer Lasten oder nicht hinreichend entstörter Triacschaltungen



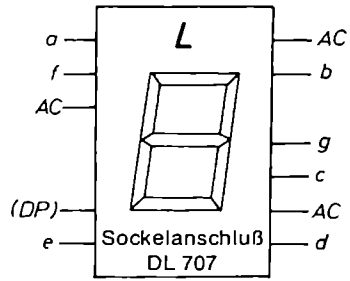


Bild 65

Bild 64 Druckvorlage zur Anzeigeplatine für die MOS-Digitaluhr

Bild 66 Bestückungsplan zur Anzeigeplatine für die MOS-Digitaluhr

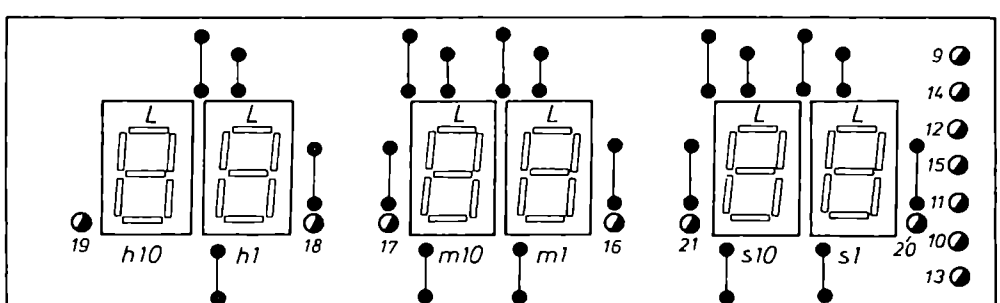
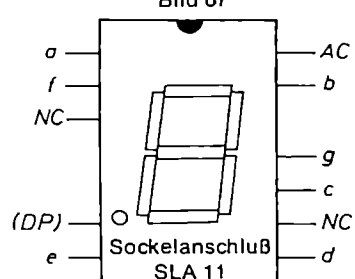


Bild 67



Stückliste zur MOS-Digitaluhr

1) Uhrenplatine

R_1 = 18 Ω / 4 Watt, Drahtwiderstand
$R_2 = R_3$ = 100 kΩ
$R_4 = R_5 = R_6 = R_7 = R_8 = R_9 = R_{10}$ = 3,3 kΩ
$R_{11} = R_{12} = R_{13} = R_{14} = R_{15} = R_{16} = R_{17}$ = 33 kΩ
$R_{18} = R_{19} = R_{20} = R_{21} = R_{22} = R_{23} = R_{24}$ = 560 Ω
Alle Widerstände mit Ausnahme von R_1 sind Kohleschichtwiderstände mit einer Belastbarkeit von ca. 0,3 W und einer Fehlertoleranz von 5%.
C_2 = 2200 µF / 25 V
C_3 = 0,01 µF / 63 V
C_4 = 0,022 µF / 63 V
$T_1 = T_2 = T_3 = T_4 = T_5 = T_6$ = 2 N 2905 oder BCW 80 oder BSV 16
$T_7 = T_8 = T_9 = T_{10} = T_{11} = T_{12} = T_{13}$ = 2 N 2926 oder BC 168 oder BCY 59
D_1 = 1 N 914 oder 1 N 4148 oder BAY 61
ZD_1 = ZX 12
dazu 1 Kühlstern 33 °C/W und eine Befestigungsmutter M 4
GI_1 = Brückengleichrichter B 40 C 800 Si
IC_1 = MM 5313 N
Hersteller: NATIONAL SEMICONDUCTOR
Distributor: Sasco
8011 Putzbrunn, Hermann-Oberth-Str. 10
$Ta_1 = Ta_2 = Ta_3$ = Taster, 1 Arbeitskontakt
1 Leiterplatte Bild 62, 20 Lötstifte, 1 Phonobuchse, 3polig
div. Montage- und Verdrahtungsmaterial

2) Anzeigeplatine

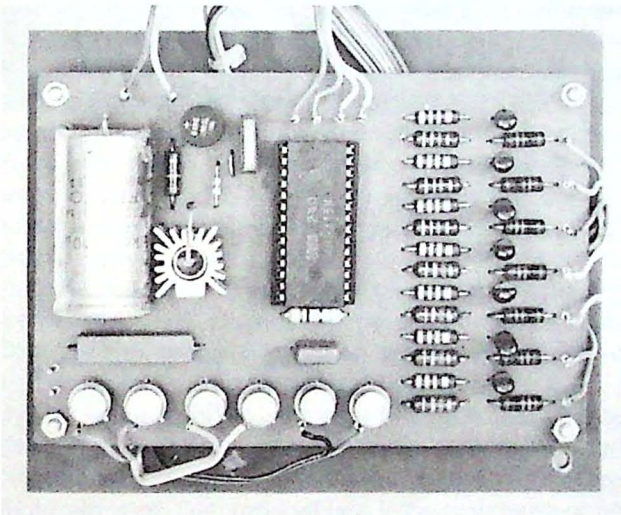
6 x DL 707 (rotleuchtende 7-Segment-Galliumphosphid-Anzeige)
Hersteller: LITRONIX
Distributor: Omni Ray GmbH
6700 Ludwigshafen, Moltkestr. 8
oder
6 x SLA 11 (grünleuchtende 7-Segment-Gallium-phosphid-Anzeige)
Hersteller: OPCOA
Distributor: Roederstein Bauelemente Vertrieb GmbH
1000 Berlin 41, Grunewaldstr. 39a
dazu 6 14polige DIL-Sockel
1 Leiterplatte Bild 64
13 Lötstifte
div. Montage- und Verdrahtungsmaterial

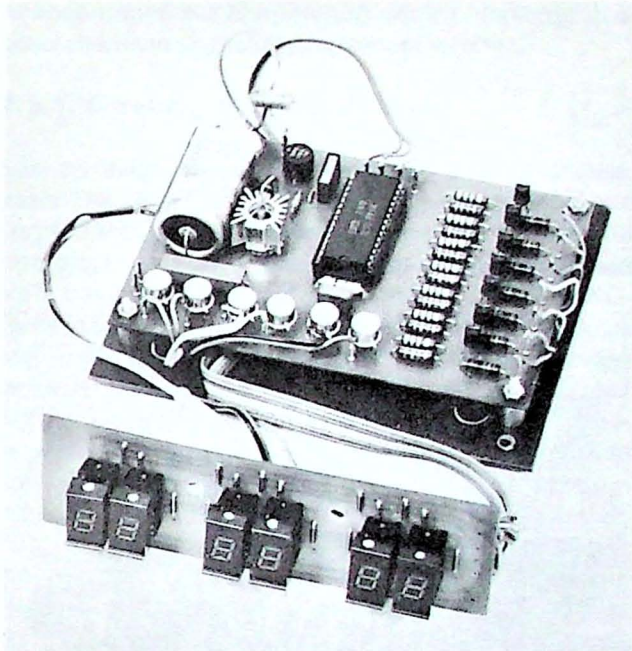
3) Netzteil

Tr_1 = Trafo prim.: 220 V
sek.: 12 V, 0,3 A
G_1 = Glimmlampe für 220 V mit eingebautem Vorwiderstand
Si_1 = Sicherung 0,2 A, mittelträge
dazu 1 Einbauhalterung
C_1 = 4700 pF

Phonostecker 3polig
evtl. Entstörglied
div. Montage- und Verdrahtungsmaterial

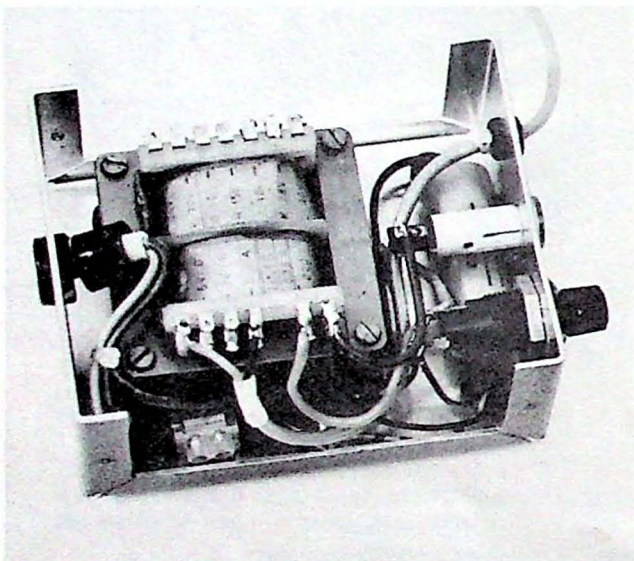
entstehen, unterdrückt werden. Der Kondensator C_1 bewirkt eine einigermaßen hinreichende Störsicherheit, als sehr vorteilhaft hat sich der zusätzliche Einbau eines kompletten Entstörgliedes erwiesen. Es handelt sich dabei um ein kunststoffvergossenes Bauteil, das im wesentlichen Kapazitäten enthält und vor die Primärwicklung entsprechend einem aufgedruckten Anschlußbild in die Netzleitung eingeschaltet wird.

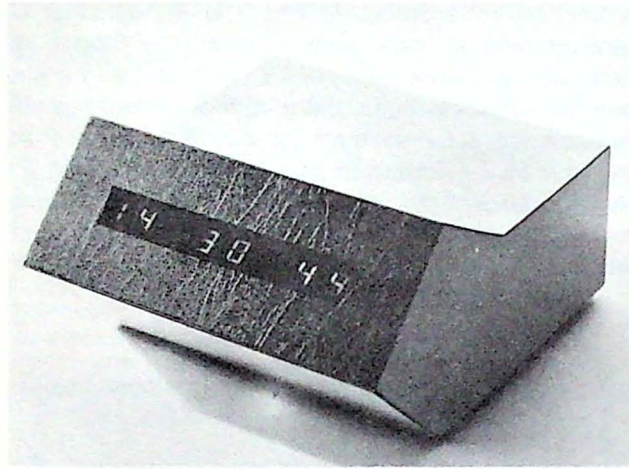




Bestückungsfotos zur MOS-Digitaluhr

Bestückungsfoto zur MOS-Digitaluhr





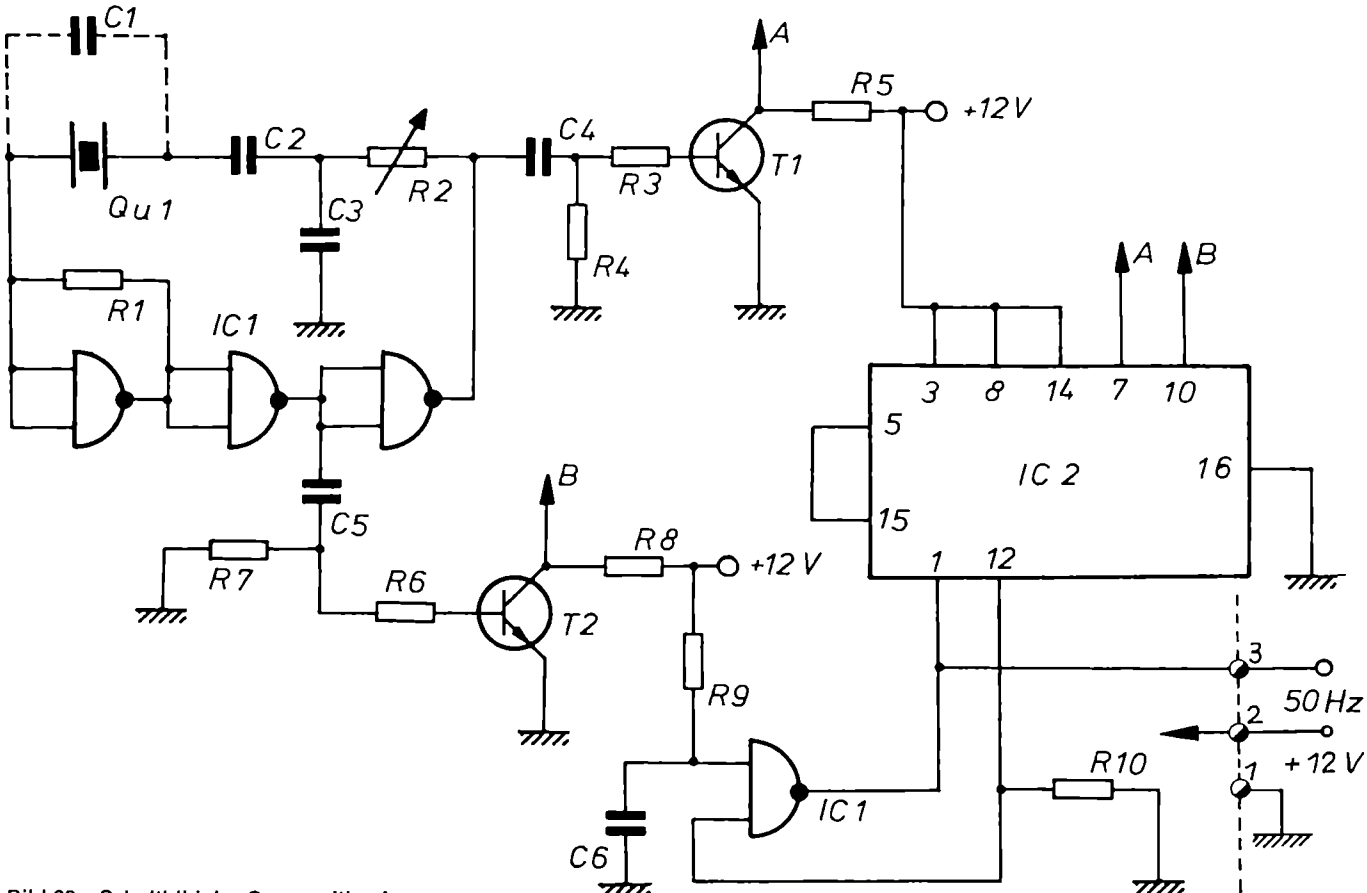
MOS-Digitaluhr Gesamtansicht

II. 3. Quarzzeitbasis

Zeitbasis-Schaltungen dienen zur Erzeugung eines sehr genauen Zeitnormals, das nach Möglichkeit von Spannungsschwankungen und Temperaturänderungen unabhängig ist.
Ein Monoflop (⇨ monostabile Verzögerungsschaltung) stellt bereits eine Zeitbasis-Schaltung dar. Hierbei nutzt man die Zeitkonstante eines RC-Gliedes, also die Lade-, bzw. Entladezeit eines Kondensators, zur Festlegung einer Zeiteinheit aus. In vielen Fällen sind diese Schaltungen jedoch aufgrund ihrer starken Abhängigkeit von der Versorgungsspannung und von Streuungen der Bauelemente zu ungenau, so daß man auf eine Quarzzeitbasis angewiesen ist. Diese besteht im wesentlichen aus einem Oszillator, dessen Frequenz durch den Quarz sehr genau festgelegt werden kann und einem Frequenzteiler, der die Oszillatorfrequenz herunterteilt, so daß am Ausgang der gewünschte Zeittakt ansteht.
Quarzzeitbasen finden in der Technik vielfache Anwendungen, z. B. zur Festlegung des Zeittaktes einer Digitaluhr oder zur Erzeugung eines Zeitnormals in einem digitalen Frequenz-Meßgerät.
Die im folgenden mit nur zwei MOS-ICs aufgebaute Zeitbasis geht von einer Oszillatorfrequenz von 100 kHz aus, die auf einen Zeittakt von 50 Hz heruntergeteilt wird. Die angegebene Schaltung kann ohne Abänderungen zur Erweiterung der im Abschnitt II. 2. beschriebenen Digitaluhr verwendet werden.

II. 3. 1. Schaltung der Quarzzeitbasis

Bild 68 zeigt das Gesamtschaltbild der Quarzzeitbasis. Der Quarzoszillator arbeitet mit einer Frequenz von 100 kHz, die durch den Schwingquarz sehr genau festgelegt wird. Die Oszillatorschaltung selbst besteht aus drei als Inverter geschalteten CMOS-NAND-Gattern, die über R_2, C_2 und den Quarz rückgekoppelt sind. Zur Aufrechterhaltung der Schwingungen ist eine gleichphasige Rückkopplung erforderlich. Mit 3 Inverterstufen, die nur über einen Quarz rückgekoppelt sind, ist jedoch — wie man leicht nachprüfen kann — nur eine gegenphasige Rückkopplung möglich. Deshalb ist die Anordnung C_2, C_3, R_2 erforderlich, die — natürlich auf Kosten der Flankensteilheit — eine zusätzliche Phasenverschiebung bewirkt. Mit R_2 kann die Frequenz genau abgeglichen werden, R_1 sorgt für ein sicheres Anspringen des Oszillators. Um aus der 100-kHz-Oszillatorfrequenz den 50-Hz-Zeittakt zu erhalten, muß die Oszillatorfrequenz durch den Faktor 2000 geteilt werden. Man könnte dies natürlich mit einer herkömmlichen binären Zählschaltung erreichen, benötigte hierzu aber zahlreiche integrierte Schaltkreise, die eine aufwendige Platine erforderten und zudem nicht ganz billig wären. Eine



90 Bild 68 Schaltbild der Quarzzeitbasis

elegante Methode stellt die Anwendung eines dynamischen Schieberegisters (vgl. I. 3. 1. 4. und I. 3. 2. 5.) dar. Das Prinzip ist folgendes:

Das dynamische Schieberegister besitze 1 000 Speicherzellen, sie seien alle mit einem „L" belegt. Nunmehr wird ein „H" an den Eingang des Registers angelegt und durch einen separaten Taktimpuls in das Schieberegister eingeschoben. Gleichzeitig werden natürlich die in den Speicherzellen des Registers befindlichen „L's" am Ausgang herausgeschoben. Nach genau 1 000 Taktimpulsen ist das Schieberegister mit „H's" gefüllt, und nach dem 1 001. Takt kommt am Ausgang das erste „H" an. Dieses „H" wird mit Hilfe eines NAND-Gatters invertiert und als L" auf den Eingang des Schieberegisters rückgekoppelt. Nunmehr werden also „H's" aus dem Register herausgeschoben und „L's" in das Register eingeschoben. Nach dem 2000. Taktimpuls sind alle „H's" aus dem Register heraus, und beim 2001. Takt kommt wieder das 1. „L" am Ausgang an. Dies wird wieder invertiert und als „H" auf den Eingang zurückgegeben.

Nach jeweils 1 000 Taktimpulsen nimmt also der Ausgang des Schieberegisters einen anderen logischen Zustand an, d. h., 2000 Taktimpulse liefern 1 Impuls am Ausgang des 1 000-Bit-Schieberegisters. Wählt man die Oszillatorfrequenz von 100 kHz als Taktfrequenz, so kann man sowohl am Eingang als auch am

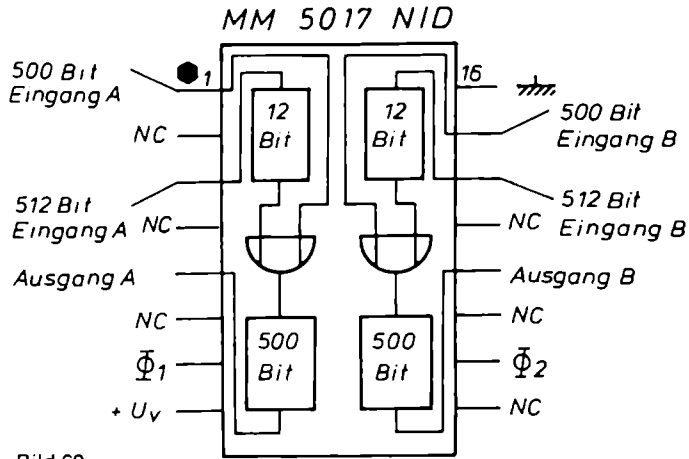


Bild 69
Sockelanschlußbild und interne Verschaltung des MM 5017

Ausgang des dynamischen Schieberegisters einen 100 000-Hz/2 000 = 50-Hz-Takt entnehmen.

Als Schieberegister (⇒ IC_2) wurde der in PMOS-Technik aufgebaute Typ MM 5017 gewählt. Er besteht, wie Bild 69 zeigt, aus zwei 500-Bit-Speicherblöcken und zwei 12-Bit-Speichern, die zu zwei 500-Bit- zwei 512-Bit- einem 1 000-Bit- und einem 1 024-Bit-Speicher zusammengeschaltet werden können. Für die Anwendung in der Quarzzeitbasis sind nur die beiden 500-Bit-Blöcke genutzt, die zu einem 1 000-Bit-Schieberegister zusammengeschaltet werden. Der Eingang

des so kombinierten 1 000-Bit-Speichers liegt demnach am Pin 1 (500-Bit-Eingang A). Am Pin 5 (Ausgang A) liegt der Ausgang des ersten 500-Bit-Speichers, der mit dem Eingang des zweiten 500-Bit-Speichers, also mit Pin 15 (500-Bit-Eingang B), verbunden werden muß. Der Ausgang des so entstandenen 1 000-Bit-Schieberegisters liegt dann am Pin 12 (Ausgang B). Alle unbenutzten Eingänge (3, 14) müssen auf das Potential der positiven Versorgungsspannung $+U_V$ gelegt werden, damit die Eingänge der 500-Bit-Blöcke entsprechend der im Bild 61 dargestellten OR-Verknüpfung nicht blockiert werden.

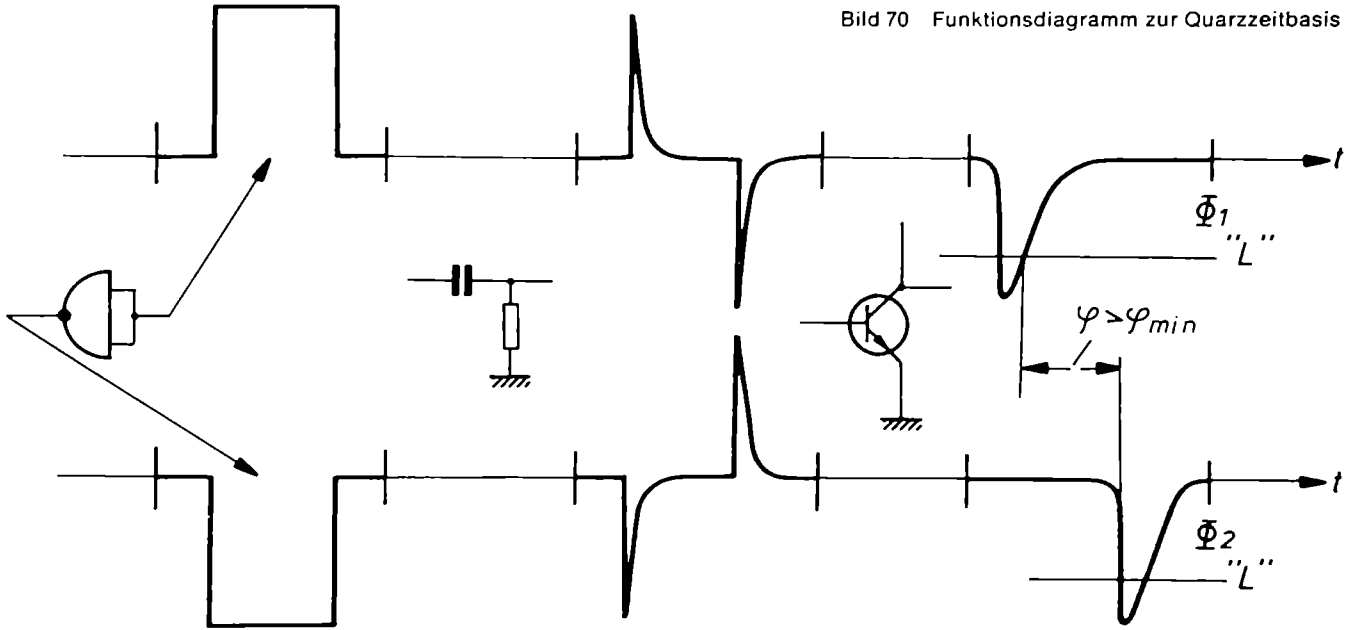
Da es sich bei dem MM 5017 um einen in PMOS-Technik aufgebauten LSI-Baustein handelt, genügt als Schiebetakt nicht nur e i n 100-kHz-Signal. Wie im Abschnitt I. 3. 1. 4. ausführlich erläutert wurde, sind bei dynamischen MOS-Speichern zwei Schiebetakte $\overline{\Phi}_1$ und $\overline{\Phi}_2$ erforderlich, die um einen Phasenwinkel φ gegeneinander verschoben sein müssen. Beim MM 5017 muß φ nicht unbedingt 180° betragen; φ kann kleiner sein als 180°, darf aber einen minimalen Wert φ_{min} nicht unterschreiten. Außerdem darf die minimale Taktfrequenz 400 Hz nicht unterschreiten, da sonst die als Ladung in einem Kondensator gespeicherte Information verlorengeht. Beim Quarzoszillator beträgt die Taktfrequenz 100 kHz, die eingespeicherten Informationen werden also mit Sicherheit nicht verloren gehen.

Der Wert φ_{min} liegt in der Größenordnung der Verzögerungszeit eines CMOS-Gatters, jedoch hat sich im Versuch erwiesen, daß die Gatterverzögerungszeit (ca. 40 nsec) eines NAND-Gatters nicht ganz ausreichte, um eine einwandfreie Weitergabe der Information von Speicherzelle zu Speicherzelle zu gewährleisten.

Um eine hinreichende Phasenverschiebung φ zu erhalten, wurde deshalb das am Eingang des 3. Gatters des Oszillatorkreises anliegende 100-kHz-Signal mit dem Kondensator C_5 und dem Widerstand R_7 differenziert. Das am Ausgang dieses Gatters anliegende invertierte Signal wird mittels C_4 und R_4 differenziert. Wie Bild 70 zeigt, bewirkt eine LH-Flanke einen positiven, eine HL-Flanke einen negativen Spannungsstoß an der Basis der Transistoren T_1 und T_2. Beide Signale sind um 180° gegeneinander phasenverschoben aufgrund der Phasenumkehr des NAND-Inverters. Die jeweils positive Spannungsspitze bewirkt, daß T_1, bzw. T_2 durchschaltet. Somit werden die Collectoranschlüsse der beiden Transistoren T_1 und T_2 abwechselnd negativ. Die Phasenverschiebung beträgt 180° und ist damit garantiert größer als φ_{min}. Das Signal am Collector des Transistors T_1 dient als $\overline{\Phi}_1$, das am Collector von T_2 anliegende Signal als $\overline{\Phi}_2$.

Der Widerstand R_9 und der Kondensator C_6 stellen eine Anlaufschaltung dar. Bei Inbetriebnahme der

Bild 70 Funktionsdiagramm zur Quarzzeitbasis



Zeitbasis ist natürlich nicht gewährleistet, daß die Speicherzellen des dynamischen Schieberegisters MM 5017 nur mit „H's" oder nur mit „L's" belegt sind. Es muß also unbedingt dafür gesorgt werden, daß nach dem Einschalten der Spannung in das Register für die Dauer von mindestens 1 000 Taktimpulsen nur „H's" oder nur „L's" — unabhängig von dem Zustand am Ausgang des MM 5017 —, eingeschoben werden.

Der Kondensator C_6 sei entladen. Nach dem Einschalten der Versorgungsspannung fällt zunächst fast die gesamte Versorgungsspannung R_9 ab, der obere Eingang des NAND-Gatters liegt somit auf „L", und erst nachdem C_6 aufgeladen wurde, geht dieser Eingang

auf „H"-Pegel. Da aber ein NAND-Gatter am Ausgang nur dann „L" wird, wenn an beiden Eingängen ein „H" anliegt, ist gewährleistet, daß unabhängig vom logischen Zustand des Ausgangs (Pin 12) des Schieberegisters und somit des unteren Eingangs des NAND-Gatters, der Ausgang dieses Gatters auf „H" liegt. Es werden zunächst also nur „H's" in das Register eingeschoben. Sowie sich aber der Kondensator C_6 aufgeladen hat, geht der obere Eingang des NAND-Gatters auf „H", und das Gatter arbeitet als Inverter. Erst dann setzt der bereits beschriebene Vorgang zur Erzeugung des 50-Hz-Taktes ein.

Das 50-Hz-Ausgangssignal kann sowohl am Ausgang des Schieberegisters (Pin 12), als auch am Eingang des Registers (Pin 1) entnommen werden. Bei der angegebenen Schaltung wird der Zeittakt am Eingang (Pin 1) ausgekoppelt.

II. 3. 2. Praktischer Aufbau der Quarzzeitbasis

Bild 71 zeigt die Printplatte, Bild 72 den Bestückungsplan zur Quarzzeitbasis. Die Druckvorlage für die Printplatte wurde in den Bestückungsplan grau einkopiert (beide Zeichnungen im Maßstab 1:1).

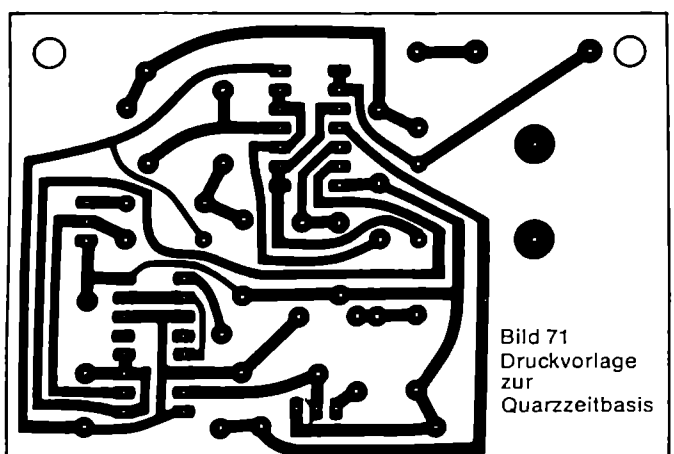


Bild 71
Druckvorlage
zur
Quarzzeitbasis

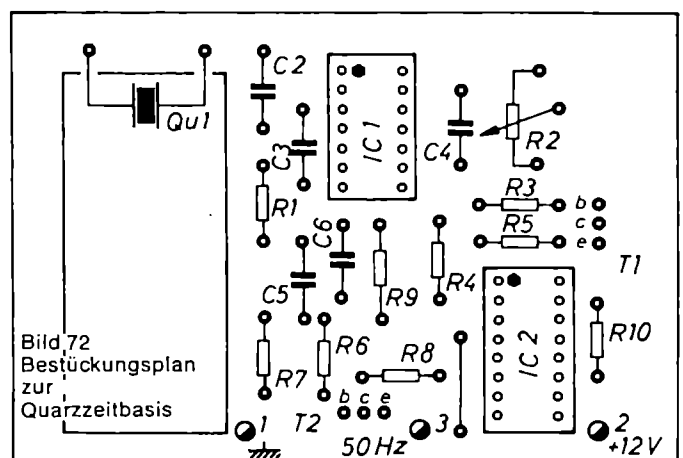


Bild 72
Bestückungsplan
zur
Quarzzeitbasis

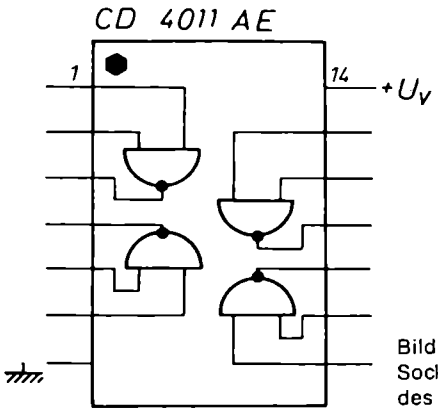


Bild 73
Sockelanschlußbild
des CD 4011

Auf Bild 69 ist die Pinbelegung des dynamischen Schieberegisters MM 5017 dargestellt, Bild 73 zeigt das Sockel-Anschlußbild des IC CD 4011, das die zum Aufbau der Quarzzeitbasis erforderlichen vier NAND-Gatter enthält. Beide ICs lötet man zweckmäßigerweise nicht direkt ein, sondern bedient sich eines 16-, bzw. 14poligen DIL-Sockels. Damit werden die ICs vor thermischer Zerstörung geschützt. Auch hier ist Vorsicht mit den beiden MOS-ICs geboten, damit diese nicht durch statische Aufladung zerstört werden können. Im übrigen gilt das bereits zu Beginn des Kapitels II. Gesagte.

Vermutlich wird man das dynamische Schieberegister MM 5017 nicht in jedem Bastlergeschäft erhalten; in der Stückliste wird ein Distributor genannt, bei dem das IC angefordert werden kann. Es sei darauf hingewiesen, daß das Schieberegister sowohl für industrielle Anwendung im Plastikgehäuse (MM 5017N) als auch im Keramikgehäuse (MM 5017D) mit einem erhöhten Betriebstemperaturbereich für militärische Anwendungen lieferbar ist. Der MM 5017N genügt vollkommen; der MM 5017D ist sehr viel teurer als der MM 5017N !

Auch der Schwingquarz sollte sorgfältig behandelt werden und vor stärkeren Erschütterungen geschützt werden. Der Quarzsockel muß so eingelötet werden, daß der Quarz flach liegend eingeschoben werden kann.

Als Trimmpotentiometer (R_2) für den Frequenz-Feinabgleich eignet sich ein 10- oder 20gängiges Spindelpotentiometer hervorragend. Damit läßt sich die Frequenz genau einstellen.

Zum Abgleich der Quarzzeitbasis wäre natürlich am besten ein Frequenzzähler geeignet. Vielleicht kann man sich — falls man keinen eigenen besitzt — irgendwo ein Gerät ausleihen. Versuche, den Oszillator mit Hilfe eines Eichsenders, der im Langwellenbereich mit jedem normalen Rundfunkgerät abgehört werden kann, auf Schwebungsnull abzugleichen, haben sich als sehr schwierig erwiesen. Falls der Oszillator einige Hertz unter 100 kHz schwingt und dies mit R_2 nicht mehr voll ausgeregelt werden kann,

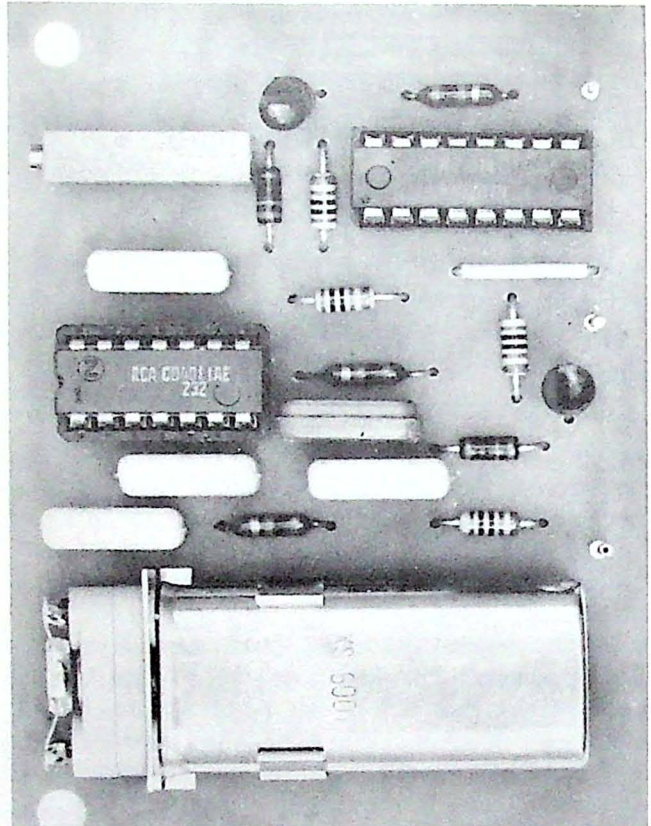
Stückliste zur Quarzzeitbasis

$R_1 = R_9 = R_{10} = 1\ M\Omega$
$R_2 = 100\ k\Omega$, Spindelpotentiometer, lin, 0,25 W
$R_3 = R_6 = 10\ k\Omega$
$R_4 = R_5 = R_7 = R_8 = 1\ k\Omega$
Alle Widerstände mit Ausnahme von R_2 sind Kohleschichtwiderstände mit einer Belastbarkeit von 0,125 W und einer Fehlertoleranz von 5%.
$C_1 = 30\ pF / 63\ V$
$C_2 = 2000\ pF / 63\ V$
$C_3 = C_4 = C_5 = 220\ pF / 63\ V$
$C_6 = 0{,}1\ \mu F / 63\ V$

$T_1 = T_2 = 2\ N\ 2926$ oder BC 168 oder BCY 59
$IC_1 = CD\ 4011\ AE$
Hersteller: RCA
Distributor: Alfred Neye Enatechnik GmbH
2085 Quickborn, Schillerstr. 14
dazu 1 14poligen DIL-Sockel

$IC_2 = MM\ 5017\ N$
Hersteller: NATIONAL SEMICONDUCTOR
Distributor: Sasco
8011 Putzbrunn, Hermann-Oberth-Str. 10
Qu_1 = Quarz, 100 kHz (30 pF parallel)
dazu 1 Quarzhalter mit Steckfassung

1 Leiterplatte Bild 71
3 Lötstifte
div. Montage- und Verdrahtungsmaterial



Bestückungsfoto zur Quarzzeitbasis

schaltet man parallel zum Schwingquarz eine Kapazität von 10 - 30 pF. Damit wird der Regelbereich des Potentiometers etwas angehoben.

Es sei noch erwähnt, daß in den meisten Fällen Quarzoszillatoren durch Verändern der parallel zum Quarz geschalteten Kapazität getrimmt werden. Jedoch hat sich dies im Versuch als sehr ungünstig erwiesen. Bei einem Keramik-Trimmer hat man nur etwa ¾ Umdrehung zur Feineinstellung, beim Spindelpotentiometer hingegen 10 oder 20 Umdrehungen. Deshalb kann mit dem Potentiometer R_2 die Frequenz sehr viel exakter einjustiert werden, als dies mit einem Trimmkondensator möglich wäre.

Die Versorgungsspannung der Quarzzeitbasis kann zwischen ca. 8 V und 12 V betragen, 12 V sollten allerdings nicht überschritten werden, da dann der Oszillator aussetzen kann.

Falls die angegebene Schaltung zur Erweiterung der im Abschnitt II. 2. beschriebenen Digitaluhr benutzt werden soll, so müssen lediglich Anschluß 1 mit Lötstift 4 der Digitaluhr-Printplatte, Stift 2 mit Stift 3 und Stift 3 mit Stift 5 verbunden werden. Wie bereits im Abschnitt II. 2. betont wurde, müssen zuvor unbedingt auf der Printplatte der Digitaluhr der Widerstand R_2 und der Kondensator C_3 ausgelötet werden.

II. 4. MOS-Digitalvoltmeter

Das Kernstück eines Digitalvoltmeters ist ein Analog-Digital-Wandler, abgekürzt AD-Wandler. Die zu messende Spannung U_x muß mit Hilfe einer geeigneten Schaltung in Impulse umgewandelt werden, deren Anzahl innerhalb eines Meßintervalls proportional der Spannung U_x ist. Die Impulse werden in eine Zählerkette eingezählt, nach Beendigung eines Meßintervalls in einen Speicher übernommen und über Dekodierer und Treiber zur Anzeige gebracht.

Das im folgenden beschriebene Digitalvoltmeter wird mit nur 4 (!) ICs aufgebaut, es handelt sich dabei um die PMOS-LSI-Bausteine FEY 101 und FEJ 271 von Valvo, einen Operationsverstärker und einen BCD-zu-Siebensegment-Dekodierer. Das IC FEY 101 enthält fast alle zum Aufbau eines AD-Wandlers erforderlichen Schaltkreise, der FEJ 271 einen 4-Dekaden-Zähler mit Speicher und einen Multiplexer.

Es gibt zahlreiche Verfahren, mit Hilfe derer eine Spannung in digitale Impulse umgewandelt werden kann; im integrierten AD-Wandler FEY 101 wird das Prinzip der sogenannten „Delta-Modulation" angewandt, da es eine sehr genaue AD-Wandlung bei relativ geringem Schaltungsaufwand ermöglicht.

II. 4. 1. Delta-Modulation als Verfahren zur Analog-Digital-Wandlung

Da das Prinzip der Delta-Modulation im allgemeinen weniger bekannt sein dürfte als etwa das Sägezahnverfahren oder das „Dual-Slope"-Verfahren, soll anhand des Blockschaltbildes Bild 74 das Meßprinzip erläutert werden.

Die zu messende Spannung U_x wird an den nichtinvertierenden Eingang (+) eines als Spannungskomparator geschalteten Operationsverstärkers gelegt. Ein Spannungskomparator stellt einen Operationsverstärker mit theoretisch unendlich hoher Verstärkung dar; die hohe Verstärkung wird durch Weglassen des Rückkopplungswiderstandes erreicht. An den invertierenden Eingang (—) des Komparators wird ein Kondensator C geschaltet, der über den Widerstand R und den Umschalter S, welcher vom linken Flip-Flop betätigt wird, mit Hilfe einer Konstantspannungsquelle $+U_{Ref}$, bzw. $-U_{Ref}$ exponentiell auf-

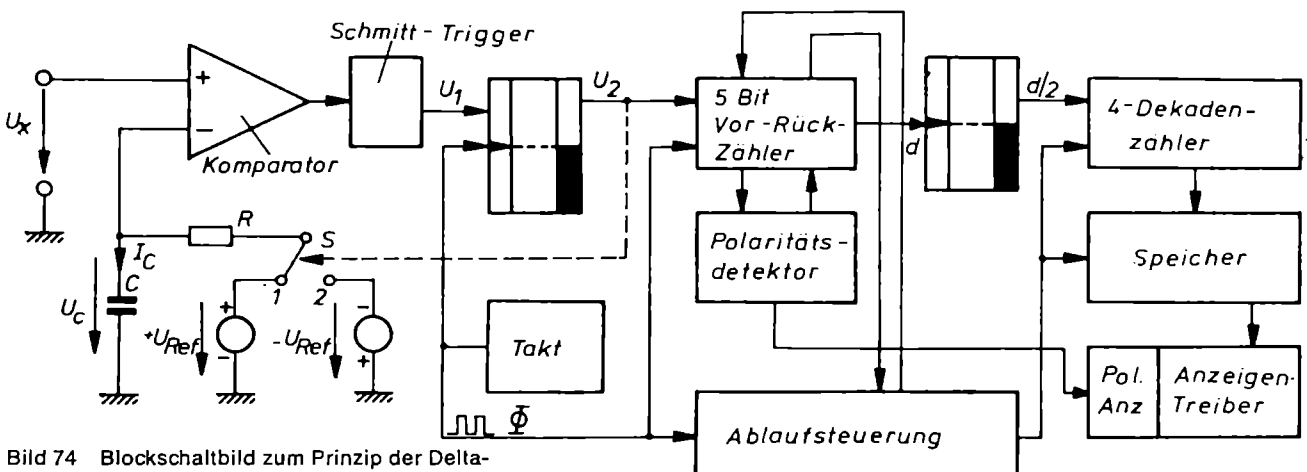


Bild 74 Blockschaltbild zum Prinzip der Delta-Modulation als Verfahren zur Analog-Digital-Wandlung

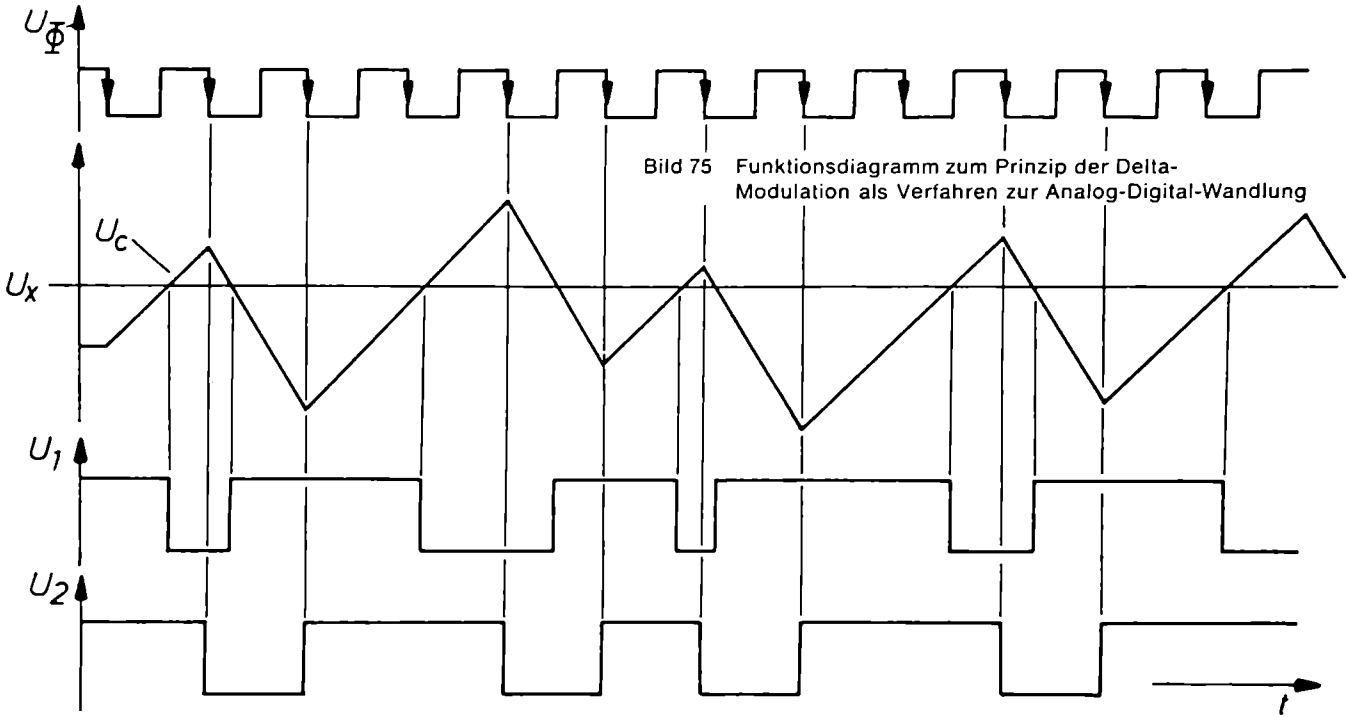


Bild 75 Funktionsdiagramm zum Prinzip der Delta-Modulation als Verfahren zur Analog-Digital-Wandlung

geladen, bzw. entladen wird. Die Spannungen $+U_{Ref}$ und $-U_{Ref}$ sind dem Betrage nach gleich, aber entgegengesetzt gepolt.

Wenn U_x größer ist, als die am Kondensator abfallende Spannung U_c, so liegt der Ausgang des Komparators auf „H"-Pegel, ist U_x hingegen kleiner als U_c, so schaltet der Ausgang des Spannungskomparators auf „L"-Pegel. Der Ausgang des Spannungskomparators wird über einen Schmitt-Trigger, der für steile Umschaltflanken sorgt, mit dem Informationseingang

eines Flip-Flops verbunden, welches mit Hilfe des frequenzstabilen Taktes $\overline{\Phi}$ getaktet wird. Der Takt $\overline{\Phi}$ wird mit Hilfe eines astabilen Multivibrators erzeugt. Das linke Flip-Flop wird immer mit der abfallenden Flanke des Taktes $\overline{\Phi}$ getriggert, das heißt, ein am Informationseingang anliegendes „H" oder „L" wird erst mit der nächstfolgenden „HL"-Flanke des Taktes $\overline{\Phi}$ an den Ausgang des Flip-Flops übertragen. Zudem wird der Takt $\overline{\Phi}$ in einen Vor-Rück-Zähler (beim FEY 101 ein 5-Bit-Vor-Rück-Zähler) eingezählt. Liegt der Ausgang des linken Flip-Flops auf „H"-Pegel, so zählt der Vor-Rück-Zähler in Vorwärtsrichtung, und der Kondensator C wird über R und den Schalter S mit Hilfe der Konstantspannungsquelle $-U_{Ref}$ entladen, liegt der Ausgang des linken Flip-Flops jedoch auf „L"-Pegel, so wird der Vor-Rück-Zähler in Rückwärtsrichtung betrieben, und C wird über R und den Schalter S mit Hilfe der Konstantspannungsquelle $+U_{Ref}$ positiv aufgeladen.

Aufgrund der Rückkopplung des Signals vom Ausgang des Komparators über den Schmitt-Trigger und das linke Flip-Flop auf den Schalter S, welcher abwechselnd die Referenzspannungsquellen $+U_{Ref}$ und $-U_{Ref}$ mit dem Kondensator C verbindet, wird im eingeschwungenen Zustand die Kondensatorspannung U_c sägezahnförmig um den Wert der unbekannten Spannung U_x schwanken. Dies wird auf dem Bild 75, das die Phasenbeziehungen zwischen dem Takt $\overline{\Phi}$ ($\rightarrow U_{\overline{\Phi}}$), der Kondensatorspannung U_c, der Spannung U_1 am Eingang des Flip-Flops und der Spannung U_2 am Ausgang des Flip-Flops darstellt, nochmals grafisch verdeutlicht.

Sowie U_c größer als U_x wird, schaltet der Ausgang des Komparators auf „L"-Pegel ($\rightarrow U_1$), mit der „HL"-Flanke des Taktes $\overline{\Phi}$ ($\rightarrow U_{\overline{\Phi}}$), wird dieses „L" an den Ausgang des Flip-Flops übertragen ($\rightarrow U_2$). Der Schalter S wird umgelegt und C entladen. U_c fällt, bis U_c kleiner wird als U_x, der Komparator auf „H"-Pegel schaltet und mit der aktiven Taktflanke des Taktes $\overline{\Phi}$ das „H" an den Ausgang des Flip-Flops übertragen und S von neuem umgepolt wird.

Genau genommen handelt es sich bei den positiven, bzw. negativen Rampenanstiegen der sägezahnförmigen Kondensatorspannung U_c nicht um zeitlineare Spannungsänderungen, da der Kondensator nicht mit Konstantstrom geladen wird, sondern über R mit einer Konstantspannungsquelle verbunden ist. Deshalb ändert sich die Kondensatorspannung U_c abschnittsweise exponentiell, wählt man aber die Zeitkonstante RC sehr groß, so kann die Exponentialfunktion innerhalb eines kurzen Zeitintervalls durch eine Gerade ersetzt werden.

Während U_2 auf „H"-Pegel liegt, die Kondensatorspannung in etwa zeitlinear ansteigt, werden die Taktimpulse $\overline{\Phi}$ in den Vor-Rück-Zähler in Vorwärtsrichtung eingezählt, schaltet U_2 auf „L"-Pegel, so wird

der Vor-Rück-Zähler rückwärts betrieben. Nach Beendigung eines Meßintervalles, das, bedingt durch die interne Verschaltung der Ablaufsteuerung, beim FEY 101 4092 Taktimpulse umfaßt, wird im Vor-Rück-Zähler eine Differenz d stehen, die gleich ist der Anzahl der in Vorwärtsrichtung eingezählten Takte minus der Anzahl der in Rückwärtsrichtung eingezählten Taktimpulse, es sei denn, im letzten Meßintervall wäre die sich aus der Summation der Zeitintervalle, im Verlaufe derer die Kondensatorspannung U_c anstieg ergebende Zeitdauer Σt_v gleich gewesen der Summe Σt_r der Zeitintervalle, während derer die Kondensatorspannung U_c abfiel.

Diese nach Beendigung eines 4092 Taktperioden umfassenden Meßintervalls im Vor-Rück-Zähler stehende Differenz d ist — wie gleich begründet werden soll — der zu messenden Spannung U_x proportional. Die Proportionalität zwischen U_x und der Differenz d läßt sich unter der Bedingung der Synchronisation des Schalterspiels des Schalters S mit dem zeitstabilen Takt $\overline{\Phi}$ rechnerisch leicht nachweisen. Auf diese rechnerische Deutung, die die exakte Formel für die Beziehung zwischen U_x und d liefert, soll jedoch verzichtet und stattdessen versucht werden, die Proportionalität zwischen U_x und d anhand des Bildes 76 plausibel zu machen.

Betrachten wir zunächst den linken Teil des Bildes. Es wird eine Spannung U_x angenommen, die nur wenig unter dem Wert der positiven Referenzspannung $+U_{Ref}$ liegt. In den Zeitintervallen t_v ist der Kondensator C mit der Konstantspannungsquelle $+U_{Ref}$ verbunden, in den Zeitintervallen t_r hingegen mit der Konstantspannungsquelle $-U_{Ref}$.

Im ersten Zeitintervall t_v ergibt sich der in den Kondensator C hineinfließende Strom $I_{ctv}(t)$, der von der Zeit t abhängt, zu

$$I_{ctv}(t) = \frac{+U_{Ref} - U_c(t)}{R}$$

Da aber die zeitabhängige Spannungsdifferenz $+U_{Ref} - U_c(t)$ nicht besonders groß ist, wird auch $I_{ctv}(t)$ keinen besonders großen Wert annehmen, und es wird recht lange dauern, bis der Kondensator C aufgeladen ist und somit die Spannung U_c größer als U_x wird. Während des Zeitintervalles t_v können also viele Taktimpulse in Vorwärtsrichtung in den Vor-Rück-Zähler eingezählt werden.

Sowie U_c größer als U_x geworden ist, wird mit der nächstfolgenden „HL"-Flanke des Taktes $\overline{\Phi}$ der Schalter S umgepolt und nunmehr die Konstantspannungsquelle $-U_{Ref}$ über R an den Kondensator C angelegt. Der dann aus dem Kondensator herausfließende Strom $-I_{ctr}(t)$ ergibt sich zu

$$-I_{ctr}(t) = \frac{-U_{Ref} - U_c(t)}{R}$$

Da aber nunmehr die zeitvariable Differenz $-U_{Ref} - U_c(t)$, wie auf dem Bild deutlich zu erkennen ist, sehr groß ist, wird $I_{ctr}(t)$ ebenfalls einen relativ großen

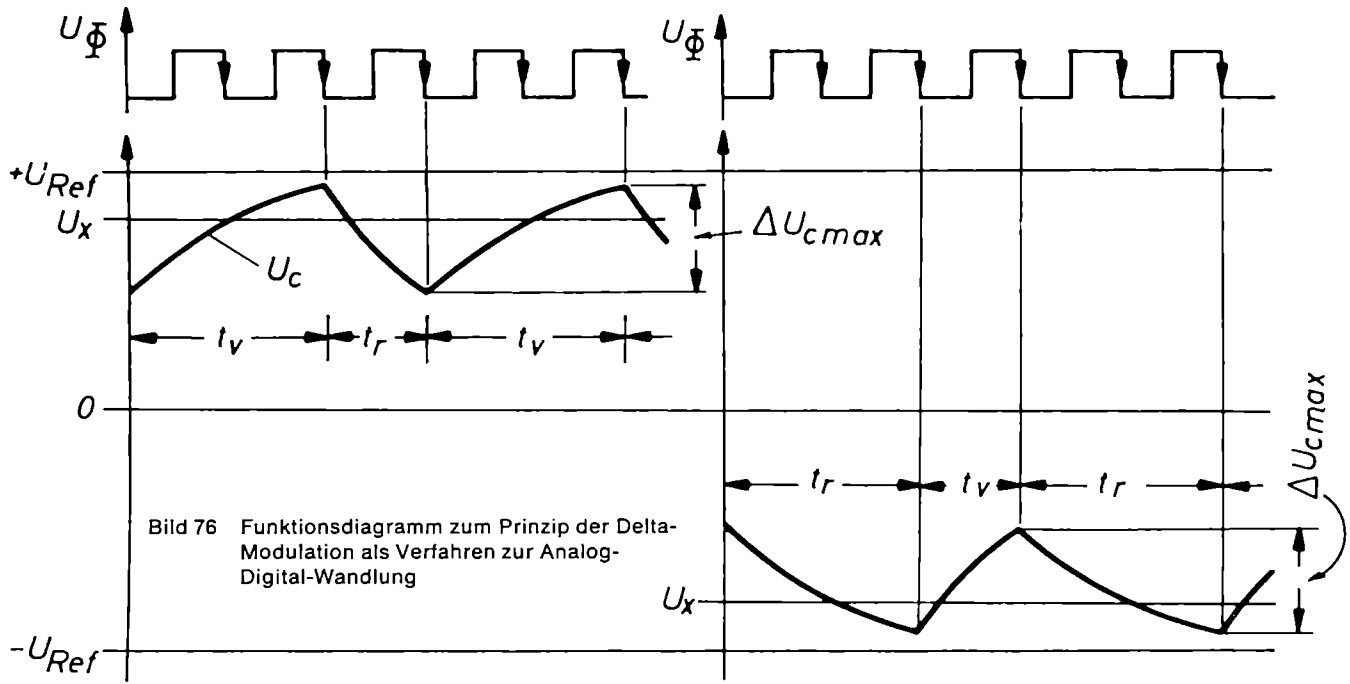


Bild 76 Funktionsdiagramm zum Prinzip der Delta-Modulation als Verfahren zur Analog-Digital-Wandlung

Wert annehmen. Das bedeutet, daß der Kondensator C sehr schnell entladen wird und U_c rasch unter den Wert von U_x abfällt. Damit aber ist das Zeitintervall t_r sehr viel kürzer als das Zeitintervall t_v, und es können nur wenige Taktimpulse $\overline{\Phi}$ in Rückwärtsrichtung in den Vor-Rück-Zähler eingezählt werden.

Die sich im Vor-Rück-Zähler einstellende Differenz d der Taktimpulse $\overline{\Phi}$, die in Vorwärtsrichtung eingezählt wurden minus der Anzahl der Taktimpulse $\overline{\Phi}$, die in Rückwärtsrichtung eingezählt wurden, ist also proportional der Zeitdifferenz $t_v - t_r$, bzw. innerhalb eines Meßintervalles, das im allgemeinen mehrere

positive und negative Rampenanstiege der Kondensatorspannung U_c umfaßt, proportional $\Sigma t_v - \Sigma t_r$. Ladezeit t_v und Entladezeit t_r, somit auch Σt_v und Σt_r hängen aber — wie gezeigt wurde — vom Wert U_x ab. Es ist $\Sigma t_v - \Sigma t_r$ proportional U_x. Somit kann gefolgert werden: Da d proportional $\Sigma t_v - \Sigma t_r$ ist und sich $\Sigma t_v - \Sigma t_r$ verhält wie U_x, ist die Differenz d ein Maß für die Spannung U_x.

Der exakte Zusammenhang zwischen der Differenz d und der Spannung U_x lautet $d = \frac{4092}{\pm U_{Ref}} \cdot U_x$.

Dieser Zusammenhang gilt für den eingeschwungenen Zustand unter der Voraussetzung, daß die im Bild 76 mit ΔU_{cmax} bezeichnete Amplitude der Spannung U_c (t) klein ist gegenüber $\pm U_{Ref} - U_c$ (t).

Nach Beendigung eines Meßintervalles, das beim FEY 101 aufgrund der Verschaltung der Ablaufsteuerung 4092 Perioden des Taktes $\overline{\Phi}$ umfaßt, wird durch einen Steuerimpuls der Ablaufsteuerung die im Vor-Rück-Zähler stehende Differenz d mit Hilfe des Taktes $\overline{\Phi}$ in einen 4-Dekaden-BCD-Zähler übernommen. Das rechte Flip-Flop denken wir uns zunächst noch einmal weg, es wird später erläutert. Sowie der Vor-Rück-Zähler leergezählt wurde, bewirkt ein weiterer Impuls der Ablaufsteuerung die Übernahme des Zählerstandes in den Speicher. Die in den Speicher eingeschriebenen Informationen werden über Dekoder und Treiberstufen zur Anzeige gebracht. Sowie die Informationen in den Speicher eingeschrieben sind, setzt die Ablaufsteuerung den 4-Dekaden-Zähler auf Null zurück, und ein neues Meßintervall kann beginnen. Auf eine detaillierte Beschreibung der internen Verschaltung der Ablaufsteuerung muß hier verzichtet werden, zumal dies zum prinzipiellen Verständnis der Delta-Modulation nichts beiträgt.

Für den Fall, daß die zu messende Spannung U_x Null ist, pendelt die Kondensatorspannung U_c (t) symmetrisch um den Wert Null, es ist $\Sigma t_v = \Sigma t_r$ und somit $d = 0$. Während des 4092 Impulse umfassenden Meßintervalles werden dann 2046 Impulse in Vorwärtsrichtung und 2046 Impulse in Rückwärtsrichtung in den Vor-Rück-Zähler eingezählt. Wenn wir die Zahl der Impulse, die in der Zeit Σt_v in Vorwärtsrichtung eingezählt wurden mit Σn_v und die Zahl der Impulse, die in der Zeit Σt_r in Rückwärtsrichtung eingezählt wurden mit Σn_r bezeichnen, so muß gelten $\Sigma n_v + \Sigma n_r = 4092$ und $\pm d = \Sigma n_v - \Sigma n_r$.

Nimmt Σn_v um 1 zu, so muß Σn_r um 1 abnehmen, damit die Beziehung $\Sigma n_v + \Sigma n_r = 4092$ erfüllt ist. D. h., die kleinste auftretende Differenz ist wegen $\pm d = \Sigma n_v - \Sigma n_r$ gleich 2. Soll die kleinste noch auflösbare Spannung $\pm$ 1 mV betragen, so ergibt sich für die Referenzspannung $\pm U_{Ref}$ nach der Beziehung

$$d = \frac{4092}{\pm U_{Ref}} \cdot U_x \longrightarrow d_{min} = \frac{4092}{\pm U_{Ref}} \cdot U_{xmin}$$

$\longrightarrow 2 = \frac{4092}{\pm U_{Ref}} \cdot 1\,mV \longrightarrow \pm U_{Ref} = 2{,}046\,V$

ein Wert von 2,046 V.

Bei $\pm U_{Ref} = 2{,}046$ V entspricht ein Wert $U_x = 1$ mV also einer Differenz d = 2, einem Wert von z. B. $U_x = 50$ mV entspricht eine Differenz d = 100.

Die Anzahl d der Impulse, die am Ende eines Meßintervalles aus dem Vor-Rück-Zähler in den 4-Dekaden-Zähler übernommen würden, wäre also gleich dem 2fachen Wert der in mV gemessenen Spannung U_x. Um dies zu verhindern, schaltet man zwischen den Vor-Rück-Zähler einen Teiler durch 2, also ein simples Zähl-Flip-Flop. Die Anzahl der in den 4-Dekaden-Zähler übernommenen Impulse ist dann gleich dem Wert der in mV gemessenen Spannung U_x.

Die maximal ohne Spannungsteiler meßbare Spannung U_{xmax} beträgt bei einer Referenzspannung von $\pm$ 2,046 V natürlich ebenfalls 2,046 V; im Verlaufe eines Meßintervalles tritt dann gerade nur ein Rampenanstieg der Kondensatorspannung U_c auf.

Wenn die maximal meßbare Spannung 2,046 V beträgt, so müßten in den Vor-Rück-Zähler je nach Polarität der zu messenden Spannung mindestens 4092 Impulse entweder in Vorwärts- oder Rückwärtsrichtung eingezählt werden können. Dies erforderte einen 24-Bit-Vor-Rück-Zähler. Mit dem im FEY 101 eingebauten 5-Bit-Vor-Rück-Zähler kann jedoch im Dualsystem — bedingt durch die Nullstellung — nur bis +17 in Vorwärts-, bzw. —13 in Rückwärtsrichtung gezählt werden, woraus man auf den ersten Blick folgern könnte, daß nur Spannungen zwischen $\frac{-13}{2}$ mV und $\frac{+17}{2}$ mV gemessen werden können.

Dem ist natürlich nicht so, mit einem einfachen Trick kann man sich helfen.

Um die Vorgänge beim Überschreiten der Zählkapazität des Vor-Rück-Zählers zu beschreiben, nehmen wir einmal an, daß im Verlaufe eines noch nicht abgeschlossenen Meßintervalles bereits eine positive Teildifferenz $d_1 < +17$ in Vorwärtsrichtung in den 5-Bit-Vor-Rück-Zähler eingezählt worden sei. Im folgenden Intervall t_{v1} mögen weitere n_{v1} ankommen, und es sei $d_1 + n_{v1} > +17$. Nach Ablauf des darauffolgenden Zeitintervalles t_{r1}, im Verlaufe dessen n_{r1} Rückwärtsimpulse auftreten mögen, sei das Meßintervall beendet. Die Gesamtdifferenz d muß sich dann ergeben zu $d = d_1 + n_{v1} - n_{r1}$. Aufgrund der 1:2-Untersetzung durch das rechte Teiler-Flip-Flop müßte ein Wert $d/2 = (d_1 + n_{v1} - n_{r1}) / 2$ angezeigt werden.

Im Verlaufe des Zeitintervalles t_{v1} wird laut obiger Voraussetzung die Zählkapazität des Vor-Rück-Zählers überschritten; es spielen sich dabei folgende Phasen ab:

1. Nach Erreichen des Zählerstandes +17 im Verlaufe des Zeitintervalles t_{v1} bleibt der Vor-Rück-

Zähler stehen und die überzähligen $d_1 + n_{v1} - 17$ Impulse werden über das Teiler-Flip-Flop an den 4-Dekaden-Zähler weitergeleitet, was durch einen Steuerimpuls der Ablaufsteuerung ermöglicht wird. Nach Ablauf des Zeitintervalles t_{v1} beläuft sich der Zählerstand des Vor-Rück-Zählers also auf $+17$, der des 4-Dekaden-Zählers auf $(d_1 + n_{v1} - 17) / 2$.

2. Die im folgenden Zeitintervall t_{r1} auftretenden n_{r1} Rückwärtsimpulse werden vom Vor-Rück-Zähler aufgenommen und betreiben diesen in Rückwärtsrichtung bis zum Zählerstand $+17 - n_{r1}$.
3. Nach Beendigung des Meßintervalles wird der Vor-Rück-Zähler bis zum Zustand Null leergezählt, wobei er aufgrund der 1:2-Untersetzung $(+17 - n_{r1}) / 2$ Impulse an den 4-Dekaden-Zähler abgibt. Dieser zählt von dem im Punkt 1. erreichten Zählerstand $(d_1 + n_{v1} - 17) / 2$ um $(+17 - n_{r1}) / 2$ Impulse weiter und erreicht somit den gewünschten Zählerstand

$$d/2 = \frac{d_1 + n_{v1} - 17 + 17 - n_{r1}}{2} = \frac{d_1 + n_{v1} - n_{r1}}{2}$$

Der in den Punkten 1., 2. und 3. beschriebene Ablauf wird sich in der Regel natürlich im Verlaufe eines Meßintervalles mehrmals wiederholen; für negative Spannungen ergibt sich eine analoge Betrachtung. Das Leerzählen des Vor-Rück-Zählers kann — wie aus obigen Erläuterungen hervorgeht — maximal 17 Taktperioden in Anspruch nehmen.

Die Polarität der zu messenden Spannung U_x kann aus dem Zählerstand des Vor-Rück-Zählers abgeleitet werden. Ein Wert zwischen 0 und -13 bedeutet, daß die Spannung U_x negativ ist, ein Wert zwischen 0 und $+17$, das U_x bezüglich des Verbindungspunktes der beiden Referenzspannungsquellen $+U_{Ref}$ und $-U_{Ref}$ positiv ist.

Obwohl alle verwendeten Symbole und Abkürzungen bereits im Text erläutert wurden, seien diese der Übersichtlichkeit halber abschließend nochmals tabellarisch zusammengestellt:

U_ϕ :	Taktspannung
U_x :	zu messende Spannung
U_c :	Am Kondensator C (Bild . . .) abfallende Spannung
$+U_{Ref}$:	positive Referenzspannung
$-U_{Ref}$:	negative Referenzspannung
U_1 :	Spannung am Eingang des linken Flip-Flops
U_2 :	Spannung am Ausgang des linken Flip-Flops
$\overline{\phi}$:	Taktimpuls
t_v :	Zeitintervall, im Verlaufe dessen U_c ansteigt
t_r :	Zeitintervall, im Verlaufe dessen U_c abfällt
Σt_v :	Summe aller Zeitintervalle t_v während eines Meßintervalles (Σ bedeutet „Summe")
Σt_r :	Summe aller Zeitintervalle t_r während eines Meßintervalles

n_v : Anzahl der Impulse, die im Verlaufe eines Intervalles t_v in Vorwärtsrichtung in den Vor-Rück-Zähler eingezählt werden

n_r : Anzahl der Impulse, die im Verlaufe eines Intervalles t_r in Rückwärtsrichtung in den Vor-Rück-Zähler eingezählt werden

Σn_v : Summe aller Vorwärtsimpulse innerhalb eines Meßintervalles

Σn_r : Summe aller Rückwärtsimpulse innerhalb eines Meßintervalles

$I_{clv}(t)$: zeitabhängiger Ladestrom des Kondensators C während eines Intervalles t_v

$I_{clr}(t)$: zeitabhängiger Entladestrom des Kondensators C während eines Intervalles t_r

d : Differenz der Vorwärtsimpulse minus der Rückwärtsimpulse innerhalb eines Meßintervalles

II. 4. 2. Schaltung des MOS-Digitalvoltmeters

Bild 77 und Bild 78 stellen den Gesamtschaltplan des MOS-Digitalvoltmeters dar. Der Übersichtlichkeit halber wurde die interne Verschaltung der beiden PMOS-LSI-ICs FEY 101 und FEJ 271 mit eingezeichnet.

Um einen sehr hohen Eingangswiderstand zu erreichen, wurde dem als Spannungskomparator geschalteten Operationsverstärker IC_1 ein mit den JGFETs T_1 und T_2 aufgebauter Differenzverstärker vorgeschaltet. Bei der angegebenen Schaltung liegt der Eingangswiderstand bei ca. 100 MΩ, so daß auch Spannungsmessungen an Quellen mit hohem Innenwiderstand vorgenommen werden können. Das Integrationsglied R_3C_1 schützt die Gateanschlüsse der Transistoren T_1 und T_2 vor Spannungsspitzen.

Den Integrationskondensator, der im Abschnitt II. 4. 1. mit C bezeichnet wurde, stellt hier der Kondensator C_2 dar, den im Abschnitt II. 4. 1. mit R bezeichneten Widerstand, der Widerstand R_4. Im Gegensatz zu Bild 74, wo der Integrationskondensator vom invertierenden Eingang des Komparators nach Masse geschaltet wurde, wird bei der angegebenen Schaltung der Kondensator C_2 in Reihe mit einem kleinen Widerstand R_{13} parallel zu den Verstärkereingängen, also zwischen die Gates der Transistoren T_1 und T_2 gelegt.

Da C_2 parallel zum Verstärkereingang liegt, pendelt die Kondensatorspannung U_c nicht um den Wert der unbekannten Spannung U_x, sondern um den Wert Null. Diese kleine schaltungstechnische Abänderung gegenüber dem im Abschnitt II. 4. 1. erläuterten Grundprinzip der Delta-Modulation wird in der Praxis häufig vorgenommen, da dann den zu messenden Gleichspannungen U_x evtl. überlagerte störende Brummspannungen gleichphasig auf die Gatean-

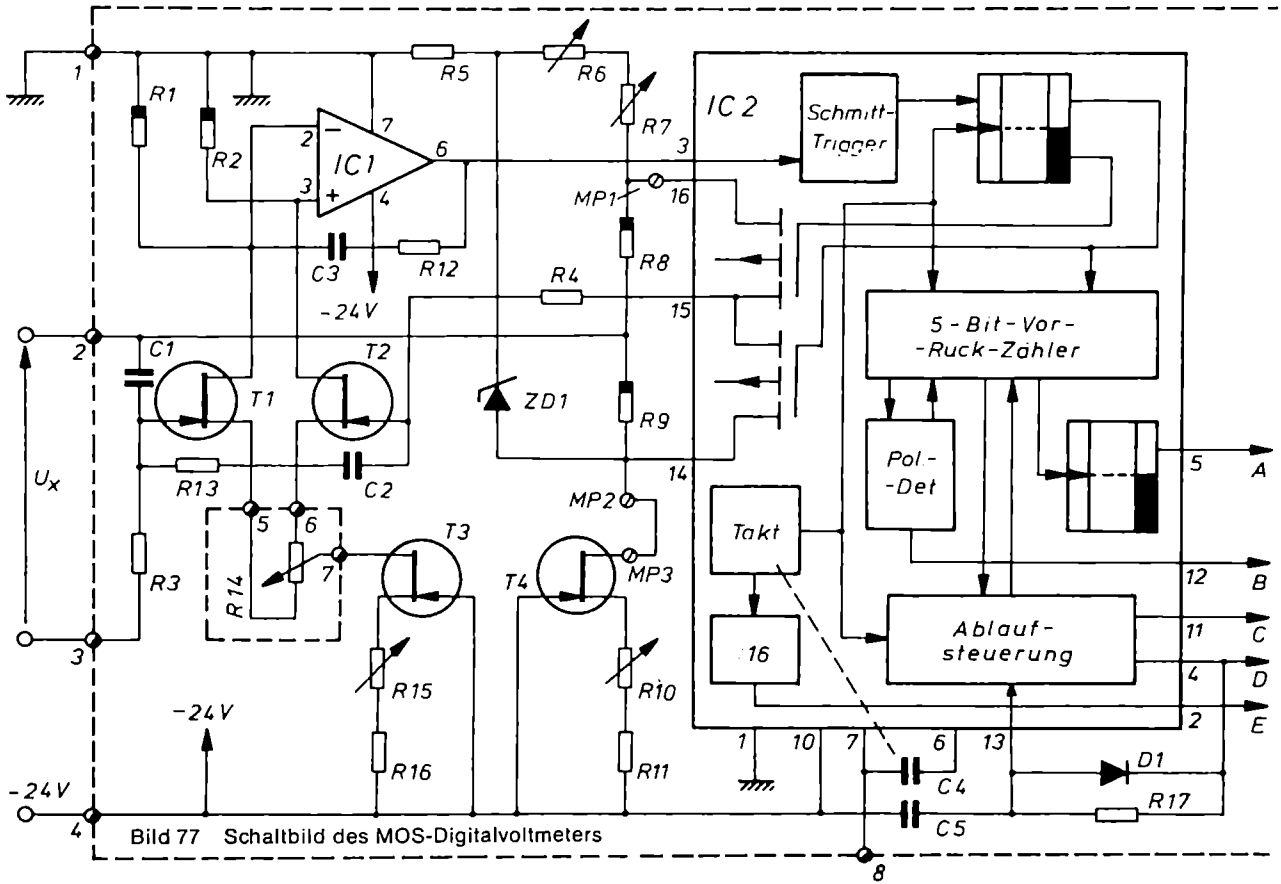


Bild 77 Schaltbild des MOS-Digitalvoltmeters

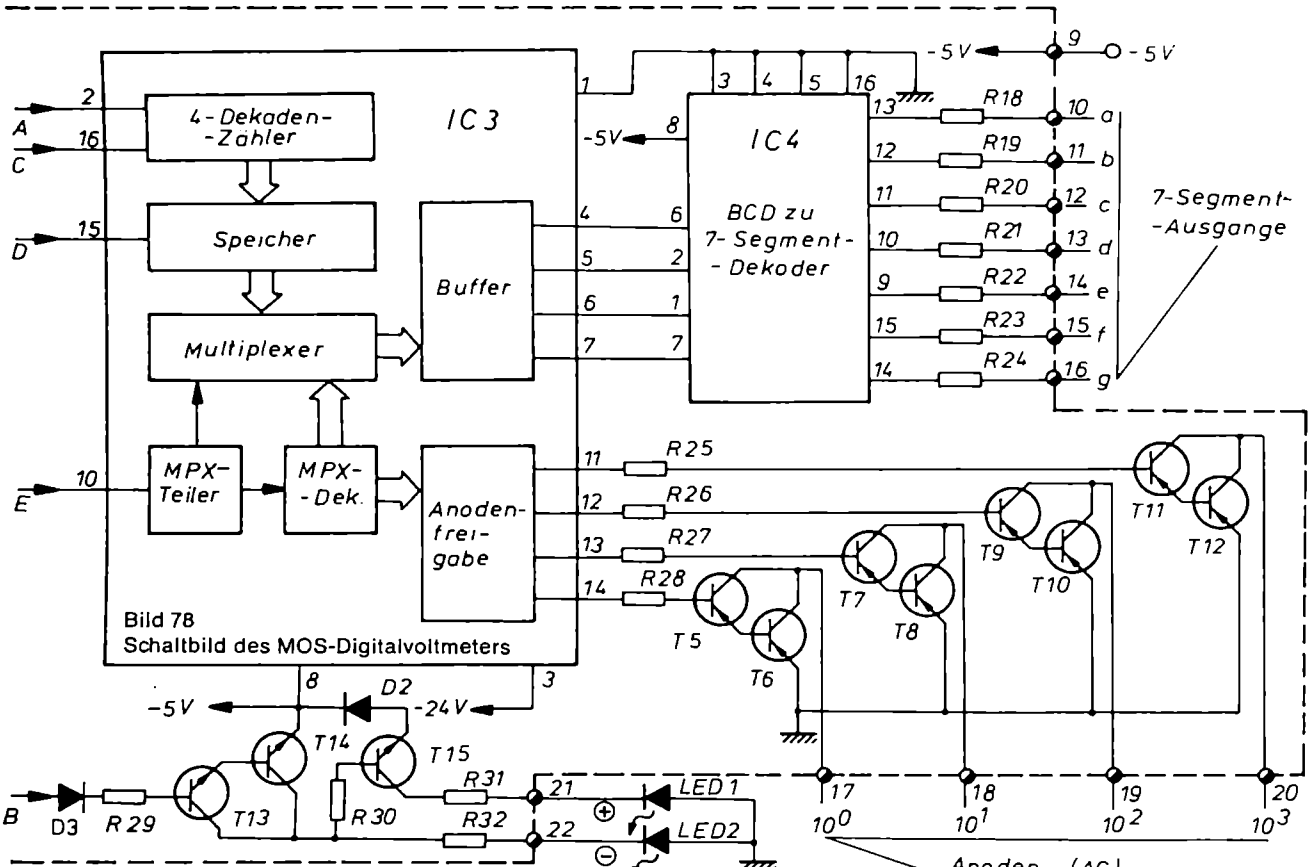


Bild 78
Schaltbild des MOS-Digitalvoltmeters

schlüsse der JGFETs T_1 und T_2 gelangen und somit vermindert werden. An der im Abschnitt II. 4. 1. hergeleiteten Beziehung zwischen der Differenz d und der Spannung U_x ändert sich dabei nichts.

T_3 stellt eine Konstantstromquelle dar, mit Hilfe des Trimmpotentiometers R_{15} kann der Drainstrom der Transistoren T_1, bzw. T_2 eingestellt werden. Mit R_{14} wird die Differenzverstärkerstufe T_1 - T_2 symmetriert, d. h., bei einer Spannung $U_x = 0$ V (Lötstifte 2 und 3 verbunden!) kann mit Hilfe dieses Potentiometers die Anzeige auf .0.0.0.0 gebracht werden.

Mit Hilfe des Transistors T_4 und der Z-Diode ZD_1 wird eine über der Z-Diode abfallende Konstantspannung erzeugt, die mit den Widerständen R_6, R_7, R_8, R_9 derart heruntergeteilt wird, daß an den Präzisionswiderständen (—□■—) R_8 und R_9 jeweils die im Abschnitt II. 4. 1. errechnete Referenzspannung von 2,046 V abfällt. Die Spannung kann mit R_6 grob, mit R_7 fein einjustiert werden. Die mit dem JGFET T_4 aufgebaute Konstantspannungsquelle sorgt dafür, daß der Strom durch die Z-Diode und die parallelgeschalteten Widerstände unabhängig vom Betriebszustant konstant bleibt, was zur Folge hat, daß die an R_8 und R_9 abfallende Referenzspannung, von der im wesentlichen die Genauigkeit der AD-Wandlung abhängt, konstant 2,046 V beträgt. Der Strom, den die Stromquelle T_4 liefert, kann mit dem Potentiometer R_{10} eingestellt werden.

Der im Bild 74 gezeichnete Umschalter S wird realisiert durch 2 P-Kanal-MOSFETs vom Anreicherungstyp, die, wie auch alle weiteren zum Aufbau des AD-Wandlers erforderlichen Funktionsblöcke, im PMOS-LSI-IC FEY 101 (= IC_2) integriert sind. Da im Rahmen der Bauanleitung für den Kanal-Umschalter (Abschnitt II. 1.) sehr ausführlich die Anwendung des MOSFET als elektronischer Schalter behandelt wurde, kann wohl auf weitere Ausführungen zu diesem Thema an dieser Stelle verzichtet werden.

Immer wenn sich die Polarität der Spannung zwischen den Gates der JGFETs T_1 und T_2 ändert, schaltet der Komparatorausgang Pin 6 (IC_1) um, über den Schmitt-Trigger wird dieses Ausgangssignal an den Informationseingang eines Flip-Flops gelegt, welches mit der nächstfolgenden aktiven Taktflanke über den MOSFET-Umschalter abwechselnd die Referenzspannung $+U_{Ref}$ (= Spannung an R_8) und $-U_{Ref}$ (= Spannung an R_9) über R_4 an das Gate des Transistors T_2 legt. Es sei darauf hingewiesen, daß die Spannung U_x natürlich nicht bezogen auf Masse (⏚) gemessen wird, sondern bezüglich des Potentials des Verbindungspunktes der Widerstände R_8 und R_9. Nur so ist ja ein Vergleich der unbekannten Spannung U_x mit $\pm U_{Ref}$ möglich.

Mit dem Kondensators C_4 kann die Frequenz des Taktes f, der mit Hilfe eines integrierten astabilen Multivibrators erzeugt wird, festgelegt werden. Bei

der angegebenen Dimensionierung von C_4 beläuft sich die Taktfrequenz auf ca. 8 kHz. Damit dauert ein 4092 Perioden umfassendes Meßintervall ca. ½ sec. Da die intern erzeugte Taktfrequenz nicht besonders stabil ist, kann der interne Takt mit einer an Lötstift 8 anzuschließenden externen Taktfrequenz synchronisiert werden. Im Abschnitt II. 4. 5. wird eine geeignete Schaltung für einen solchen externen Taktgenerator angegeben. Damit kann die Meßgenauigkeit etwas gesteigert werden, Einzelheiten werden unter II. 4. 5. erläutert. Am Pin 5 des FEY 101 (IC_2) erscheinen die Impulse d/2, deren Anzahl innerhalb eines Meßintervalles proportional der zu messenden Spannung U_x ist. Pin 5 wird direkt mit dem Eingang (Pin 2) des im FEJ 271 (IC_3) integrierten 4-Dekaden-BCD-Zählers verbunden.

Der Pin 4 des IC_2, der zur Steuerung des im IC_3 eingebauten Speichers dient, wird direkt mit Pin 15 des IC_3 verbunden. Pin 4 (IC_2) liegt während eines Meßintervalles auf „H"-Pegel („H"-Pegel ≈ Masse, „L"-Pegel ≈ —24 V !), womit der Inhalt des Speichers unverändert bleibt. Nach Beendigung eines Meßintervalles und nachdem der 5-Bit-Vor-Rück-Zähler leergezählt wurde, erscheint am Pin 4 (IC_2) für die Dauer eines Taktimpulses $\overline{\Phi}$ ein „L"-Signal, welches bewirkt, daß der alte Speicherinhalt gelöscht und der neue Zählerstand aus dem 4-Dekaden-Zähler in den Speicher übertragen wird.

Die Anordnung R_{17} und C_5 stellt ein Integrationsglied dar. Während eines Meßintervalles und während des Leerzählens des Vor-Rück-Zählers liegt Pin 4 des IC_2 auf „H"-Pegel, also wird auch Pin 13 des IC_2 über R_{17} auf „H" liegen. Nach dem Leerzählen des Vor-Rück-Zählers schaltet Pin 4 — wie bereits erläutert wurde — sprunghaft auf „L", Pin 13 wird demzufolge langsam auf „L"-Pegel gezogen. „L" an Pin 13 bewirkt, daß mit der nächstfolgenden „LH"-Flanke der Ausgangsspannung des Komparators (Pin 6 des IC_1) ein neues Meßintervall beginnen kann. Durch diese Synchronisation des Meßintervallanfangs mit einer „LH"-Flanke am Ausgang des Komparators wird insbesondere bei größeren Spannungen U_x eine flackerfreie Anzeige der letzten Stelle erzielt. Nachdem Pin 4 (IC_2) wieder auf „H" geschaltet hat, steigt auch das Potential am Pin 13 langsam wieder auf „H" an.

Pin 12 (IC_2) liegt auf ca. —24 V, wenn die gemessene Spannung U_x bezüglich der im Bild 77 angegebenen Zählpfeilrichtung positiv ist, liegt Pin 12 jedoch auf Massepotential, so ist U_x negativ. Da dieser IC-Ausgang nur sehr geringfügig belastet werden darf, werden die als Polaritätsanzeigen eingesetzten Leuchtdioden LED_1 und LED_2 über die Darlingtonstufe T_{13} - T_{14} und über den Transistor T_{15} angesteuert. Ist U_x positiv, so leuchtet LED_1, und LED_2 bleibt dunkel, ist U_x aber negativ, so leuchtet LED_2, und LED_1 bleibt dunkel.

Über einen im FEY 101 eingebauten Frequenzteiler durch 16 wird der 8-kHz-Takt $\overline{\phi}$ heruntergeteilt und über Pin 2 (IC_2) dem Pin 10 des IC_3 zugeführt, wo er zur Multiplex-Auslesung der in den Speicher eingeschriebenen Informationen benötigt wird. Auf eine nochmalige Erläuterung des Multiplex-Verfahrens soll hier verzichtet werden, da das Prinzip bereits sehr ausführlich im Rahmen der Bauanleitung für die MOS-Digitaluhr im Abschnitt II. 2. erklärt wurde. Die gemeinsamen Anoden (AC) der 4stelligen Anzeige (10^0 - 10^1 - 10^2 - 10^3) werden über die Darlingtonstufen T_5 - T_6, T_7 - T_8, T_9 - T_{10} und T_{11} - T_{12} angesteuert, da die IC-Ausgänge Pin 11, 12, 13 und 14 nur sehr, sehr geringfügig belastet werden dürfen. Der FEJ 271 verfügt nicht über einen eingebauten Dekodierer wie z. B. der Uhrenbaustein MM 5313, sondern gibt die Ziffern BCD-kodiert an den Pins 4, 5, 6, 7 aus. An diese Pins kann direkt ein herkömmlicher TTL-BCD-zu-Siebensegment-Dekodierer angeschlossen werdn, der auch bereits die Treibertransistoren zur Ansteuerung der 7 Segmente enthält. Mit Hilfe der Widerstände R_{18} bis R_{24} wird der durch die Segmente fließende Strom begrenzt.

Mit der angegebenen Schaltung können Spannungen zwischen 1 mV und 2046 mV gemessen werden. Bei Spannungen $U_x > 1000$ mV läßt die Meßgenauigkeit etwas nach. Es empfiehlt sich, den Meßbereich auf 1000 mV (mit 100% Bereichsüberschreitung) zu beschränken. Verwendet man insbesondere für die Widerstände R_8 und R_9 Präzisionswiderstände von 0,1% Toleranz, so kann innerhalb eines Meßbereichs von 1000 mV ein Meßfehler von nur 1% bis 0,5% erreicht werden. Verwendet man noch zusätzlich den im Abschnitt II. 4. 5. beschriebenen frequenzstabilen Impulsgenerator zur Stabilisierung des Taktes $\overline{\phi}$, so läßt sich eine Genauigkeit von 0,3% bis 0,2% erreichen, vorausgesetzt, die Schaltung ist genau abgeglichen. Der Abgleich wird unter II. 4. 3. beschrieben. Ein geeignetes Netzteil für die Schaltung findet sich im Abschnitt II. 4. 4. Neben dem Schaltplan sind auch Printplatte und Bestückungsplan angegeben.

II. 4. 3. Praktischer Aufbau des MOS-Digitalvoltmeters

Die gesamte Schaltung des MOS-Digitalvoltmeters ist mit Ausnahme der Anzeigen und des Netzteiles auf einer Printplatte von nur 8 cm x 14 cm sehr kompakt untergebracht. Bild 79 zeigt die Druckvorlage im Maßstab 1:1, Bild 80 den zugehörigen Bestükkungsplan ebenfalls im Maßstab 1:1. Die Leiterbahnenführung wurde in den Bestückungsplan grau einkopiert.

Mit Ausnahme des Operationsverstärkers µA 741 im Metallgehäuse sollten alle ICs, insbesondere die MOS-Schaltkreise FEY 101 und FEJ 271 unter Zu-

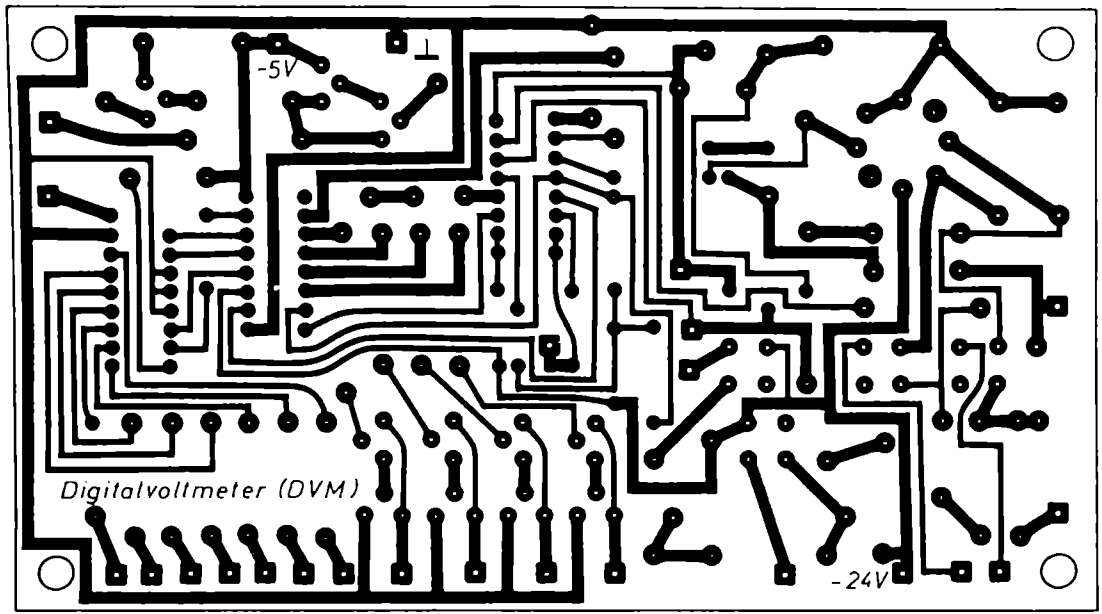


Bild 79
Druckvorlage zum
MOS-Digitalvoltmeter

hilfenahme von 14-, bzw. 16poligen DIL-Sockeln auf der Printplatte festgelötet werden.
Die beiden JGFETs T_1 und T_2, mit denen der Differenzverstärker aufgebaut wird, sind gepaart in einem gemeinsamen, S-förmigen Kühlkörper unter der Typenbezeichnung ON 285 lieferbar. Durch die thermische Kopplung wird vermieden, daß der Nullpunkt mit der Temperatur wegdriftet.
Die JGFETs T_1 bis T_4 besitzen neben den Anschlüssen g (= Gate), s (= Source) und d (= Drain) noch

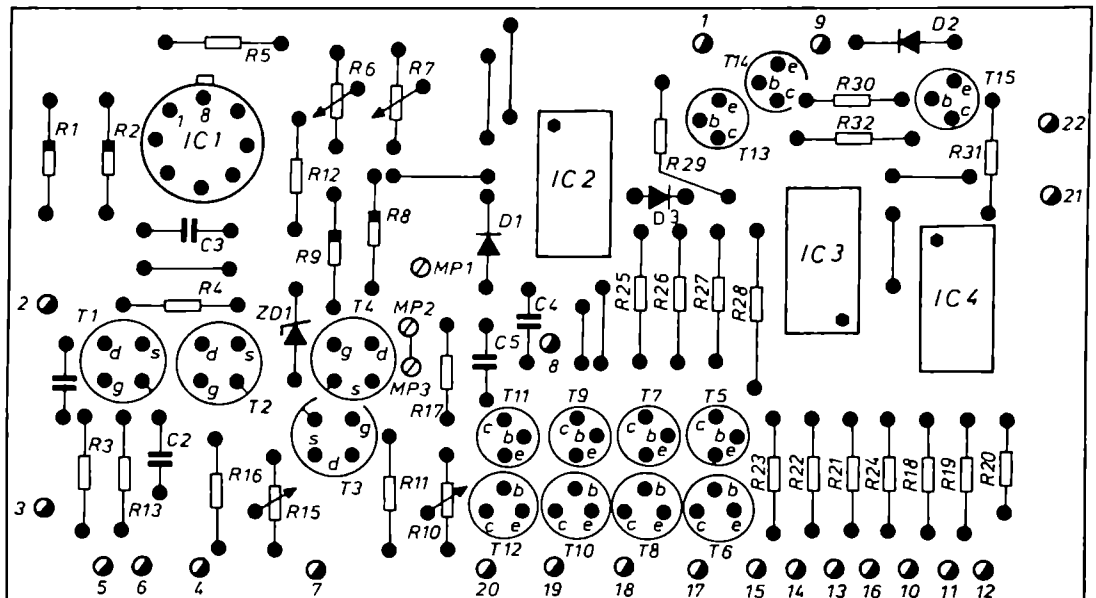


Bild 80 Bestückungsplan zum MOS-Digitalvoltmeter

einen 4. Anschluß, welcher mit dem Transistorgehäuse verbunden ist, wie es im Bild 80 schematisch angedeutet wurde.

Die Transistoren T_6, T_8, T_{10} und T_{12} sind sehr dicht nebeneinander angeordnet; da die Collectoren dieser Transistoren mit den Transistorgehäusen leitend verbunden sind, ist darauf zu achten, daß sich die Transistorgehäuse nicht berühren.

Das Potentiometer R_{14} zum Nullpunktsabgleich wird extern an den Lötstiften 5, 6, 7, wie Bild 77 zeigt, an-

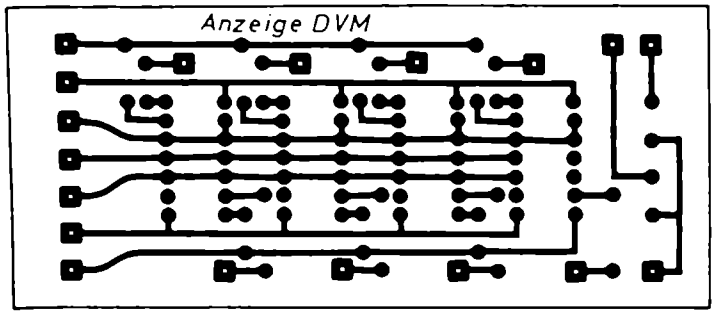
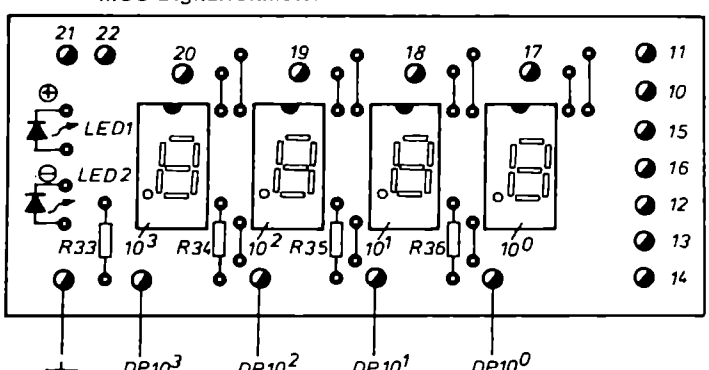


Bild 81 Druckvorlage zur Anzeigeplatine für das MOS-Digitalvoltmeter

Bild 82 Bestückungsplan zur Anzeigeplatine für das MOS-Digitalvoltmeter



Stückliste zum MOS-Digitalvoltmeter

1) Digitalvoltmeterplatine

$R_1 = R_2 = 10\ k\Omega$, Meßwiderstände mit einer Fehlertoleranz von 0,1% - 1,0%
$R_3 = R_4 = R_{12} = 1\ M\Omega$
$R_5 = 1\ k\Omega$
$R_6 = 2\ k\Omega$, Spindelpotentiometer, lin, 0,25 W
$R_7 = 100\ \Omega$, Spindelpotentiometer, lin, 0,25 W
$R_8 = R_9 = 2\ k\Omega$, Meßwiderstände mit einer Fehlertoleranz von **0,1%**
$R_{10} = 500\ \Omega$, Spindelpotentiometer, lin, 0,25 W
$R_{11} = 100\ \Omega$
$R_{13} = 560\ \Omega$
$R_{14} = 100\ \Omega$, Potentiometer, lin, 0,25 W
$R_{15} = 5\ k\Omega$, Spindelpotentiometer, lin, 0,25 W
$R_{16} = 470\ \Omega$
$R_{17} = 6{,}8\ M\Omega$
$R_{18} = R_{19} = R_{20} = R_{21} = R_{23} = R_{24} = 150\ \Omega$
$R_{25} = R_{26} = R_{27} = R_{28} = R_{29} = 1\ M\Omega$
$R_{30} = 4{,}7\ k\Omega$
$R_{31} = R_{32} = 120\ \Omega$
Alle Widerstände mit Ausnahme von R_1, R_2, R_6, R_7, R_8, R_9, R_{10}, R_{14} und R_{15} sind Kohleschichtwiderstände mit einer Belastbarkeit von 0,3 W und einer Fehlertoleranz von 5%.

$C_1 = C_2 = C_3 = 0{,}1\ \mu F / 63\ V$
$C_4 = 220\ pF / 63\ V$
$C_5 = 100\ pF / 63\ V$

$T_1 + T_2$ = ON 285; ersatzweise:
T_3 = BFW 12 $T_1 = T_2$ = BF 245 A
T_4 = BFW 11
Hersteller: VALVO
Distributor: Sasco
8011 Putzbrunn
Hermann-Oberth-Str. 10

$T_5 = T_7 = T_9 = T_{11}$ = BCY 78
$T_6 = T_8 = T_{10} = T_{12}$ = 2 N 2905 oder BCW 80 oder BSV 16
$T_{13} = T_{14} = T_{15}$ = BCY 59 oder 2 N 2926 oder BC 168

$D_1 = D_2 = D_3$ = 1 N 914 oder 1 N 4148 oder BAY 61
ZD_1 = ZPD 5,1 oder ZF 5,1

IC_1 = µA 741 EHC (Fairchild) = TBA 221 (Siemens)
IC_2 = FEY 101
IC_3 = FEJ 271
Hersteller: VALVO
Distributor: Sasco
8011 Putzbrunn
Hermann-Oberth-Str. 10

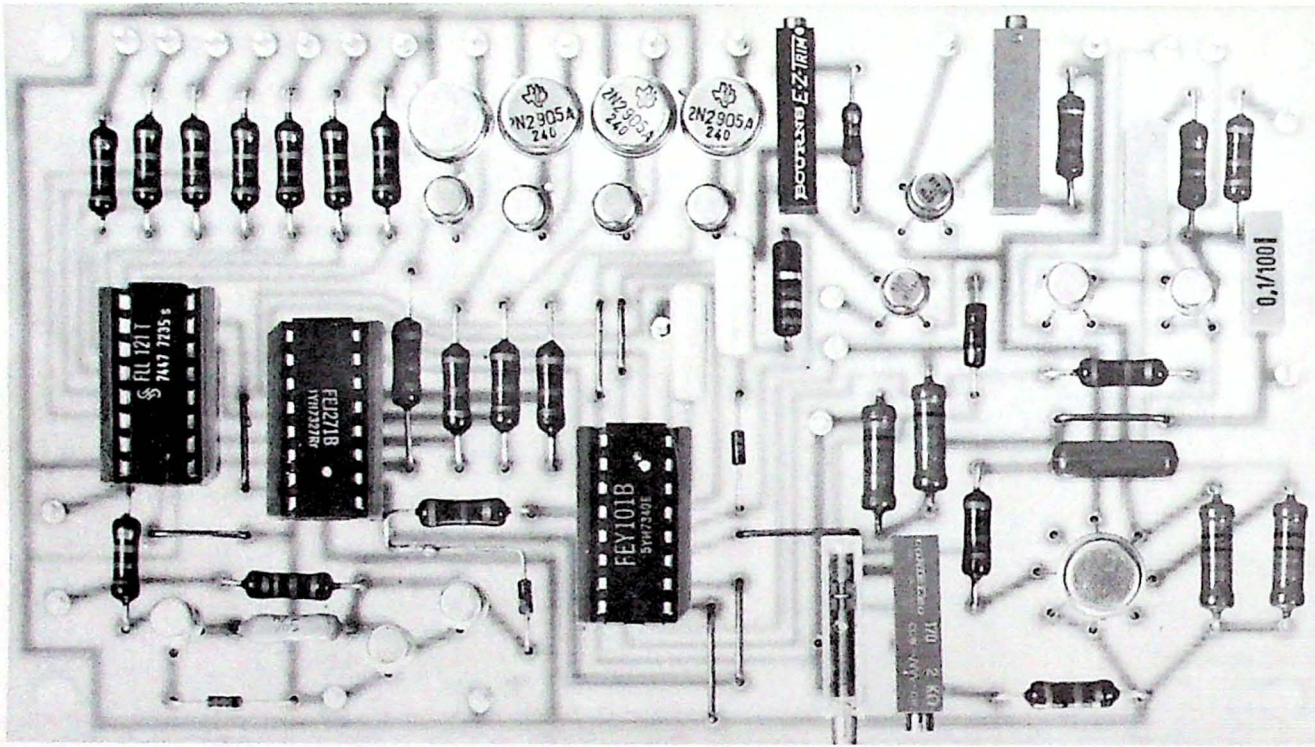
IC_4 = FLL 121 V (Siemens) = SN 7447 A
(Texas Instruments)
dazu 3 16polige DIL-Sockel
1 Leiterplatte Bild 79
25 Lötstifte
div. Montage- und Verdrahtungsmaterial

2) Anzeigenplatine

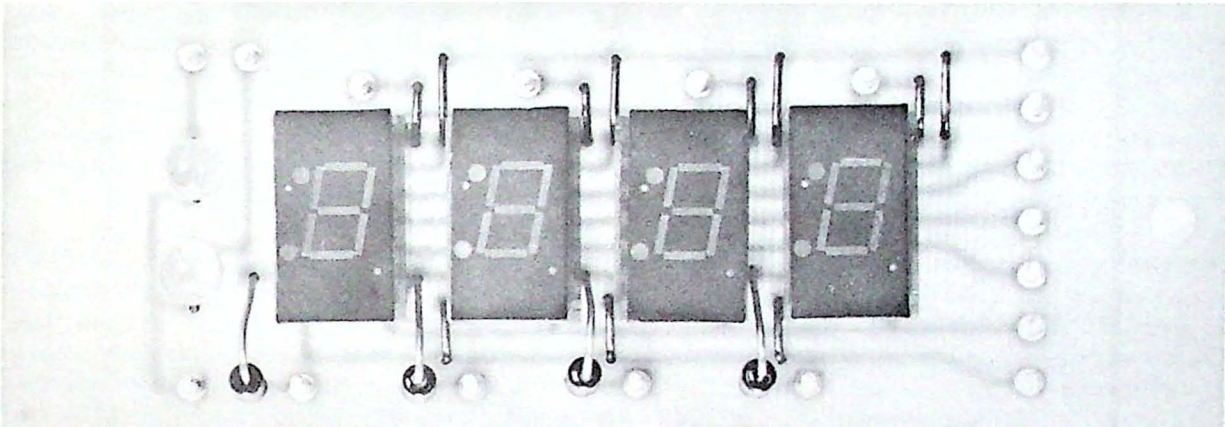
$R_{33} = R_{34} = R_{35} = R_{36} = 220\ \Omega$
Alle Widerstände sind Kohleschichtwiderstände mit einer Belastbarkeit von 0,3 W und einer Fehlertoleranz von 5%.

LED_1 = LSL 18 L - 1
LED_2 = LSL 8 L - 1
4 x SLA 11 (grünleuchtende Galliumphosphid-Anzeige)
dazu 4 14polige DIL-Sockel
Hersteller: OPCOA
Distributor: Roederstein
Bauelemente Vertrieb GmbH
1 Berlin 41
Grunewaldstr. 39a

1 Leiterplatte Bild 81
18 Lötstifte
div. Montage- und Verdrahtungsmaterial



Bestückungsfoto zum MOS-Digitalvoltmeter



Bestückungsfoto zur Anzeigeplatine für das MOS-Digitalvoltmeter

geschlossen. Für die Trimmpotentiometer R_6, R_7, R_{10} und R_{15} verwendet man zweckmäßigerweise 10- oder 20gängige Spindelpotentiometer. Für die Widerstände R_1 und R_2, bzw. R_8 und R_9 müssen Meßwiderstände mit 0,1% Toleranz verwendet werden, da insbesondere von R_8 und R_9 wesentlich die Genauigkeit der AD-Wandlung abhängt.

Sehr wichtig ist weiterhin, daß keine der insgesamt 9 Kabelbrücken vergessen wird. Eine der Kabelbrücken verbindet die Meßpunkte MP_3 und MP_2.

Bild 81 zeigt die Druckvorlage und Bild 82 den Bestückungsplan zur Anzeigeplatine. Als Siebensegmentanzeigen wurden die grünleuchtenden LED-Anzeigen SLA 11 verwendet, deren Sockelschaltbild auf Bild 67 (Abschnitt II. 2. 3.) dargestellt ist. Die Numerierung der Lötstifte für die 7 Segmente a bis g, die gemeinsamen Anoden 10^0, 10^1, 10^2, 10^3, bzw. die Leuchtdioden LED_1 und LED_2 zur Polaritätsanzeige stimmt mit der Bezifferung auf Bild 77 und Bild 78 überein. Die Katoden der Dezimalpunkte der Anzeigen wurden über die Vorwiderstände R_{33}, R_{34} und R_{36}

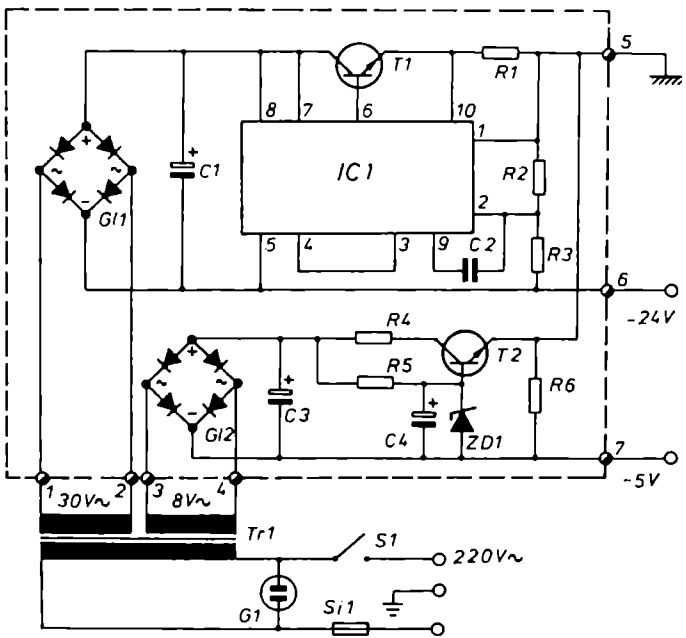
mit den mit $DP10^0$, $DP10^1$, $DP10^2$ und $DP10^3$ bezeichneten Lötstiften verbunden. Falls der Meßbereich des Digitalvoltmeters mit Hilfe von Vorwiderständen erweitert werden soll, so können die Dezimalpunktanschlüsse mit dem Meßbereichsumschalter gekoppelt werden. R_{33} bis R_{36} wurden so dimensioniert, daß an die Dezimalpunktanschlüsse $DP10^0$ bis $DP10^3$ eine Spannung von —5 V angelegt werden kann.
Für die Leuchtdiode LED_1, die aufleuchtet, wenn die gemessene Spannung U_x positiv ist, wurde der grünleuchtende Typ LSL 18 L-1 gewählt, für die Leuchtdiode LED_2, die aufleuchtet, wenn U_x negativ ist, der rotleuchtende Typ LSL 8 L-1.

Abgleich des Digitalvoltmeters:

1. R_{15}:
Mit R_{15} wird der Drainstrom des Transistors T_3 eingestellt. Es sollten ca. 250 µA fließen. Hierzu ist ein Strommesser (Drehspul-Instrument) zwischen den Schleiferanschluß des Potentiometers R_{14}, welches sich in beliebiger Stellung befinden kann, und den Lötstift 7 zu legen. Mit R_{15} wird auf 250 µA abgeglichen.
2. R_{10}:
Mit R_{10} wird der Drainstrom des Transistors T_4 und somit der Strom durch die Z-Diode ZD_1 und die parallelgeschalteten Widerstände R_6, R_7, R_8 und R_9 eingestellt; es müssen ca. 10 mA fließen. Zunächst werden R_6 und R_7 in Mittelstellung gebracht; die Brücke zwischen MP_2 und MP_3 wird durch einen Strommesser ersetzt. Mit R_{10} wird ein Strom von 10 mA eingestellt. Nach dem Abgleichen muß unbedingt die Brücke zwischen MP_2 und MP_3 wieder eingelötet werden.
3. R_6, R_7:
Mit Hilfe der Widerstände R_6 und R_7 wird die an den Widerständen R_8 und R_9 abfallende Referenzspannung in Höhe von 2,046 V eingestellt. Da die Referenzspannung auf 1 mV genau eingestellt werden soll, ist zum Abgleich ein Digitalvoltmeter erforderlich, welches man sich vielleicht ausleihen kann. Das Digitalvoltmeter wird zwischen Lötstift 2 und Meßpunkt $MP_{2/3}$ geschaltet. Mit R_6 (grob) und R_7 (fein) wird ein Wert von genau 2,046 V eingestellt. Falls die Widerstände R_8 und R_9 genau den gleichen Wert haben, was unbedingt der Fall sein sollte, so beträgt die Spannung zwischen Lötstift 2 und Meßpunkt MP_1 nach Abgleich ebenfalls 2,046 V.
4. R_{14}:
R_{14} dient zur Nullpunktkorrektur. Vor jeder Messung muß — falls erforderlich — R_{14} derart eingestellt werden, daß die Anzeige bei kurzgeschlossenem Eingang (Lötstift 2 und Lötstift 3 verbunden!) den Wert .0.0.0.0 anzeigt. Bei einwandfreier Einstellung werden abwechselnd LED_1 und LED_2 aufblinken.

II. 4. 4. Netzteil zum MOS-Digitalvoltmeter

Bild 83 Schaltbild des Netzteils für das MOS-Digitalvoltmeter



Stückliste zum Netzteil für das MOS-Digitalvoltmeter

R_1 = 4,7 Ω
R_2 = 7,8 kΩ
R_3 = 3,3 kΩ } 1% Toleranz
R_4 = 15 Ω, 2 Watt, Drahtwiderstand
R_5 = 200 Ω
R_6 = 470 Ω

Alle Widerstände mit Ausnahme von R_2, R_3 und R_4 sind Kohleschichtwiderstände mit einer Belastbarkeit von ca. 0,3 W und einer Fehlertoleranz von 5%.

C_1 = C_3 = Elko 1000 µF / 35 V
C_2 = 270 pF / 63 V
C_4 = Elko 47 µF / 10 V
T_1 = BSX 62 oder 2 N 1711 oder 2 N 1613
T_2 = BSX 62
dazu 2 Kühlsterne von 33 °C/W
ZD_1 = ZPD 5,6 oder ZF 5,6
GI_1 = GI_2 = Brückengleichrichter B 40 C 800 Si

IC_1 = µA 723 HC
Hersteller: FAIRCHILD
Distributor: Dr. Günther Dohrenberg
Industrievertretungen
1000 Berlin 30 Bayreuther Str. 3
S_1 = Kippschalter, 1 x Ein
Si_1 = Sicherung, 0,2 A, mittelträge
dazu ein Einbausicherungshalter
G_1 = Glimmlampe für 220 V mit eingebautem Vorwiderstand
Tr_1 = Trafo prim.: 220 V
sek.: 1 x 30 V, 0,2 A
1 x 8 V, 0,5 A
1 Leiterplatte Bild 84 7 Lötstifte
div. Montage- und Verdrahtungsmaterial

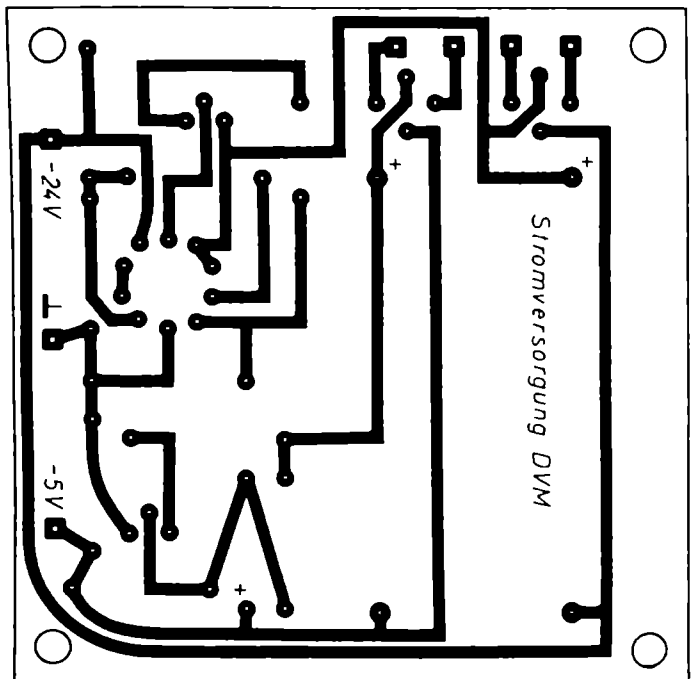


Bild 84 Druckvorlage zum Netzteil für das MOS-Digitalvoltmeter

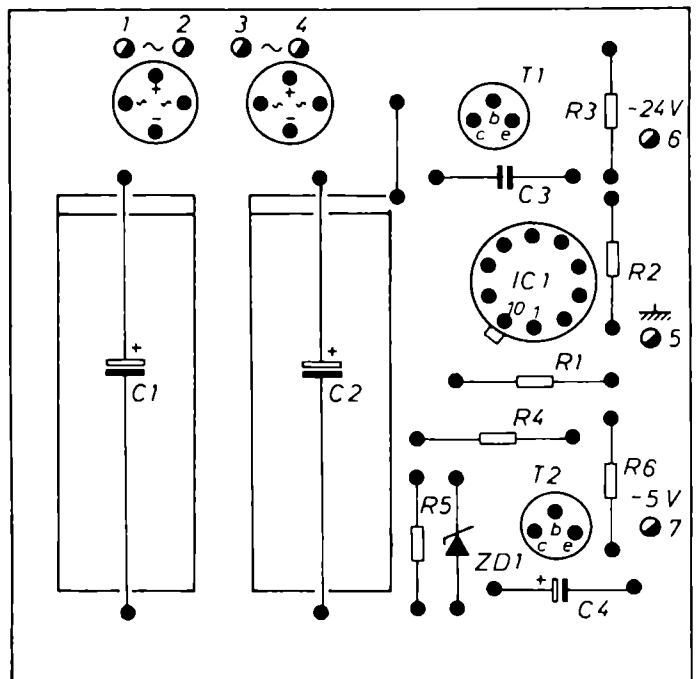
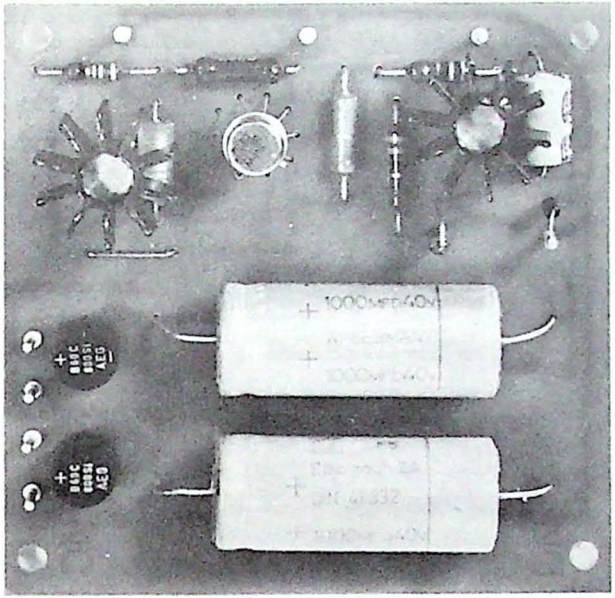


Bild 85 Bestückungsplan zum Netzteil für das MOS-Digitalvoltmeter



Bestückungsfoto zum Netzteil für das MOS-Digitalvoltmeter

Bild 83 zeigt ein Netzteil, welches zur Stromversorgung des MOS-Digitalvoltmeters eingesetzt werden kann. Die Spannung von —24 V wird mit Hilfe des integrierten Spannungsstabilisators µA 723 (= IC_1) erzeugt; ein Blockschaltbild des µA 723 findet sich in der Bauanleitung zum Netzteil für den Chopper im Abschnitt II. 2. 4. Mit Ausnahme des Transistors T_1, welcher für einen erhöhten Laststrom sorgt, entspricht die Verschaltung des ICs der im Abschnitt II. 2. 4. angegebenen Schaltung.

Die Versorgungsspannung von —5V wird durch eine herkömmliche Stabilisierungsschaltung mit Transistor (T_2) und Z-Diode (ZD_1) hinreichend konstant gehalten.

Bild 84 zeigt die Druckvorlage (Maßstab 1:1), Bild 85 den zugehörigen Bestückungsplan für dieses Netzteil.

Auf die beiden Transistoren T_1 und T_2 muß ein Kühlstern von ca. 33 °C/W aufgesteckt werden.

Falls die Regelschaltung, welche mit dem µA 723 aufgebaut wurde, etwas schwingen sollte, was an einem der Gleichspannung überlagerten hochfrequenten Sinus mit einer Amplitude von wenigen mV erkennbar ist, so kann der Wert des Frequenzkompensationskondensators C_2 etwas variiert werden. Zudem kann zwischen die Lötstifte 5 (Masse) und 6 (—24 V) ein Kondensator in der Größenordnung von ca. 0,1 µF geschaltet werden.

II. 4. 5. Taktgenerator zum MOS-Digitalvoltmeter

Um eine exakte AD-Wandlung nach dem Prinzip der Delta-Modulation zu gewährleisten, ist nach Möglichkeit ein sehr frequenzstabiler Takt $\overline{\Phi}$ erforderlich. Im allgemeinen ist der durch Frequenzschwankungen, bzw. Änderungen des Tastverhältnisses des Taktes $\overline{\Phi}$ hervorgerufene Fehler sehr viel kleiner, als etwa der Meßfehler, welcher durch eine falsch eingestellte Referenzspannung entsteht, da sich nämlich im Verlaufe des relativ langen Meßintervalles (4092 Perioden des Taktes $\overline{\Phi}$) Frequenz- und Tastverhältnisabweichungen weitgehend ausgleichen.

Der im FEY 101 integrierte Taktgenerator ist nicht so frequenzstabil, wie man es sich im Idealfalle wünschen möchte. Durch Synchronisation des internen Taktes $\overline{\Phi}$ mit einem sehr frequenzstabilen externen Takt kann deshalb die Meßgenauigkeit etwas verbessert werden. Wenn für R_8 und R_9 Präzisionswiderstände verwendet werden und genau abgeglichen wurde, beläuft sich der Meßfehler ohne externen Taktgenerator auf ca. 1% bis 0,5%, mit externem Taktgenerator können 0,3% bis 0,2% erreicht werden. Der Aufbau des hier beschriebenen Taktgenerators lohnt sich nur dann, wenn für R_8 und R_9 tatsächlich Meßwiderstände von 0,1% Toleranz verwendet wurden und die Referenzspannung von 2,046 V sehr genau abgeglichen werden konnte.

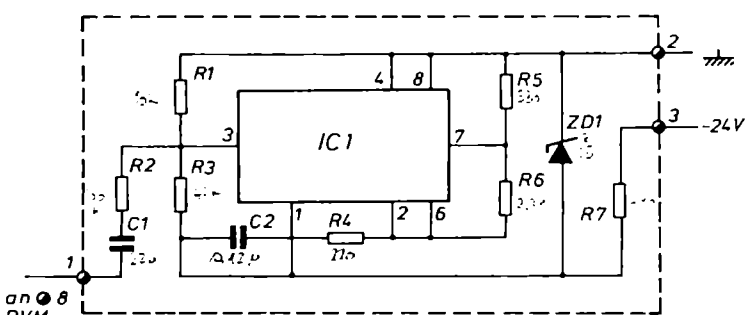


Bild 86 Schaltbild des Taktgenerators für das MOS-Digitalvoltmeter

Bild 86 zeigt den Schaltplan des externen Taktgenerators. Der astabile Multivibrator wurde mit dem Zeitgeber-IC NE 555 aufgebaut; die Schaltung entspricht im wesentlichen dem im Abschnitt II. 1. 2. beschriebenen astabilen Multivibrator zur Erzeugung der Chopperfrequenz für den Kanal-Umschalter, so daß auf eine nochmalige Erläuterung verzichtet werden kann. Da die max. Versorgungsspannung des NE 555 15 V beträgt, der Taktgenerator jedoch an das im Abschnitt II. 4. 4. beschriebene Netzteil angeschlossen werden soll, müssen die —24 V, die das Netzteil liefert, mit Hilfe des Widerstandes R_7 und der Z-Diode ZD_1 auf —15 V begrenzt werden.

Bei der angegebenen Dimensionierung beträgt die externe Taktfrequenz 24 kHz. Da sich die interne

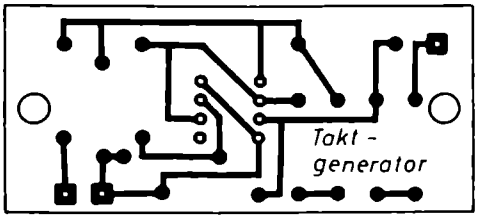
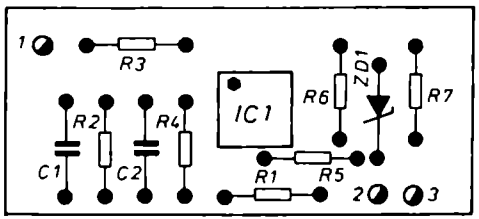


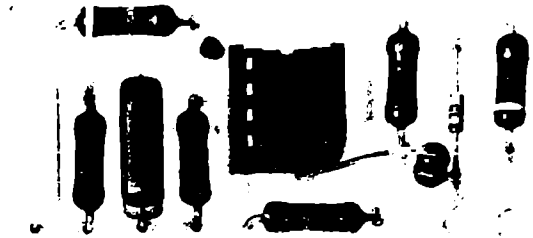
Bild 87 Druckvorlage zum Taktgenerator für das MOS-Digitalvoltmeter

Bild 88 Bestückungsplan zum Taktgenerator für das MOS-Digitalvoltmeter



Taktfrequenz auf 8 kHz beläuft, wird also der Takt Φ auf jeden 3. Impuls der extern eingeprägten Frequenz synchronisiert.

Bild 87 zeigt die Druckvorlage zum Taktgenerator im Maßstab 1:1, Bild 88 den zugehörigen Bestückungsplan. IC_1 ist im Metallgehäuse (NE 555 T) und im Plastik-DIL-Gehäuse (NE 555 V) lieferbar; hier wurde die Version NE 555 V verwendet. Lötstift 1 muß mit Lötstift 8 der Platine des Digitalvoltmeters verbunden werden.



Bestuckungsfoto zum Taktgenerator für das MOS-Digitalvoltmeter

Stückliste zum Taktgenerator für das MOS-Digitalvoltmeter

R_1 = 10 kΩ R_4 = 220 Ω R_6 = 2,2 kΩ
R_2 = 100 kΩ R_5 = 330 Ω R_7 = 470 Ω
R_3 = 47 kΩ
Alle Widerstände sind Kohleschichtwiderstände mit einer Belastbarkeit von ca. 0,3 W und einer Fehlertoleranz von 5%.
C_1 = 22 pF / 63 V C_2 = 0,12 µF / 63 V
ZD_1 = ZPD 15 oder ZF 15

IC_1 = NE 555 V
Hersteller: SIGNETICS
Distributor: Spezial Elektronik GmbH
8000 München 70 Ortlerstr. 8
dazu 1 8poliger DIL-Sockel
1 Leiterplatte Bild 87, 3 Lötstifte
div. Montage- und Verdrahtungsmaterial

II. 5. CMOS-Universal-Frequenzzähler

Mit einem digitalen Frequenzmeßgerät können sowohl Frequenzen sich periodisch wiederholender Vorgänge als auch die mittlere Anzahl von zeitlich statistisch verteilten Impulsen pro Zeiteinheit gemessen werden.
Das Meßsignal, dessen zeitlicher Verlauf eine beliebige Kurvenform haben kann, z. B. sinusförmig, dreieckförmig, Nadelimpulse, usw., muß zunächst einer Impulsformerstufe zugeführt werden, die daraus Rechteckimpulse einer definierten Spannung erzeugt. Diese werden in eine Zählerkette eingezählt, die Anzahl der eingezählten Impulse, die proportional der Meßfrequenz und proportional der Dauer des Meßintervalles ist, wird zur Anzeige gebracht. Eine Zeitbasis, von der die Genauigkeit der Messung entscheidend abhängt, legt die Dauer des Meßintervalles fest.

II. 5. 1. CMOS-7-Dekaden-Zähler ICM 7208

Bei der im folgenden beschriebenen Schaltung wird ein CMOS-LSI-Baustein, der 7-Dekaden-Zähler ICM 7208 von Intersil, zur Anwendung gebracht. Dieser Baustein, dessen interne Verschaltung auf dem Schaltplan Bild 91 (IC_8) angegeben ist, enthält einen Großteil der zum Aufbau eines Frequenzzählers erforderlichen Funktionen, so daß sich der Nachbau dieses verhältnismäßig komplizierten Gerätes sehr einfach gestaltet.

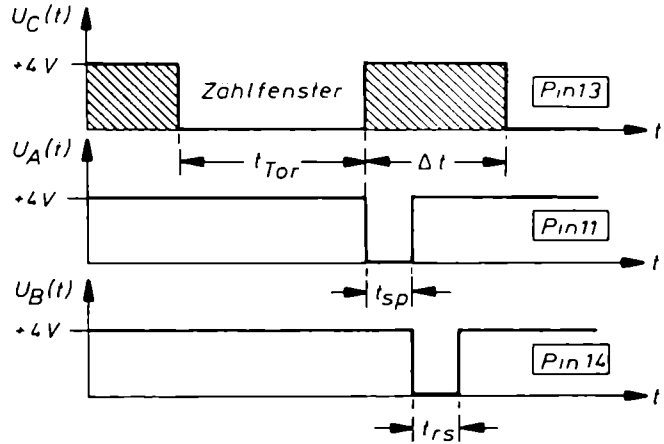


Bild 89 Funktionsdiagramm zur Zählersteuerung

Die interne Verschaltung des Bausteins ähnelt dem im Abschnitt II. 4. im Rahmen der Bauanleitung für das MOS-Digitalvoltmeter beschriebenen 4-Dekaden-Zähler FEJ 271, allerdings sind beim ICM 7208 Dekodierer und Treiber mit auf dem Chip integriert. Wie aus der Verschaltung Bild 91 hervorgeht, wird der Eingang des 7-Dekaden-Zählers über ein Gatter, das „Tor", geöffnet bzw. verriegelt. Die zu zählenden

Rechteckimpulse werden an den Pin 12 des ICs gelegt. Solange die Spannung am Pin 13, wir wollen sie mit $U_C(t)$ abkürzen, auf H-Pegel liegt, ist der Eingang der Zählerkette verriegelt, es werden keine Impulse eingezählt. Sowie $U_C(t)$ auf L schaltet, geht das Tor, das z. B. als Transmissionsgatter (vgl. I. 3. 2. 4.) ausgeführt werden könnte, auf, so daß Impulse am Pin 12 in den 7-Dekaden-Zähler eingezählt werden.
Die Dauer des Meßintervalles, man spricht oft vom „Zählfenster", (vgl. Bild 89), wird durch den logischen Zustand am Pin 13 bestimmt. Nach Ablauf eines Meßintervalles t_{Tor} muß der Zählerstand durch einen HLH-Impuls am Pin 11 (—▷ $U_A(t)$) in den Speicher übernommen werden. Dieser HLH-Impuls könnte z. B. aus der ansteigenden Flanke der Spannung $U_C(t)$ abgeleitet werden. Auf keinen Fall darf die HL-Flanke der Spannung $U_A(t)$ vor der LH-Flanke der Spannung $U_C(t)$ erscheinen, da dann ein falscher Zählerstand in den Speicher übertragen wird. Die HL-Flanke von $U_A(t)$ muß nicht gleichzeitig mit der LH-Flanke von $U_C(t)$ kommen, sie kann auch etwas verzögert erscheinen. Der Zählerinhalt geht nicht verloren, sofern $U_C(t)$ auf H-Pegel verbleibt, bis der Zählerinhalt in den Speicher übertragen wurde. Nachdem der Zählerstand in den Speicher übertragen wurde, muß der 7-Dekaden-Zähler auf Null zurückgesetzt werden, um für das nächste Meßintervall bereit zu sein. Dies erfolgt durch einen HLH-Impuls am Pin 14 (—▷ $U_B(t)$). Die HL-Flanke von $U_B(t)$ kann gleichzeitig oder später als die LH-Flanke von $U_A(t)$ kommen. Wichtig ist, daß für den auf Bild 89 gezeichneten Fall $t_{sp} + t_{rs} < \Delta t$ gilt.

Die im Speicher BCD-kodiert stehende Information wird nach dem Multiplexverfahren ausgelesen. Da das Multiplexverfahren ausführlich im Abschnitt II. 2. 1. beschrieben wurde, soll an dieser Stelle auf weitere Erläuterungen zu diesem Thema verzichtet werden.
Im ICM 7208 ist ein BCD-zu-7-Segment-Dekoder integriert, womit im Gegensatz zum FEJ 271 kein zusätzlicher Baustein zur Dekodierung erforderlich ist. Zudem enthält der ICM 7208 Treiberstufen, mit denen eine LED-Anzeige ohne Zwischenschaltung von Transistoren direkt angesteuert werden kann. Allerdings werden LED-Anzeigen mit gemeinsamer Kathode (CC = **C**athode **C**ommon) benötigt.

Wie bereits im Abschnitt I. erläutert wurde, sind Logikschaltungen in MOS-Technik, insbesondere in CMOS-Technik, nicht besonders schnell. Deshalb beträgt die von der Versorgungsspannung abhängige max. Zählfrequenz beim ICM 7208 „nur" ca. 5 MHz. Der Meßbereich des mit dem ICM 7208 aufgebauten Frequenzzählers ist somit auf max. ca. 5 MHz beschränkt. Jedoch kann gegebenenfalls vor

den Zähleingang ein Schottky-Teiler geschaltet werden, wodurch der Frequenzbereich nach oben hin wesentlich erweitert werden kann. Zu unteren Frequenzen hin sind keine Grenzen gesetzt, da der ICM 7208 in vollstatischer CMOS-Technik aufgebaut ist.
Die Versorgungsspannung des ICM 7208 darf max. 5,5 V betragen. An keinem der Eingänge darf eine Spannung angelegt werden, die größer oder auch nur geringfügig größer als die Versorgungsspannung ist; andernfalls wird der Baustein zerstört. Die max. Zählfrequenz hängt von der Versorgungsspannung ab. Bei 5 V Versorgungsspannung beträgt sie ca. 5 MHz, bei 5,5 V ca. 5,5 MHz - 6 MHz.

II. 5. 2. Schaltung des CMOS-Universal-Frequenzzählers

Auf den Bildern 90 und 91 ist die gesamte Schaltung des mit dem ICM 7208 aufgebauten Universal-Frequenzzählers angegeben.
Als Zeitbasisgenerator dient ein mit dem LSI-Baustein ICM 7038 (IC_1) aufgebauter Oszillator/Teiler. Die interne Verschaltung des CMOS-Bausteins ICM 7038 ist auf Bild 92 dargestellt. Das IC enthält einen Oszillator, an den über die Pins 7 und 8 lediglich noch ein Quarz und Trimmkapazitäten zur Festlegung der Oszillatorfrequenz angeschlossen werden müssen. Dem Oszillator ist ein Binärteiler durch 8192 und ein Binärteiler durch 8 nachgeschaltet; beide Teiler sind in Serie geschaltet. Die Teilerausgänge sind an den Pins 5 (Q_1) sowie 3 und 4 (Q_2 und $\bar{Q}_2$) nach außen geführt. Die Ausgangsstufen für Q_2 und $\bar{Q}_2$ sind als CMOS-Inverter aufgebaut. Das Tastverhältnis des Ausgangstaktes beträgt 1 : 1.
Wählt man die Quarzfrequenz zu 3,2768 MHz, so ergibt sich am Ausgang Q_2 bzw. $\bar{Q}_2$ eine Taktfrequenz von genau 50 Hz, da 3,2768 MHz : 8.192 : 8 = 3.2768 MHz : 65.536 = 50 Hz. Der Trimmkondensator C_2 dient zum genauen Abgleich der Oszillatorfrequenz; es ist ein Quarz für Parallelresonanz und eine Nennbürde von ca. 30 pF erforderlich. ZD_1 und R_2 dienen zur Spannungsversorgung des ICM 7038, dessen Versorgungsspannung kleiner als 5 V sein muß. R_2 und ZD_1 wurden so gewählt, daß die Versorgungsspannung für den ICM 7038 auf 3 V konstant gehalten wird.
Der am Pin 3 (Q_2) des IC_1 anliegende 50-Hz-Takt steuert den Transistor T_1, so daß am Collector von T_1 (MP_1) eine zwischen +5 V und ca. 0,5 V (= U_{CE} von T_1) pulsierende Taktfrequenz von 50 Hz anliegt. Dieser 50-Hz-Takt wird auf den Eingang einer aus 4 Dekadenzählern (IC_2 - IC_5) aufgebauten Zählerkette gegeben. Bei den ICs IC_2 - IC_5 handelt es sich um Dekadenzählerbausteine des Typs CD 4017 der CMOS-Standardserie CD 4000 von RCA. Bild 93 zeigt

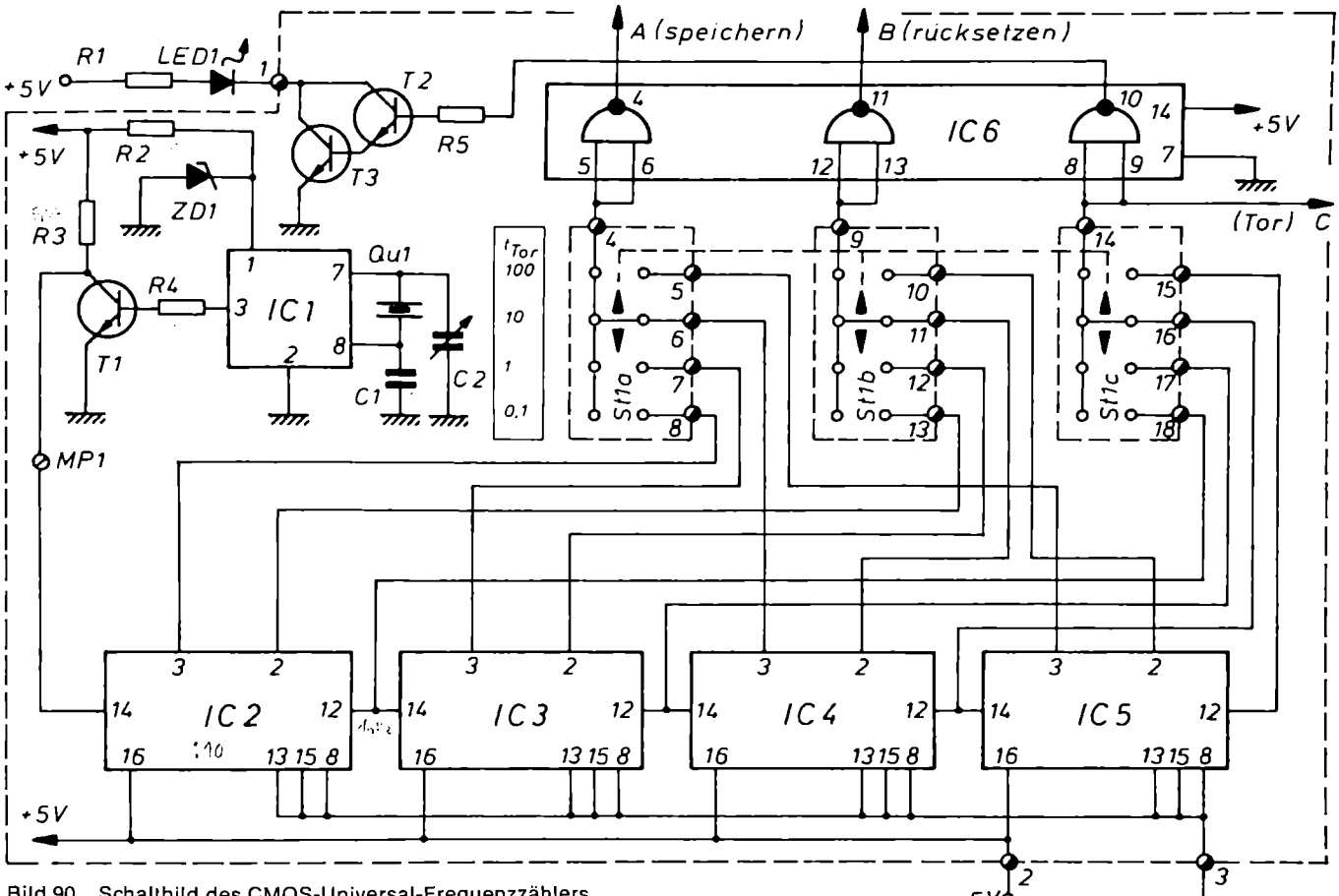


Bild 90 Schaltbild des CMOS-Universal-Frequenzzählers

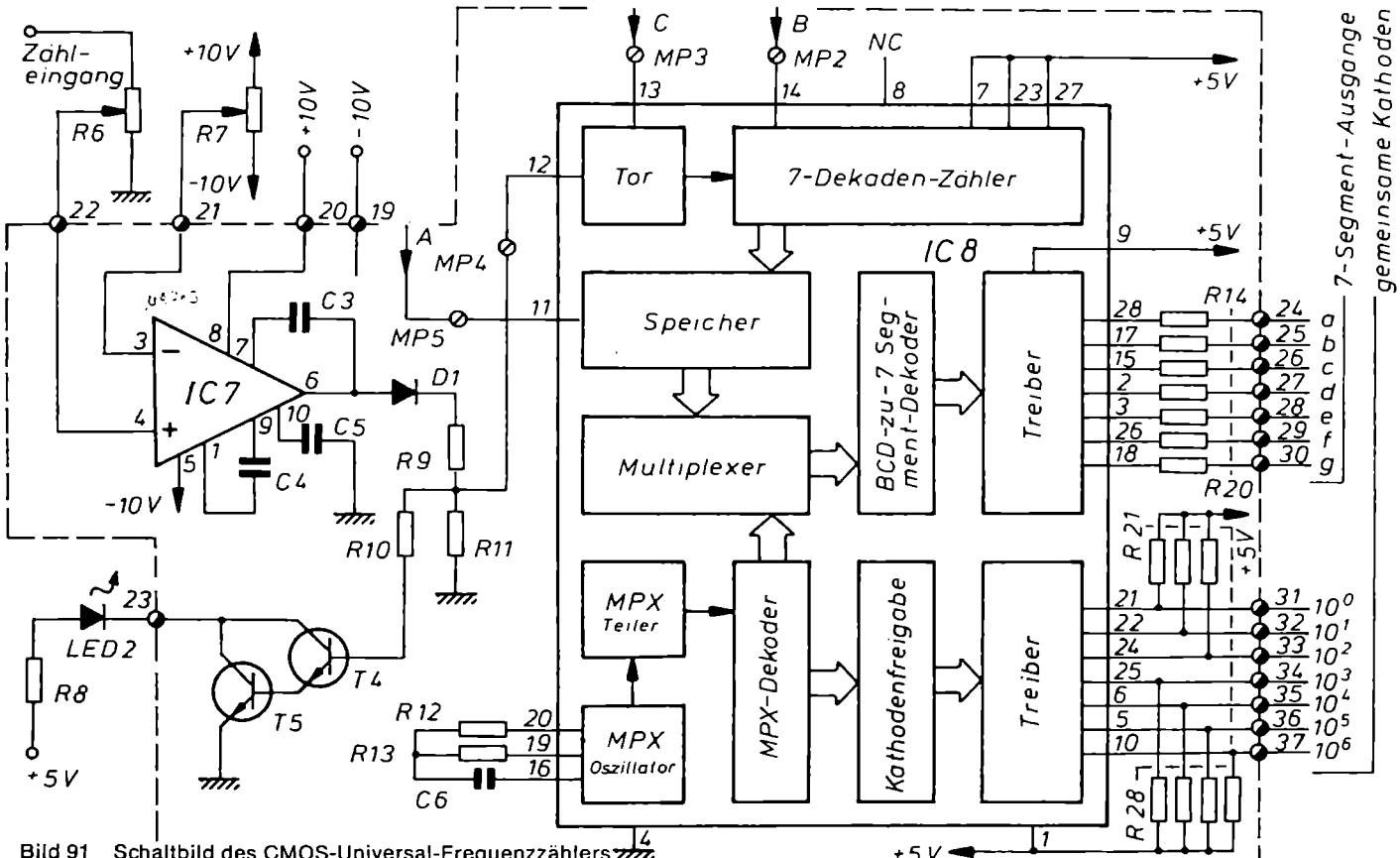


Bild 91 Schaltbild des CMOS-Universal-Frequenzzählers

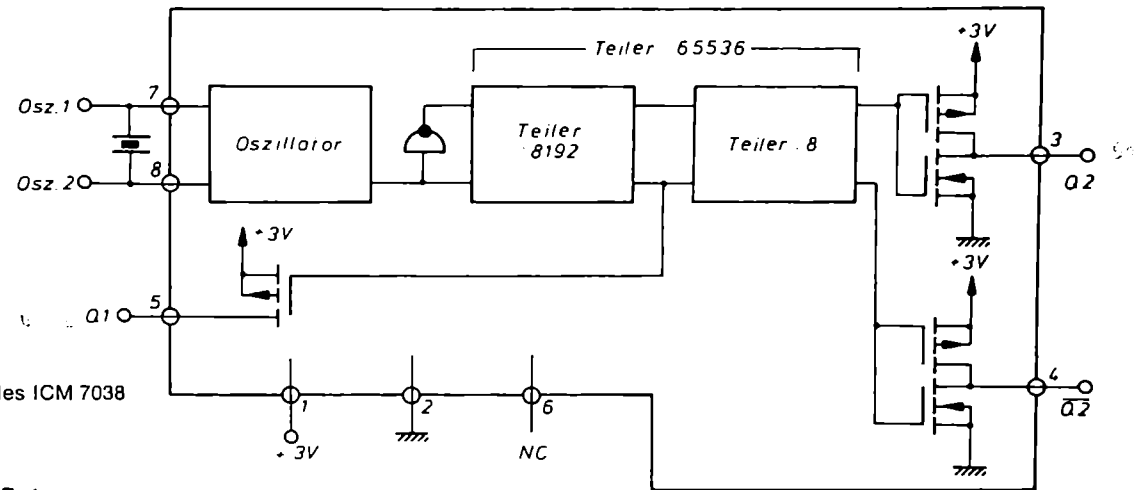


Bild 92
Interne Verschaltung des ICM 7038

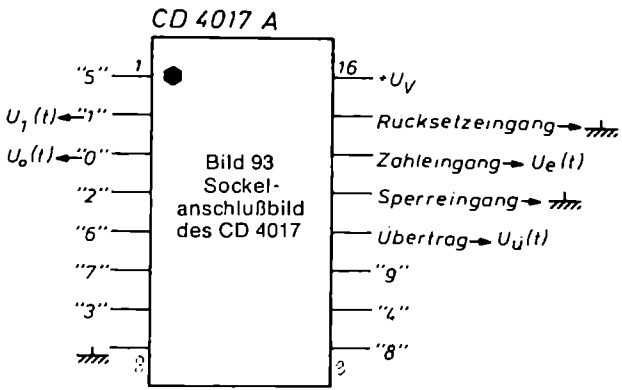


Bild 93
Sockel-
anschlußbild
des CD 4017

die Pinbelegung des CD 4017 A. Der Zähleingang liegt am Pin 14. Die Ausgänge „0" - „9" zeigen unter der Bedingung, daß der Rücksetzeingang Pin 15 und der Sperreingang Pin 13 auf L-Potential liegen, die Anzahl der am Zähleingang eingezählten Impulse im „1 - aus - 10 - Code" an, d. h., nach dem 1. Taktimpuls schaltet der Ausgang „1" von L auf H, nach dem 2. Takt schaltet „2" von L auf H, „1" schaltet zurück von H nach L, nach dem 3. Takt schaltet „3" von L auf H, „2" schaltet zurück von H auf L usw. Die aktive Flanke des Zähltaktes ist die LH-Flanke. Der Übertragsausgang Pin 12 ändert seinen Zustand mit der

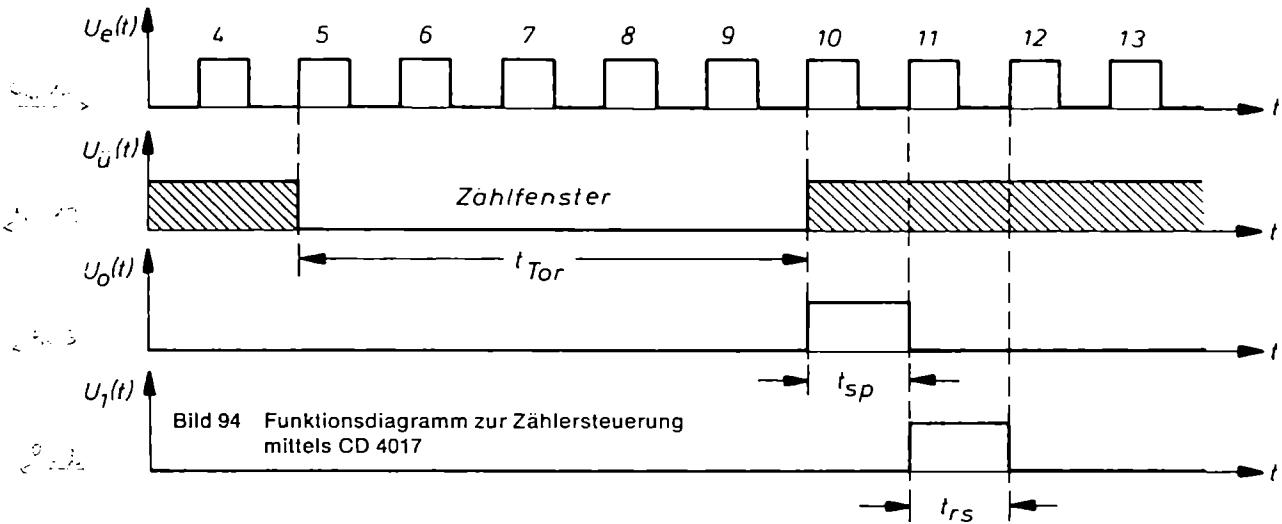


Bild 94 Funktionsdiagramm zur Zählersteuerung mittels CD 4017

LH-Flanke des 5. Taktes und mit der LH-Flanke des 10. = 0. Taktes, wie es im Impulsdiagramm Bild 94 dargestellt ist. Die Pulsfrequenz der Spannung $U_{\ddot{U}}(t)$ am Übertragsausgang beträgt $^1/_{10}$ der Pulsfrequenz am Zähleingang, das Tastverhältnis von $U_{\ddot{U}}(t)$ ist 1 : 1. Die Ausgänge Pin 12 der in Serie geschalteten Dekadenzähler IC_2 - IC_5 werden wahlweise über St_{1c} an den Toreingang Pin 13 des ICM 7208 gelegt. $U_{\ddot{U}}(t)$ dient also als Zählfensterspannung. Die Zeit t_{Tor} beträgt am Pin 12 des IC_2 t_{Tor} = 0,1 sec, am Pin 12 des IC_3 t_{Tor} = 1 sec, am Pin 12 des IC_4 t_{Tor} = 10 sec und am Pin 12 des IC_5 t_{Tor} = 100 sec. Eine Torzeit von t_{Tor} = 0,1 sec bedeutet, daß die Meßfrequenz mit einer Auflösung von 10 Hz angezeigt wird. Soll das Ergebnis in KHz angezeigt werden, so muß für den Fall t_{Tor} = 0,1 sec der Dezimalpunkt DP 10^2 (vgl. Bild 99) über ein 4. Schaltebene des Stufenschalters St_1 angesteuert werden. t_{Tor} = 1 sec bedeutet, daß die Frequenz in Hz angezeigt wird mit einer Auflösung von 1 Hz. Der Dezimalpunkt DP 10^0 muß aufleuchten.

Bei $t_{Tor} = 10$ sec bzw. $t_{Tor} = 100$ sec schließlich erfolgt die Anzeige ebenfalls in Hz, jedoch mit einer Auflösung von 0,1 Hz bzw. 0,01 Hz. Es müssen die Dezimalpunkte DP 10^1 bzw. DP 10^2 eingeschaltet werden.
Sind hohe Meßfrequenzen zu erwarten, so wird man mit kurzen Torzeiten $t_{Tor} = 0{,}1$ sec oder $t_{Tor} = 1$ sec messen. Die extrem langen Torzeiten $t_{Tor} = 10$ sec und $t_{Tor} = 100$ sec sind zur sehr genauen Messung von langsamen Frequenzen oder zur Messung der Anzahl von zeitlich statistisch verteilten Pulsen gedacht, z. B. bei Messungen mit einem Geiger-Müller-Zähler oder zur Messung von Störimpulsen.
Über einen Nand-Inverter (IC_6) wird über die Darlingtonstufe T_2 - T_3 eine Leuchtdiode LED_1 angesteuert. LED_1 leuchtet während der Zeit t_{Tor}.

Der Speicher- und der Rücksetzeingang des ICM 7208 wird mit St_{1a}, St_{1b} wahlweise mit den Ausgängen „0" bzw. „1" der Dekadenzähler IC_2 - IC_5 verbunden. Der „0"-Ausgang ($\rightarrow U_o(t)$) schaltet mit der LH-Flanke von $U_{\ddot{u}}(t)$ für die Dauer eines Taktimpulses $U_e(t)$ von L auf H, der „1"-Ausgang ($\rightarrow U_1(t)$) schaltet mit der HL-Flanke der Spannung $U_o(t)$ für die Dauer eines Taktimpulses von L auf H. $U_o(t)$ und $U_1(t)$ werden über 2 Nand-Inverter invertiert, da der ICM 7208 gemäß Bild 89 nicht LHL- sondern HLH-Impulse an den Pins 11 und 14 benötigt.

Am Meßpunkt MP_1 kann der 50-Hz-Takt überprüft werden, an den Meßpunkten MP_3, MP_5 und MP_2 das Tor-, Speicher- und Rücksetzsignal.
Die Pulsformerstufe muß in der Lage sein, Frequenzen bis max. ca. 5 MHz zu verarbeiten. Aus diesem Grunde wurde ein sehr schneller Breitbandoperationsverstärker eingesetzt, der Typ µA 715 von Fairchild, der eine Bandbreite von 60 MHz und eine Anstiegsrate (slewing rate) von bis zu 100 V/µsec aufweist. Der Meßeingang soll weiterhin folgende Bedingungen erfüllen: Neben sehr hohen Meßfrequenzen bis zu 5 MHz beliebiger Kurvenform sollen auch Frequenzen mit einer Periodendauer von bis zu mehreren Sekunden übertragen werden können, außerdem soll ein dem Meß-Wechselsignal womöglich überlagerter Gleichspannungsoffset kompensiert werden können. Zudem müssen zeitlich statistisch verteilte Impulse beliebiger Form übertragen werden können.
Die Offsetkompensation könnte man zwar durch eine wechselstrommäßige Kopplung über einen Kondensator umgehen, jedoch wäre dann der Frequenzbereich des Pulsformers nach unten hin begrenzt. Aus diesem Grunde wurde eine gleichstrommäßige Einkopplung des Meßsignals vorgesehen.
Der Operationsverstärker µA 715 wurde nicht als Schmitt-Trigger, sondern als Komparator geschaltet. Ein Komparator stellt im Prinzip nichts anderes als

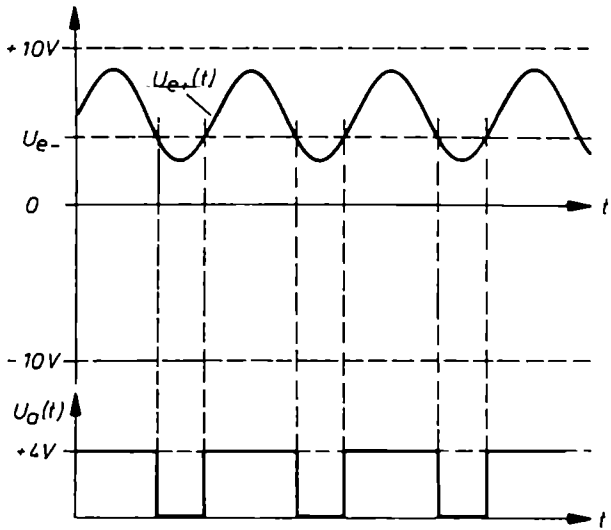


Bild 95 Funktionsdiagramm zum Pulsformer

einen nichtinvertierenden Operationsverstärker mit theoretisch unendlich großer Verstärkung dar. Die hohe Verstärkung wird durch Weglassen des Rückkopplungswiderstandes erreicht. Der invertierende Eingang des Operationsverstärkers IC_7 (Pin 3) wird an eine mit einem Potentiometer zwischen —10 V und +10 V einstellbare Spannung U_{e-} gelegt. Auf den positiven Eingang des Verstärkers (Pin 4) wird das sich zeitlich ändernde Meßsignal $U_{e+}(t)$, dem womöglich noch eine Gleichspannungskomponente überlagert ist. Sowie die Spannung $U_{e+}(t)$ den Wert U_{e-} übersteigt, schaltet der Ausgang des Operationsverstärkers (Pin 6) wie Bild 95 zeigt mit hoher Steilheit auf den Wert +10 V, den Wert der positiven Versorgungsspannung des Operationsverstärkers. Fällt $U_{e+}(t)$ unter den Pegel U_{e-}, so schaltet der Ausgang auf —10 V, den Wert der negativen Versorgungsspannung. D_1 kappt die negativen Pulshälften, der Spannungsteiler R_9 - R_{11} ist so dimensioniert, daß an R_{11} eine Spannung $U_a(t)$ abfällt, die zwischen ca. 4 V und 0 V pulst. $U_a(t)$ liegt am Zähleingang Pin 12 des ICM 7208 und kann am Meßpunkt MP_4 nachgemessen werden.

Die Spannung am nichtinvertierenden Eingang des Operationsverstärkers darf zwischen +10 V und —10 V liegen, Gleichspannungsoffset inbegriffen. U_{e-} muß an R_7 so eingestellt werden, daß der Spannungspegel U_{e-} die Wechselkomponente der Meßfrequenz schneidet. Über R_{10} wird das Rechtecksignal $U_a(t)$ ausgekoppelt und einer Darlingtonstufe T_4 - T_5 zugeführt, die die Leuchtdiode LED_2 treibt. Sowie der Pegel U_{e-} die Wechselkomponente $U_{e+}(t)$ der Meßfrequenz schneidet wird LED_2 bei niedrigen Frequenzen im Takt der Meßfrequenz blinken, bei hohen Frequenzen (> ca. 10 Hz) leicht glimmen. LED_2 soll die Einstellung des Potentiometers R_7 erleichtern.

Zur Abschwächung des Meßsignals ist ein Potentiometer R_6 vorgesehen. Der Eingangswiderstand des Meßeinganges beträgt 100 KΩ - 90 KΩ, je nach Stellung des Potentiometers R_6.
Die Pulsformerstufe ist in der Lage, Wechselsignale mit einer Amplitude bis herunter zu einigen Millivolt zu verarbeiten, da die „open loop"-Verstärkung, also die Verstärkung ohne Gegenkopplung, beim µA 715 ca. 10000 beträgt. In der Praxis werden natürlich Messungen von Signalen so kleiner Amplitude fehlerbehaftet sein, da alle möglichen Störungen mitgemessen werden. Deshalb sollte die Signalamplitude größer als 50 mV - 100 mV sein.

Die Kondensatoren C_3, C_4 und C_5 dienen der Frequenzkompensation. Die Widerstände R_{12}, R_{16} und der Kondensator C_6 sind mit dem Multiplexoszillator verbunden und legen die Multiplexfrequenz fest.

An den Pins 28, 17, 15, 2, 3, 26 und 18 des ICM 7208 werden über die Vorwiderstände R_{14} - R_{20} die Segmente a - g der parallelgeschalteten LED-Anzeige angeschlossen. Die gemeinsamen Katoden sind mit den Pins 21, 22, 24, 25, 6, 5 und 10 direkt zu verbinden. R_{21} - R_{28} verhindern, daß alle Segmente der 7 LED-Anzeigen infolge des relativ hohen Leckstromes der Treiberstufen des ICM 7208 ständig schwach glimmen.

II. 5. 3. Praktischer Aufbau des CMOS-Universal-Frequenzzählers

Die gesamte Schaltung des Frequenzzählers wird mit Ausnahme der Anzeigeeinheit und der Stromversorgung auf einer Platine von 9 cm x 14 cm aufgebaut. Bild 96 zeigt die Druckvorlage im Maßstab 1:1, auf Bild 97 ist der zugehörige Bestückungsplan dargestellt.
Alle CMOS-ICs werden unter Zuhilfenahme von DIL-Sockeln auf die Platine gelötet, beim Umgang mit den ICs ist Vorsicht geboten, da statische Aufladungen wie bereits ausführlich zu Beginn des Abschnitts II. erläutert wurde, unbedingt vermieden werden müssen. Es ist darauf zu achten, daß alle ICs richtig herum in die Fassungen gesteckt werden. Der Operationsverstärker IC_7 wird ohne Sockel direkt auf die Platine gelötet, wobei ebenfalls darauf zu achten ist, daß die Anschlüsse nicht vertauscht werden. Die Pinbelegung des µA 715 HC zeigt Bild 100. Der mit „Cascode" bezeichnete Ausgang, der zur Anwendung des ICs in Kaskadenverstärkerstufen dient, bleibt unbeschaltet.
Der Quarz 3,2768 MHz ist vor mechanischen Erschütterungen zu bewahren, zum Einbau wird ebenfalls ein Sockel empfohlen.
Auf der Platine müssen, wie Bild 97 zeigt, insgesamt 9 Kabelbrücken eingelötet werden.

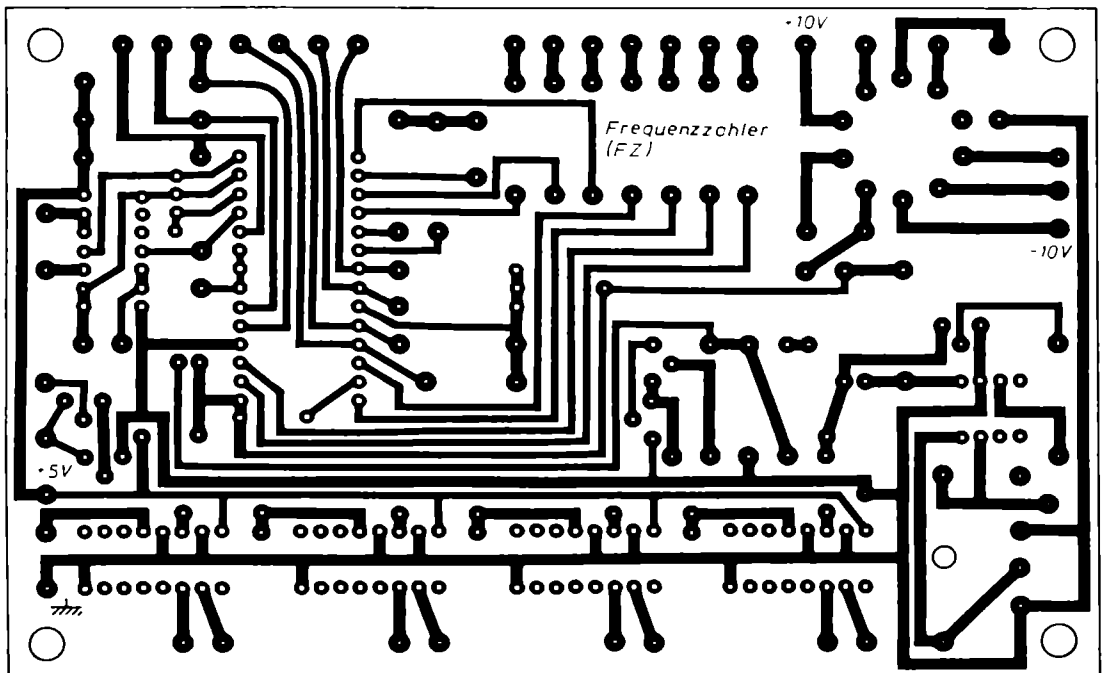
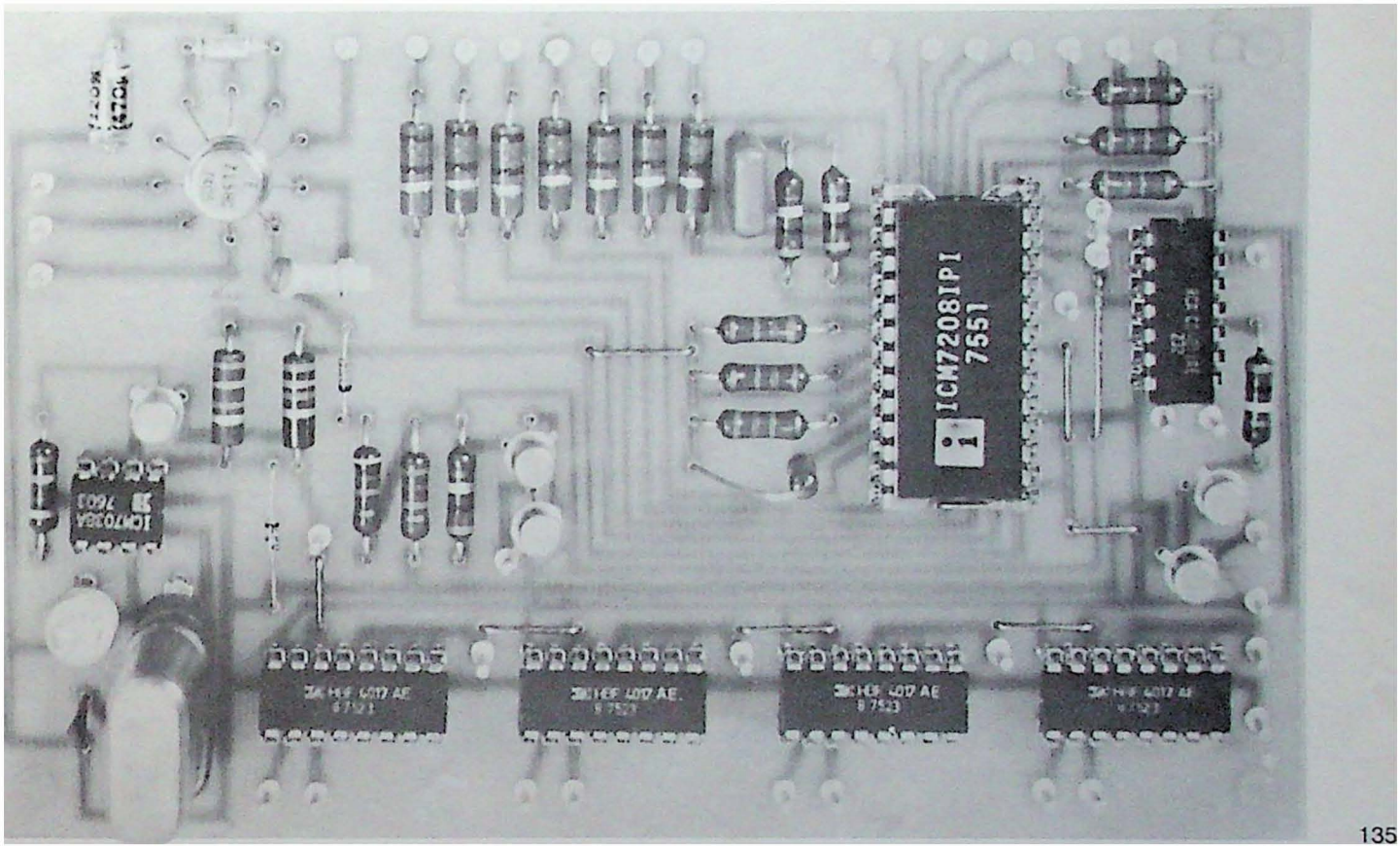


Bild 96 Druckvorlage zum CMOS-Universal-Frequenzzähler


ICM7208IPI
7551

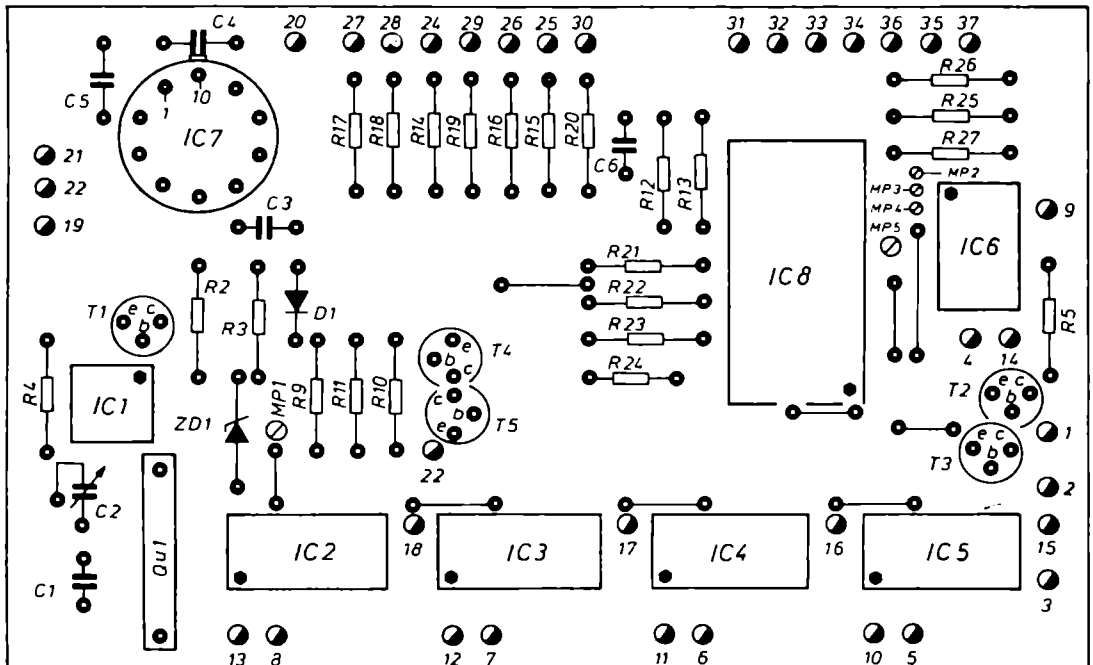


Bild 97 Bestückungsplan zum CMOS-Universal-Frequenzzähler

Stückliste zum CMOS-Universal-Frequenzzähler

1) Frequenzzählerplatine

R_2 = 180 Ω
R_3 = 5,6 kΩ
R_4 = 56 kΩ
$R_5 = R_{10} = R_{12} = R_{13}$ = 100 kΩ
$R_6 = R_7$ = 100 kΩ, Potentiometer, lin, 0,25 W
R_9 = 470 Ω
R_{11} = 270 Ω
$R_{14} = R_{15} = R_{16} = R_{17} = R_{18} = R_{19} = R_{20}$ = 120 Ω
$R_{21} = R_{22} = R_{23} = R_{24} = R_{25}$
$R_{26} = R_{27}$ = 2,7 kΩ
Alle Widerstände mit Ausnahme von R_6 und R_7 sind Kohleschichtwiderstände mit einer Belastbarkeit von 0,3 W und einer Fehlertoleranz von 5%.
C_1 = 15 pF, keramisch
C_2 = Trimmer 3 pF - 30 pF, keramisch
C_3 = 15 pF - 20 pF, keramisch
C_4 = 180 pF, keramisch
C_5 = 470 pF, keramisch
C_6 = 0,01 µF/63 V
$T_1 = T_2 = T_3 = T_4 = T_5$ = BCY 59 oder 2 N 2926 oder BC 168
D_1 = 1 N 914 oder 1 N 4148 oder BAY 61
ZD_1 = ZPD 3 oder ZF 3
IC_1 = ICM 7038 A Hersteller: INTERSIL
Distributor: Spezial-Elektronik-GmbH
8000 München 70
Ortlerstraße 8
dazu 1 8-poliger DIL-Sockel

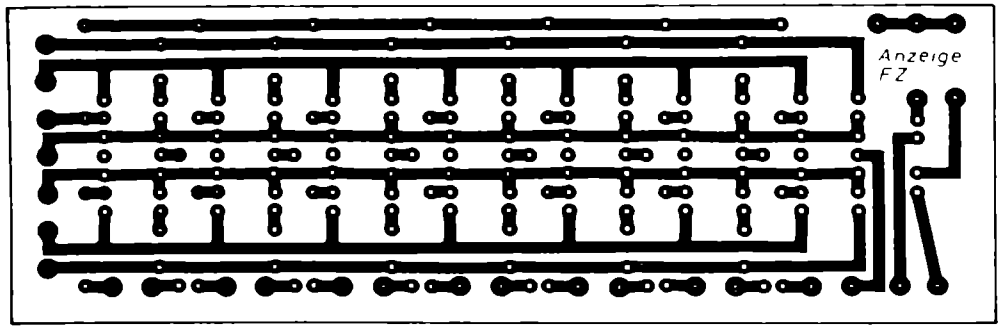
$IC_2 = IC_3 = IC_4 = IC_5$ = CD 4017 A
Hersteller: RCA
Distributor: Alfred Neye Enatechnik
2085 Quickborn
Schillerstraße 14
dazu 4 16-polige DIL-Sockel

IC_6 = CD 4011 AE Hersteller: RCA
Distributor: siehe IC_2 - IC_5
dazu 1 14-poliger DIL-Sockel

IC_7 = µA 715 HC Hersteller: FAIRCHILD
Distributor: Dr. Günther Dohrenberg
Industrievertretungen
1000 Berlin 30
Bayreuther Straße 3

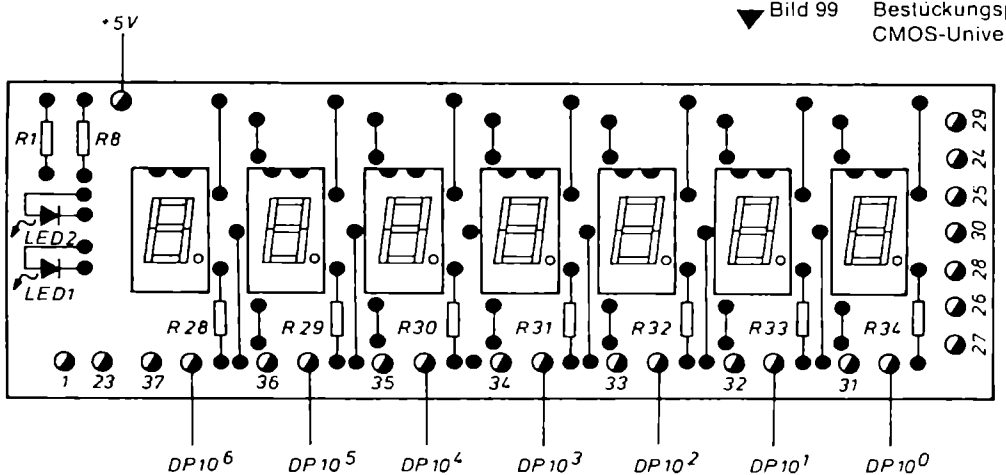
IC_8 = ICM 7208 IPI Hersteller: INTERSIL
Distributor: siehe IC_1
dazu 1 28-poliger DIL-Sockel

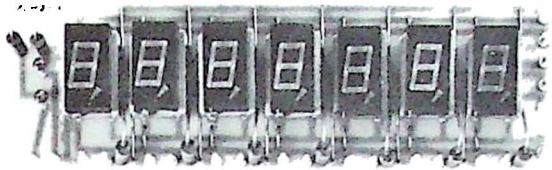
St_1 = Stufenschalter, 4 x 4 Kontakte
Qu_1 = Quarz 3,2768 MHz
Distributor: siehe IC_1
1 Leiterplatte Bild 96
42 Lötstifte
div. Montage- und Verdrahtungsmaterial



▲ Bild 98 Druckvorlage zur Anzeigeplatine für den CMOS-Universal-Frequenzzahler

▼ Bild 99 Bestückungsplan zur Anzeigeplatine für den CMOS-Universal-Frequenzzahler





Stückliste zum CMOS-Universal-Frequenzzähler

2) Anzeigeplatine

$R_1 = R_8 = R_{28} = R_{29} = R_{30}$
$= R_{31} = R_{32} = R_{33} = R_{34}$
$= 180\ \Omega$
Alle Widerstände sind Kohleschichtwiderstände mit einer Belastbarkeit von 0,3 W und einer Fehlertoleranz von 5%.
$LED_1 = LED_2$ = LD 30 A (Siemens) oder andere Universal-Leuchtdiode
7 x HA 1103 r (rotleuchtend) oder
7 x HA 1103 g (grünleuchtend) oder
7 x HA 1103 y (gelbleuchtend) oder
7 x HA 1103 o (orangeleuchtend)

Hersteller: SIEMENS
Bezugsquelle: Siemens AG Zentral-Bauteilelager
8510 Fürth-Bislohe
Gründlacherstraße 260

dazu 7 14-polige DIL-Sockel
1 Leiterplatte Bild 98
24 Lötstifte
div. Montage- und Verdrahtungsmaterial

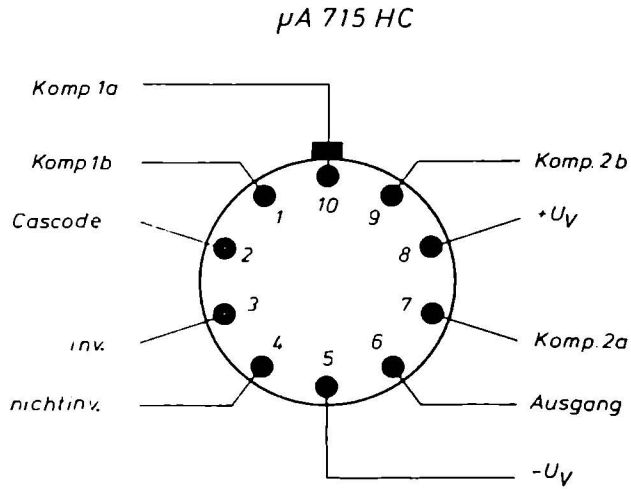


Bild 100 Sockelanschlußbild des µA 715

Bild 98 zeigt die Druckvorlage für die Anzeigeplatine im Maßstab 1:1, Bild 99 den zugehörigen Bestükkungsplan ebenfalls im Maßstab 1:1:. Auch für die 7-Segment-LED-Anzeigen sollten DIL-Sockel verwendet werden. In der Stückliste sind 4 verschiedene LED-Anzeigen genannt, deren Pinbelegungen (vgl. Bild 101) übereinstimmen und die sich nur durch die Leuchtfarbe unterscheiden. Die Vorwiderstände für die Dezimalpunkte wurden auf der Anzeigeplatine mit untergebracht. Gemäß den im Abschnitt II. 5. 2.

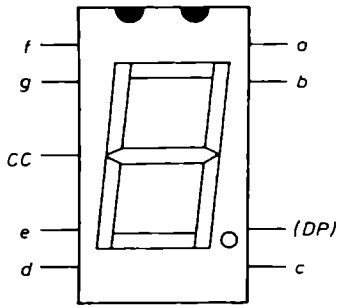


Bild 101
Sockelanschlußbild
der LED-Anzeige HA 1103

gemachten Ausführungen können die Dezimalpunkte mit einer 4. Schaltebene des Stufenschalters St_1 eingeschaltet werden, wobei die Dezimalpunktanschlüsse DP 10^0 - DP 10^6 wahlweise mit +5 V verbunden werden müssen, da die Anzeigen eine gemeinsame Katode besitzen.

Außerdem wurden auf der Anzeigeplatine die Leuchtdioden LED_1 und LED_2 mit den zugehörigen Vorwiderständen R_1 und R_8 untergebracht.

Die auf dem Bestückungsplan für die Anzeigeplatine angegebenen Lötstiftnummern stimmen mit den entsprechenden Bezeichnungen auf der Frequenzzählerplatine überein.

Zum Abgleich des Frequenzzählers ist ein zweiter Frequenzzähler erforderlich, da von der Genauigkeit der Zeitbasis die Genauigkeit des Frequenzzählers abhängt. Der Abgleich auf 3,2768 MHz erfolgt durch Verstellen von C_2. Die Frequenz kann zwischen Pin 7 des ICM 7038 und Masse gemessen werden; allerdings muß der Frequenzzählereingang sehr hochohmig sein.

II. 5. 4. Netzteil zum CMOS-Universal-Frequenzzähler

Bild 102 zeigt den Schaltplan eines geeigneten Netzteiles für den CMOS-Universal-Frequenzzähler. Erforderlich ist ein Trafo mit 2 Sekundärwicklungen 15 V, ca. 0,2 A - 0,3 A. Der Spannungsregler IC_1 (µA 723 HC) stabilisiert die 5-V-Versorgungsspannung für die CMOS-ICs und die Anzeige. Auf einen Transistor T_1 kann nicht verzichtet werden, da die Anzeige mehr Strom zieht als der µA 723 liefern kann. Der Leistungsverbrauch der CMOS-ICs ist verglichen mit dem Bedarf der Anzeige minimal. Der Leistungsverbrauch des ICM 7208 ist beispielsweise kleiner als 10 mW.

Zur Spannungsversorgung des Operationsverstärkers IC_7 dienen zwei simple Zenerdiodenstabilisierungen R_1 - ZD_1 bzw. R_2 - ZD_2. Bild 103 zeigt die Printplatte für das Netzteil im Maßstab 1:1, Bild 104 stellt den zugehörigen Bestückungsplan dar. Auf T_1 sollte ein Kühlstern von ca. 33°C/W gesteckt werden.

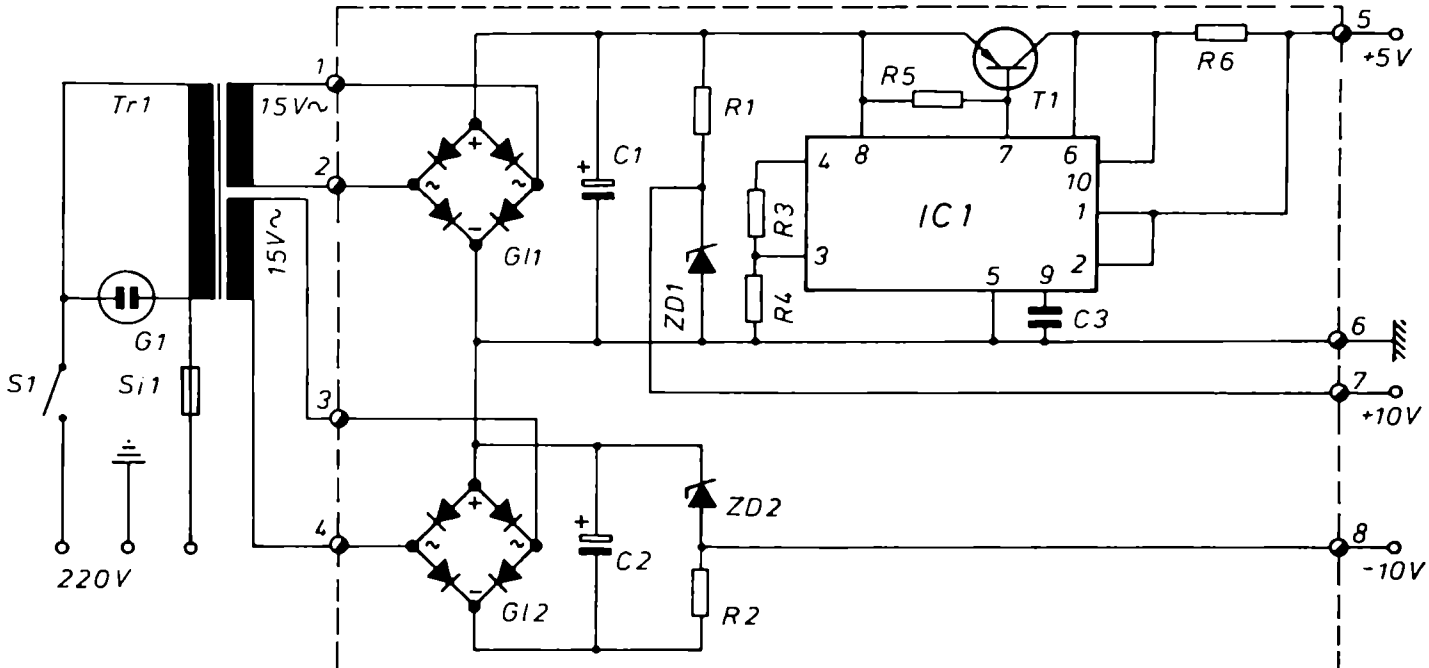


Bild 102 Schaltbild des Netzteiles für den CMOS-Universal-Frequenzzähler

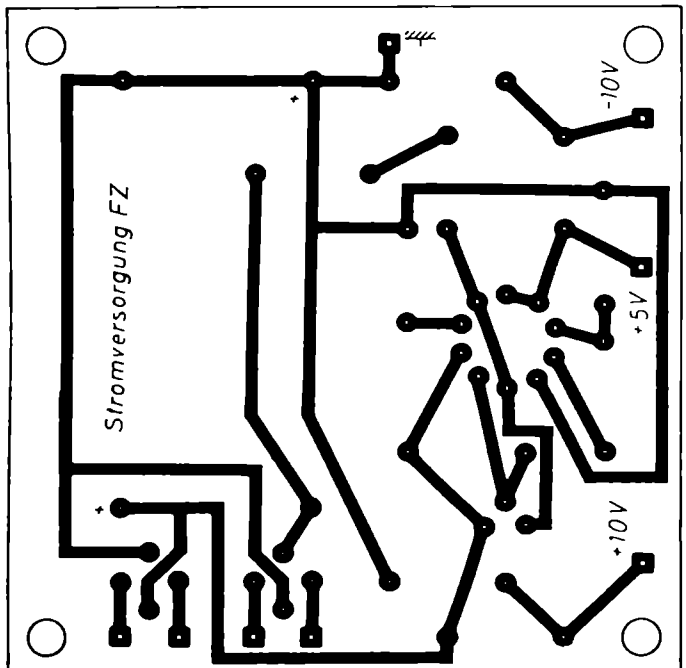


Bild 103 Druckvorlage zum Netzteil für den CMOS-Universal-Frequenzzähler

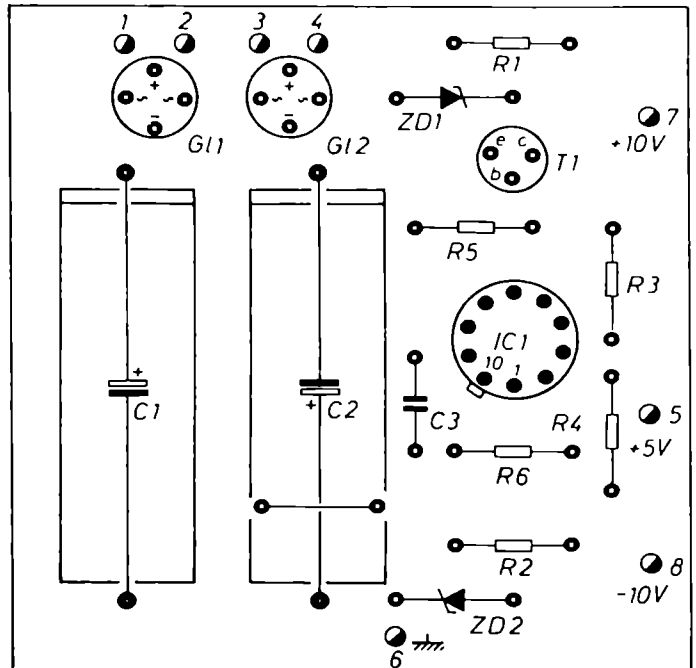
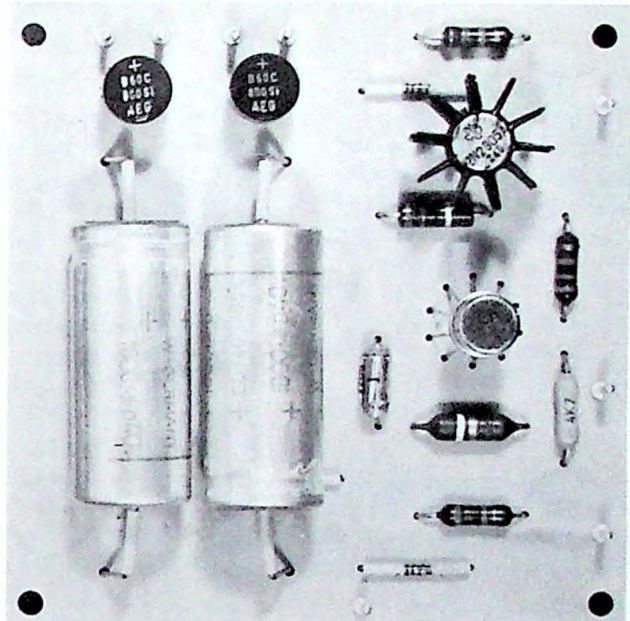


Bild 104 Bestückungsplan zum Netzteil für den CMOS-Universal-Frequenzzähler

Stückliste zum Netzteil für den CMOS-Universal-Frequenzzähler

$R_1 = R_2 = 220\ \Omega$
$R_3 = 2{,}2\ k\Omega$, 1% Toleranz
$R_4 = 4{,}7\ k\Omega$, 1% Toleranz
$R_5 = 56\ \Omega$
$R_6 = 1{,}5\ \Omega$
Alle Widerstände mit Ausnahme von R_3 und R_4 sind Kohleschichtwiderstände mit einer Belastbarkeit von 0,3 W und einer Fehlertoleranz von 5%.
$C_1 = C_2$ = Elko 1000 µF / 35 V
C_3 = 1 nF / 63 V
T_1 = 2 N 2905 oder BCW 80 oder BSV 16
$ZD_1 = ZD_2$ = ZPD 10 oder ZF 10
$GI_1 = GI_2$ = Brückengleichrichter B 40 C 800 Si
IC_1 = µA 723 HC Hersteller: Fairchild
Distributor: Dr. Günther Dohrenberg
Industrievertretungen
1000 Berlin 30
Bayreutherstr. 3
S_1 = Kippschalter, 1 X Ein
Si_1 = Sicherung, 0,2 A, mittelträge
dazu 1 Einbausicherungshalter
G_1 = Glimmlampe für 220 V mit eingebautem Vorwiderstand
Tr_1 = Trafo: prim.: 220 V
sek.: 2 x 15 V, 0,3 A

1 Leiterplatte Bild 103
8 Lötstifte
div. Montage- und Verdrahtungsmaterial



Buchreihe Elektronik

Jeder Band ca. 80 Seiten, ca. 30 Zeichnungen, Fotos oder Schaltbilder.
Doppelband ca. 120 Seiten, ca. 80 Zeichnungen, Fotos oder Schaltbilder

Verlag Frech, 7 Stuttgart 1

1 30 Transistor-Schaltungen
2 35 Transistor-Schaltungen
3 36 Elektronik-Schaltungen
4 Meß- und Prüfgeräte
5 Transistoren – neu
6 37 Transistoren
7 Thyristoren/Transistoren
9 NF-Verstärker
10 38 Transistor-Schaltungen
11 Antennenverstärker
13 Fotozellen
14 Fotohalbleiter
15 Digital-Elektronik
16 NF-Sonderschaltungen I
17 NF-Sonderschaltungen II
19 Schalten und Verstärken
20 Messen an Halbleitern
21 Auto-Elektronik
23 Schaltbeispiele monolith. IS
25 Neue Halbleiter
26 Moderne Bauelemente
27 Transistor-Tasten
28 Minispione I
30 Integrierte Schaltungen
31 Impuls-Schaltungen
32 Dioden und Gleichrichter
33 Schwingkreis-Tabellen
34 Oszillografie
35 Stereo-Anlagen
37 Elektronische Warngeräte
38 Tunneldioden
39 Netzgeräte-Baubuch
40 Elektronik-Bauelemente 1
41 Elektronik-Bauelemente 2
42 Elektronik-Bauelemente 3
43 Elektronik-Bauelemente 4
44 Elektronik-Bauelemente 5
45/46 Minispione II
47 Schaltungen mit dem IC 741
48 Triacs, Thyristoren 1
49 Triacs,Thyristoren 2
51 Bemessen von Relais
54 Heimelektronik
55 Astabile Kippschaltungen

54 Heimelektronik
55 Astabile Kippschaltungen
56 Winkelfunktions-Tabellen
57 Schaltungen für KW
58 Oszillatoren
59 Gedruckte Schaltungen
60 Elektronik-Rechnen
62 Elektronik-Diagramme
63 Laser
64 Primfaktoren-Tabelle
65 Moduln
66 Rechenverstärker
67 Schaltalgebra u. Dualzahlen
68 Aktuelle Halbleiterschalt. 1
69 Aktuelle Halbleiterschalt. 2
71 Feldeffekt-Transistoren
72 Lichtleiter
73 Steuer- und Regelschalt.
74 Analoge u. digitale Schalt.
75 Elektroakustik
76 Überwachungseinrichtungen
77 Zeitgeber
78 Elektronic Hits
79 Operationsverstärker
80 Mikro- u. Miniatur-Empfänger

81 Schall- und Bildaufzeichnung
82 HF-Spannungsmessungen
83 Digital-Grundbausteine
84 Kurzwellenjagd
85 Digitale Meßtechnik
87 Unterhaltungselektronik
88 Kompaktlabor
89/90 Leistungsregelung
91 Windungszahlen-Tabelle
92 Digital-Uhren
93 Lichtfernsteuerung
94 Drahtlose Schaltgeräte
95 Filtern und Sieben I
96 Filtern und Sieben II
97 Elektronik in Haus und Hof
98/99 Arbeiten mit 74 XX
100/101 Elektronik-Heimlabor
102 L/C-Meßbrücke
103 Metallsuchgerät
105 Hi-Fi
107 IC+Digitaltechnik
108 Multivibratoren I
109 Multivibratoren II
110 Lichtorgeln
112 Digitalrechner
115 Schaltalgebra
116 Logikfamilien
117 TTL-Grundschaltungen
118 Schalt. mit Flip-Flops
127/128 TTL-Uhrenschalt.
129 Raffinessen in Haus und Auto
132 Digital-Uhren
133/134 MOS-Schaltungen
135/136 Minispione III

Bauanleitungen:
ESG 1.01 Autoboy
ESG 1.02 Frequenzmeßgerät
ESG 1.03 Batterieladegerät
ESG 1.04 Drehzahlregler
ESG 1.05 NF-Verstärker

ISBN 3-7724-0234-8

Dieser Band führt in Theorie und Praxis der MOS-Technik ein (MOS = Metal Oxide Semiconductor), die in kürzester Zeit weite Bereiche der Elektronik revolutionierte - insbesondere die Rechner- und Nachrichtentechnik.

Im theoretischen Teil wird zunächst von einfachen physikalischen Gegebenheiten ausgegangen, und wichtige Halbleitermechanismen, Aufbau und Funktionsweise von MOS-Transistoren, sowie die Realisation von digitalen Schaltungen besprochen. Besonders ausführlich wird auch auf die MOS-Speicher eingegangen. Die zum Verständnis der MOS-Technik erforderlichen Grundlagen werden anhand von zahlreichen Zeichnungen und sehr ausführlichen Beschreibungen plausibel gemacht; auf Rechnungen wurde verzichtet.

Der umfangreiche praktische Teil umfaßt vollständige Bauanleitungen für 5 mit MOS-LSI-ICs realisierte Schaltungen: ZWEIKANAL-UMSCHALTER FÜR OSZILLOSKOPE, DIGITALUHR, QUARZZEITBASIS, UNIVERSAL-FREQUENZZÄHLER - und als Clou: KOMPLETTES DIGITALVOLTMETER, mit nur 4 ICs aufgebaut. Alle Bauanleitungen sind sehr ausführlich gehalten; neben den Schaltplänen werden Druckvorlagen für Printplatten angegeben, Bestückungspläne, Aufbaufotos, Funktionsdiagramme, Sockelanschlußbilder usw., so daß der Nachbau keine Schwierigkeiten bereiten wird.